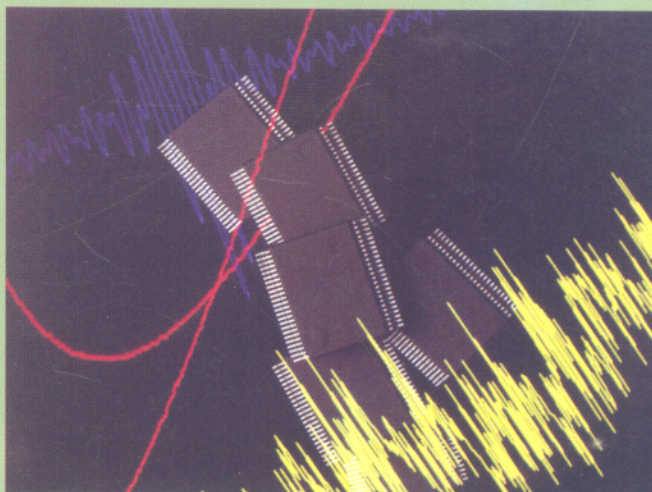


VỤ TRUNG HỌC CHUYÊN NGHIỆP - DẠY NGHỀ

GIÁO TRÌNH LINH KIỆN ĐIỆN TỬ VÀ ỨNG DỤNG

SÁCH DÙNG CHO CÁC TRƯỜNG ĐÀO TẠO HỆ TRUNG HỌC CHUYÊN NGHIỆP



NHÀ XUẤT BẢN GIÁO DỤC

TS. NGUYỄN VIỆT NGUYÊN

GIÁO TRÌNH
**LINH KIỆN ĐIỆN TỬ
VÀ ỨNG DỤNG**

Sách dùng cho các trường đào tạo hệ Trung học chuyên nghiệp

(Tái bản lần thứ sáu)

NHÀ XUẤT BẢN GIÁO DỤC

Bản quyền thuộc HEVOBCO – Nhà xuất bản Giáo dục.

04 – 2008/CXB/343 – 1999/GD

Mã số : 7K553y8 – DAI

Lời giới thiệu

Việc tổ chức biên soạn và xuất bản một số giáo trình phục vụ cho đào tạo các chuyên ngành Điện – Điện tử, Cơ khí – Động lực ở các trường THCN – DN là một sự cố gắng lớn của Vụ Trung học chuyên nghiệp – Dạy nghề và Nhà xuất bản Giáo dục nhằm từng bước thống nhất nội dung dạy và học ở các trường THCN trên toàn quốc.

Nội dung của giáo trình đã được xây dựng trên cơ sở kế thừa những nội dung được giảng dạy ở các trường, kết hợp với những nội dung mới nhằm đáp ứng yêu cầu nâng cao chất lượng đào tạo phục vụ sự nghiệp công nghiệp hóa, hiện đại hóa. Đề cương của giáo trình đã được Vụ Trung học chuyên nghiệp – Dạy nghề tham khảo ý kiến của một số trường như : Trường Cao đẳng Công nghiệp Hà Nội, Trường TH Việt – Hung, Trường TH Công nghiệp II, Trường TH Công nghiệp III v.v... và đã nhận được nhiều ý kiến thiết thực, giúp cho tác giả biên soạn phù hợp hơn.

Giáo trình do các nhà giáo có nhiều kinh nghiệm giảng dạy ở các trường Đại học, Cao đẳng, THCN biên soạn. Giáo trình được biên soạn ngắn gọn, dễ hiểu, bổ sung nhiều kiến thức mới và biên soạn theo quan điểm mở, nghĩa là, đề cập những nội dung cơ bản, cốt yếu để tùy theo tính chất của các ngành nghề đào tạo mà nhà trường tự điều chỉnh cho thích hợp và không trái với quy định của chương trình khung đào tạo THCN.

Tuy các tác giả đã có nhiều cố gắng khi biên soạn, nhưng giáo trình chắc không tránh khỏi những khiếm khuyết. Vụ Trung học chuyên nghiệp – Dạy nghề đề nghị các trường sử dụng những giáo trình xuất bản lần này để bổ sung cho nguồn giáo trình đang rất thiếu hiện nay, nhằm phục vụ cho việc dạy và học của các trường đạt chất lượng cao hơn. Các giáo trình này cũng rất bổ ích đối với đội ngũ kỹ thuật viên, công nhân kỹ thuật để nâng cao kiến thức và tay nghề cho mình.

Hy vọng nhận được sự góp ý của các trường và bạn đọc để những giáo trình được biên soạn tiếp hoặc lần tái bản sau có chất lượng tốt hơn. Mọi góp ý xin gửi về NXB Giáo dục – 81 Trần Hưng Đạo – Hà Nội.

VỤ THCN – DN

Mở đầu

Giáo trình linh kiện điện tử và ứng dụng được biên soạn theo đề cương do vụ THCN – DN, Bộ Giáo dục & Đào tạo xây dựng và thông qua. Nội dung được biên soạn theo tinh thần ngắn gọn, dễ hiểu. Các kiến thức trong toàn bộ giáo trình có mối liên hệ logic chặt chẽ. Tuy vậy, giáo trình cũng chỉ là một phần trong nội dung của chuyên ngành đào tạo cho nên người dạy, người học cần tham khảo thêm các giáo trình có liên quan đối với ngành học để việc sử dụng giáo trình có hiệu quả hơn.

Khi biên soạn giáo trình, chúng tôi đã cố gắng cập nhật những kiến thức mới có liên quan đến môn học và phù hợp với đối tượng sử dụng cũng như cố gắng gắn những nội dung lý thuyết với những vấn đề thực tế thường gặp trong sản xuất, đời sống để giáo trình có tính thực tiễn cao.

Nội dung của giáo trình được biên soạn với dung lượng 60 tiết, gồm 5 chương :

Chương 1. Các linh kiện điện tử thụ động ; Chương 2. Chất bán dẫn điện và diốt bán dẫn ; Chương 3. Tranzito lưỡng cực (BJT) ; Chương 4. Các cấu kiện bán dẫn khác ; Chương 5. vi điện tử .

Trong quá trình sử dụng, tùy theo yêu cầu cụ thể có thể điều chỉnh số tiết trong mỗi chương. Trong giáo trình, chúng tôi không đề ra nội dung thực tập của từng chương, vì trang thiết bị phục vụ cho thực tập của các trường không đồng nhất. Vì vậy, căn cứ vào trang thiết bị đã có của từng trường và khả năng tổ chức cho học sinh thực tập ở các xí nghiệp bên ngoài mà trường xây dựng thời lượng và nội dung thực tập cụ thể – Thời lượng thực tập tối thiểu nói chung cũng không ít hơn thời lượng học lý thuyết của mỗi môn.

Giáo trình được biên soạn cho đối tượng là học sinh THCN, Công nhân lành nghề bậc 3/7 và nó cũng là tài liệu tham khảo bổ ích cho sinh viên Cao đẳng kỹ thuật cũng như Kỹ thuật viên đang làm việc ở các cơ sở kinh tế trong nhiều lĩnh vực khác nhau.

Mặc dù đã cố gắng nhưng chắc chắn không tránh khỏi hết khiếm khuyết. Rất mong nhận được ý kiến đóng góp của người sử dụng để lần tái bản sau được hoàn chỉnh hơn. Mọi góp ý xin được gửi về Nhà XBGD – 81 Trần Hưng Đạo, Hà Nội.

TÁC GIẢ

Chương 1

CÁC LINH KIỆN ĐIỆN TỬ THỤ ĐỘNG

Để có các kiến thức chung về 1 nhóm các linh kiện điện tử thụ động như điện trở, tụ điện hay cuộn dây được sử dụng một cách rộng rãi trong các mạch điện và thiết bị điện tử; chương này sẽ đề cập tới một số tính chất quan trọng của các loại linh kiện này. Tuy nhiên do số tiết học có hạn và khối lượng lớn các linh kiện tích cực là trọng tâm của chương trình nên ta cũng chỉ dừng lại ở những điểm cơ sở chung nhất của chúng.

1.1. KHÁI NIỆM CHUNG

Trạng thái điện của 1 phần tử được thể hiện qua hai thông số trạng thái là điện áp u giữa 2 đầu và dòng điện i chảy qua nó, khi phần tử tự nó tạo được các thông số này thì nó được gọi là một nguồn điện áp hay nguồn dòng điện. Đối lập lại, phần tử không tự tạo được điện áp hay dòng điện trên nó thì cần phải được nuôi từ 1 nguồn sức điện động từ ngoài. Mối quan hệ tương hỗ giữa 2 thông số trạng thái u và i của một phần tử được gọi là trở kháng của nó thể hiện ở một quan hệ hàm số nào đó: $i = f(u)$.

Ở đây ta chọn điện áp u giữa 2 đầu của phần tử đang xét là biến số và dòng điện i chảy qua nó là hàm số của u . Tồn tại hai nhóm quan hệ hàm f là quan hệ tuyến tính (được mô tả bởi một phương trình đại số bậc nhất hay phương trình vi tích phân tuyến tính) khi đó phần tử tương ứng được gọi là phần tử tuyến tính, còn khi quan hệ hàm f là quan hệ phi tuyến tính (trạng thái được mô tả bởi một phương trình đại số bậc cao hay phương trình vi tích phân phi tuyến tính) khi đó phần tử được gọi là phần tử phi tuyến. Điện trở, tụ điện và cuộn dây trong điều kiện làm việc thông thường là các phần tử thuộc nhóm quan hệ tuyến tính. Tính chất quan trọng nhất là có thể áp dụng được nguyên lý xếp chồng (nguyên lý chồng chất) lên nó, nghĩa là tác động tổng cộng luôn bằng tổng các tác động riêng lẻ lên phần tử, đáp ứng tổng cộng nhận được

luôn bằng tổng các đáp ứng riêng lẻ. Nếu biểu diễn quan hệ $i = f(u)$ bằng đồ thị gọi là đặc tuyến von-ampe của phần tử thì đồ thị sẽ có dạng bậc nhất theo các quan hệ (1.1).

$$\left. \begin{aligned} i &= k_1 u \\ i &= k_2 \frac{du}{dt} \end{aligned} \right\} \quad (1.1)$$

hay $i = k_3 \int u dt$

ở đây các giá trị k_1, k_2, k_3 là các hằng số.

Nếu đặt $k_1 = \frac{1}{R}$ (là điện dẫn của phần tử) thì ta có biểu thức của định luật Ôm cho 1 điện trở thuần có giá trị R .

$$i = \frac{1}{R} \cdot u \quad (1.2)$$

Còn khi có $k_2 = C$ (gọi là điện dung của 1 tụ điện) ta có quan hệ

$$i = C \frac{du}{dt} \quad (1.3)$$

và khi có $k_3 = \frac{1}{L}$ (L là điện cảm của 1 cuộn dây) ta có quan hệ:

$$i = \frac{1}{L} \int u dt \quad (1.4)$$

Các hệ thức (1.2), (1.3) và (1.4) là 3 phương trình mô tả trạng thái của các phần tử điện trở, tụ điện và cuộn dây.

1.2. CÁC TÍNH CHẤT CHUNG CỦA ĐIỆN TRỞ

Để đạt được 1 giá trị dòng điện mong muốn tại 1 điểm nào đó của mạch điện hay giá trị điện áp mong muốn giữa 2 điểm của mạch người ta dùng điện trở có giá trị thích hợp, cần chú ý rằng chúng có tác dụng giống nhau trong cả mạch điện 1 chiều và mạch điện xoay chiều tức là chế độ làm việc của điện trở không phụ thuộc vào tần số của tín hiệu tác động lên nó. Khi sử dụng 1 điện trở, các tham số cần quan tâm của nó là: giá trị điện trở tính bằng ôm (Ω) hay kilô-ôm ($k\Omega$)...; Sai số hay dung sai là mức thay đổi tương đối của giá trị thực so với giá trị danh định sản xuất được ghi trên nó tính theo phần trăm (%);

Công suất tối đa cho phép tính bằng wat (W); tham số về đặc điểm cấu tạo và loại vật liệu được dùng để chế tạo điện trở.

1.2.1. Giá trị của điện trở

1. Các điện trở thực tế do các nhà sản xuất chế tạo có giá trị theo thang thể hiện trên bảng 1.1.

Bảng 1.1. THANG CÁC GIÁ TRỊ SẢN XUẤT THỰC CỦA ĐIỆN TRỞ

< 10 Ω	Ω	k Ω		M Ω
0,33	10	1	100	0,27
0,5	12	1,2	120	0,33
1	15	1,5	150	0,39
1,5	18	1,8	180	0,47
2	22	2,2	220	0,56
3	27	2,7		0,68
3,3	33	3,3		0,82
3,9	39	3,9		1,0
4	47	4,7		1,2
4,7	56	5,6		1,5
5	68	6,8		1,8
5,6	82	8,2		2,2
6	100	10,0		2,7
6,5	120	12,0		3,3
8	150	15,0		3,9
	180	18,0		4,7
	220	22,0		5,6
	270	27,0		6,5
	330	33,0		8,2
	390	39,0		10,0
	470	47,0		12,0
	560	56,0		15,0
	680	68,0		18,0
	820	82,0		22,0

Khi tính toán lý thuyết để thiết kế mạch điện, giá trị điện trở nhận được thường khác với thang giá trị trên, lúc đó cần chọn giá trị trong bảng gần nhất với giá trị đã tính.

2. Quy luật màu và dung sai

Người ta thường dùng phương pháp đánh dấu các giá trị điện trở bằng các vòng màu khác nhau trên thân của nó theo thứ tự và quy luật màu trên bảng 1.2.

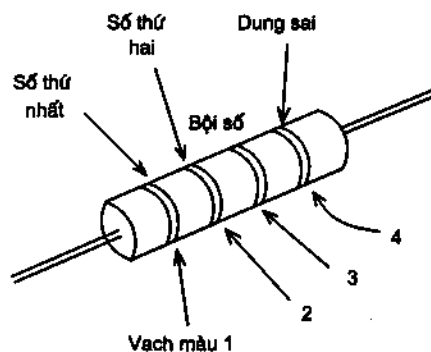
Bảng 1.2. QUY ƯỚC MÀU VÀ CÁCH ĐỌC GIÁ TRỊ ĐIỆN TRỞ THEO MÀU QUY ƯỚC

Màu	Số thứ nhất	Số thứ hai	Các số 0 đặt sau hai chữ số trên
Đen	0	0	Không có
Nâu	1	1	0
Đỏ	2	2	0 0
Cam	3	3	0 0 0
Vàng	4	4	0 0 0 0
Xanh lá cây	5	5	0 0 0 0 0
Xanh da trời	6	6	0 0 0 0 0 0
Tím	7	7	0 0 0 0 0 0 0
Xám	8	8	0 0 0 0 0 0 0 0
Trắng	9	9	0 0 0 0 0 0 0 0 0

Ví dụ trên thân 1 điện trở có các vạch màu lần lượt là đỏ, tím, cam thì giá trị tương ứng của nó theo bảng màu là $27 \cdot 10^3 \Omega = 27 \text{ k}\Omega$. Một số dạng điện trở cũ đọc theo 3 màu ở thân, ở đầu và chấm trên thân lúc đó sẽ đọc theo quy luật màu trên nhưng theo thứ tự thân – đầu – chấm. Vòng thứ 4 biểu thị sai số (dung sai) của điện trở với các màu quy ước:

Vòng ngân nhũ (bạc)	dung sai 10%
Vòng kim nhũ (vàng)	dung sai 5%
Vòng đỏ	dung sai 2%
Vòng nâu	dung sai 1%

Hiện nay người ta còn sử dụng quy định đánh số trực tiếp trên thân điện trở tính theo Ω kèm theo chữ cái biểu thị bội số của Ω ($R = 10^0 \Omega$, $K = 10^3 \Omega$ và $M = 10^6 \Omega$), chữ cái thứ hai tiếp sau chữ



Hình 1.1

cái thứ nhất biểu thị dung sai: $M = 20\%$; $K = 10\%$; $J = 5\%$; $H = 2,5\%$; $G = 2\%$ và $F = 1\%$, ví dụ trên thân 1 điện trở ta nhận được dòng ký hiệu: 8K2J tương ứng với điện trở có giá trị 8 kilô-ôm 200 ôm với dung sai 5%.

1.2.2. Các đặc điểm cấu tạo của điện trở

1. Các loại điện trở có giá trị cố định thường gặp nhất được cho trên hình 1-2 (gần tương đương với hình dạng và kích thước thực của chúng).

Nếu phân chia theo cấu tạo, có 5 loại điện trở chính là:

- Điện trở than ép dạng thanh chế tạo từ bột than trộn với chất liên kết nung nóng hóa thể rắn được bảo vệ bằng 1 lớp vỏ giấy phủ gốm hay lớp sơn, công suất cỡ $\frac{1}{4}$ W đến 1 W với giá trị 10Ω đến $22\text{ M}\Omega$.

- Điện trở than có độ ổn định cao là loại phổ biến nhất có công suất danh định từ $\frac{1}{20}$ W đến vài W.

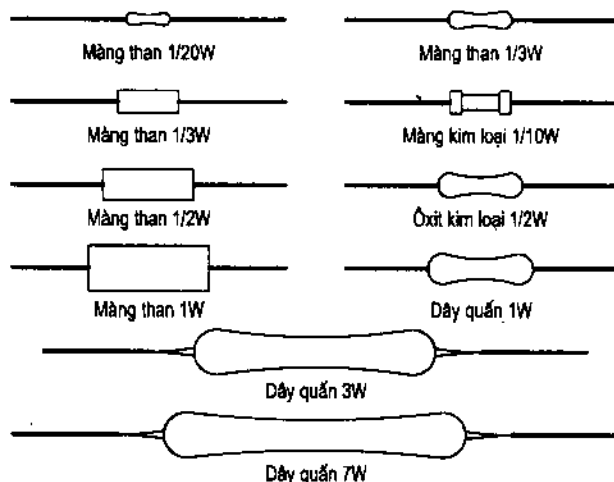
- Điện trở màng kim loại chế tạo theo cách kết lắng màng Ni – Cr trên thân gốm có xẻ rãnh xoắn sau đó phủ lớp sơn, loại này có độ ổn định cao hơn loại than nhưng giá thành cao hơn vài lần.

- Điện trở oxit kim loại: kết lắng màng oxit thiếc trên thanh SiO_2 , chống nhiệt và chống ẩm tốt, công suất danh định 1/2 W.

- Điện trở dây quấn thường dùng khi yêu cầu giá trị điện trở rất thấp hay yêu cầu dòng điện rất cao, công suất 1 W đến 25 W.

2. Giá trị điện trở còn phụ thuộc nhiệt độ làm việc của nó do đó trị số sẽ bị thay đổi khi có dòng chảy qua do hiện tượng biến đổi năng lượng điện thành năng lượng nhiệt trên thân điện trở. Điện trở than có hệ số nhiệt độ âm, nghĩa là giá trị điện trở sẽ giảm đi khi nhiệt độ tăng với hệ số -100% đến $-500\%/^{\circ}\text{C}$. Trong phần lớn các loại điện trở khác (loại màng kim loại, oxit kim loại...) hệ số này là dương. Ngoài ra giá trị điện trở còn thay đổi theo thời gian hay trong những điều kiện đặc biệt theo tần số tín hiệu xoay chiều tác động lên nó.

3. Điện trở biến đổi thường gọi là chiết áp với cấu tạo 5 loại đã nêu trên nhưng có dạng 1 cung 270° nối với 1 cần con chạy quay được nhờ 1 trục giữa, con chạy tiếp xúc động với vành điện trở nhờ đó giá trị của nó tính từ 1 trong 2 đầu tới điểm con chạy có thể biến đổi khi quay trục con chạy. Phổ biến nhất là loại cấu tạo bằng than và bằng dây quấn, loại than có công suất danh định thấp ($1/4$ W đến $1/2$ W), loại dây quấn có công suất danh định cao hơn



Hình 1-2. Các loại điện trở cố định

(1W đến 3W) với các giá trị điển hình: loại than 100; 220; 470; 1K; 2,2K; 4,7K; 10K; 22K; 47K; 100K; 220K; 470K; 1M; 2,2M; 4,7M.

Loại dây quấn: 10; 20; 47; 100; 220; 470; 1K; 2,2K; 4,7K; 10K; 22K; 47K với dung sai vài %.

Khi con chạy dịch chuyển, giá trị điện trở của phần sẽ thay đổi (so vị trí 2 đầu tới vị trí con chạy) có thể tỷ lệ với vị trí hình học của con chạy khi đó ta có chiết áp biến đổi tuyến tính, trong các trường hợp khác đây là quan hệ hàm logarit (tức là ban đầu tăng nhanh sau đó con chạy càng dịch xa giá trị điện trở sẽ càng tăng chậm lại).

Cũng có loại chiết áp điều chỉnh trước (hay gọi là bán điều chỉnh – Trimơ), khi đó cần điều chỉnh bằng cái vặn vít vì không có cần quay ở tại trục mà chỉ có vòng quay gắn với con chạy, loại này khi dùng trong mạch chỉ điều chỉnh 1 lần trong phạm vi góc quay hẹp của con chạy (vì điều chỉnh).

1.2.3. Điện trở của một vật dẫn

$$R = \rho \frac{L}{S} \quad (1.5)$$

ở đây ρ là điện trở suất của vật dẫn chế tạo điện trở

L chiều dài của vật dẫn

S tiết diện mặt cắt của vật dẫn

1. Thường điện trở được chế tạo từ các chất có điện trở suất cao và với 1 loại chất xác định, giá trị điện trở R do L và S quyết định; ví dụ: một đoạn dây có điện trở $5,6 \Omega$ khi đó 1 đoạn dây có cùng chất liệu và tiết diện dài gấp đôi sẽ có điện trở là $11,2 \Omega$ hay đoạn dây khác cùng chất liệu có độ dài gấp bốn nhưng tiết diện dây bằng một nửa, khi đó điện trở theo (1.5) là:

$$\frac{5,6 \Omega \times 4}{\frac{1}{2}} = 44,8 \Omega$$

2. Khi có hai hay nhiều điện trở $R_1, R_2, \dots, R_n$ mắc nối tiếp nhau thì điện trở tổng cộng R bằng tổng các điện trở riêng rẽ.

$$R = R_1 + R_2 + \dots + R_n = \sum_{i=1}^n R_i \quad (1.6)$$

Tức là việc mắc nối tiếp luôn làm tăng tổng điện trở của mạch và do đó theo định luật Ơm làm giảm dòng điện chảy qua chúng nếu giữ nguyên điện áp tác động lên chúng.

Khi mắc nối tiếp hai điện trở có trị số rất khác nhau (ví dụ $R_1 = 100 \Omega$; $R_2 = 10000 \Omega = 10k\Omega$) lúc đó điện trở tổng cộng là $R = 10000 \Omega + 100 \Omega = 10.100 \Omega$ ta có thể gần đúng $R \approx 10.000 \Omega = R_2$ với sai số phạm phải của phép gần đúng này là $\frac{R_1}{R_2} \cdot 100 = 1\%$

3. Khi mắc hai hay nhiều điện trở $R_1, R_2 \dots R_n$ song song nhau, điện trở tương đương của chúng được tính bởi hệ thức (1.7).

$$\frac{1}{R} = \frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_n} = \sum_{i=1}^n \frac{1}{R_i} \quad (1.7)$$

Cách mắc nối tiếp hay song song các điện trở thể hiện trên hình (1.3a) và hình (1.3b).

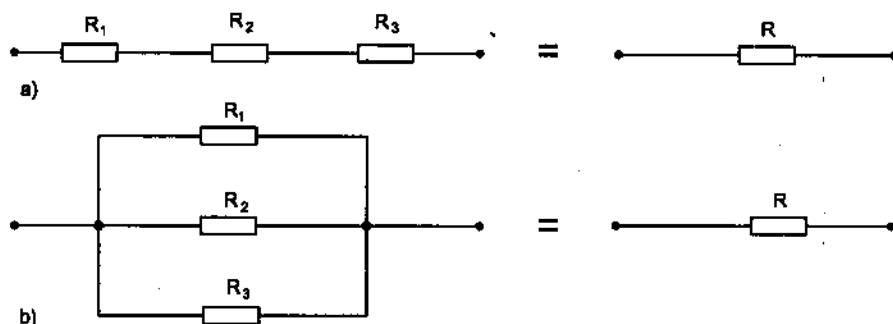
Ví dụ 1: trong hình 1.3 nếu $R_1 = 220 \Omega$; $R_2 = 470 \Omega$; $R_3 = 680 \Omega$ với cách mắc nối tiếp ta nhận được điện trở tương đương là

$$R_{td} = R_1 + R_2 + R_3 = 220 \Omega + 470 \Omega + 680 \Omega = 1370 \Omega$$

Còn với cách mắc song song hình 1.3b ta có:

$$\begin{aligned} \frac{1}{R} &= \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} = \frac{1}{220} + \frac{1}{470} + \frac{1}{680} \\ &= 0,0045 + 0,0021 + 0,0015 \approx 0,0081 \text{ (Simen)} \end{aligned}$$

hay $R = 123,46 \Omega$

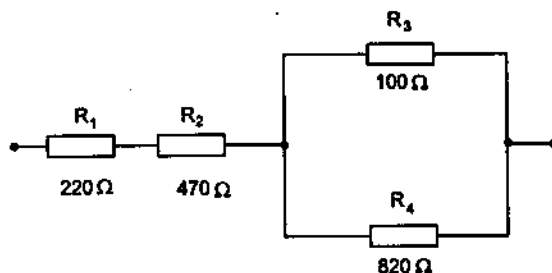


Hình 1.3. Cách nối điện trở

a) Mắc nối tiếp ; b) Mắc song song

Ví dụ 2: trong mạch hình 1.4, hãy tính điện trở tương đương khi biết $R_1 = 220\Omega$; $R_2 = 470\Omega$; $R_3 = 100\Omega$ và $R_4 = 820\Omega$

Áp dụng các hệ thức (1.6) và (1.7) cho mạch hình 1.4 ta có :

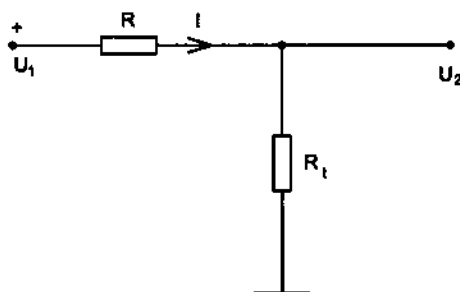


Hình 1.4

$$R_{td} = R_1 + R_2 + \frac{R_3 \cdot R_4}{R_3 + R_4}$$

$$= 220\Omega + 470\Omega + \frac{100\Omega \cdot 820\Omega}{100\Omega + 820\Omega} = 779,13\Omega$$

4. Người ta thường dùng điện trở để tạo ra 1 sụt áp giữa 2 điểm của mạch điện hay gọi là dịch mức điện áp giữa 2 điểm khác nhau của mạch như trên hình (1.5). Mức điện áp U_2 nhận được trên $R_{tải}$ so với U_1 đã bị dịch đi về phía âm (sụt áp) 1 lượng $U_1 - U_2$:



Hình 1.5

$$U_2 = \frac{U_1}{R + R_t} \cdot R_t$$

$$U_1 - U_2 = U_1 \left(1 - \frac{R_t}{R + R_{t\text{ai}}} \right)$$

$$= \frac{U_1}{R + R_{t\text{ai}}} \cdot R \approx I \cdot R$$

ở đây I là dòng chảy qua R và $R_{t\text{ai}}$

Ví dụ $U_1 = +12V$; $R_{t\text{ai}} = 100\Omega$

Giả thiết ta cần mức $U_2 = 5V$ khi đó mức điện áp dịch rơi trên R là $12V - 5V = 7V = U_R$.

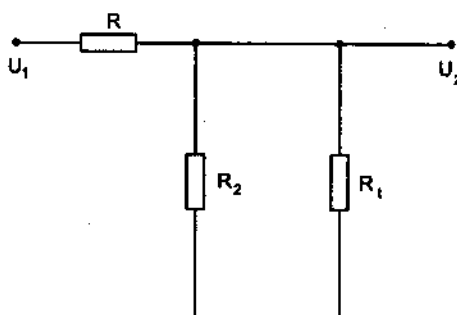
Dòng trên $R_t = 100\Omega$ xác định bởi

$$I_t = \frac{U_2}{R_{t\text{ai}}} = \frac{5V}{100\Omega} = 0,5A = I_R$$

Vậy cần chọn giá trị điện trở dịch

$$\text{mức là } R = \frac{U_R}{I_R} = \frac{7V}{0,5A} = 140\Omega$$

Chú ý là khi sử dụng 1 bộ chia áp R_1, R_2 để lấy điện áp U_2 trên R_2 cung cấp cho tải R_t (hình 1.6) thì phép tính trong ví dụ vừa nêu phải thay đổi do ảnh hưởng của R_t nối song song với R_2 và khi đó dòng qua R_1 sẽ phải tính lại cho phù hợp.



Hình 1.6

1.3. TỤ ĐIỆN

1.3.1. Một số dạng thực tế của tụ điện

Tụ điện là phần tử có giá trị dòng điện qua nó tỷ lệ với tốc độ biến đổi của điện áp trên nó theo thời gian (hệ thức 1.3). Chúng được chia thành 2 loại chính: loại không phân cực và loại có cực tính xác định khi làm việc (có thể bị hỏng khi nối ngược cực tính).

1. Về cấu tạo tụ không phân cực gồm các lá kim loại xen kẽ với các lá làm bằng chất cách điện, giá trị của tụ thường có điện dung từ $1,8 \text{ pF}$ ($1\text{pF} = 10^{-12}\text{F}$)

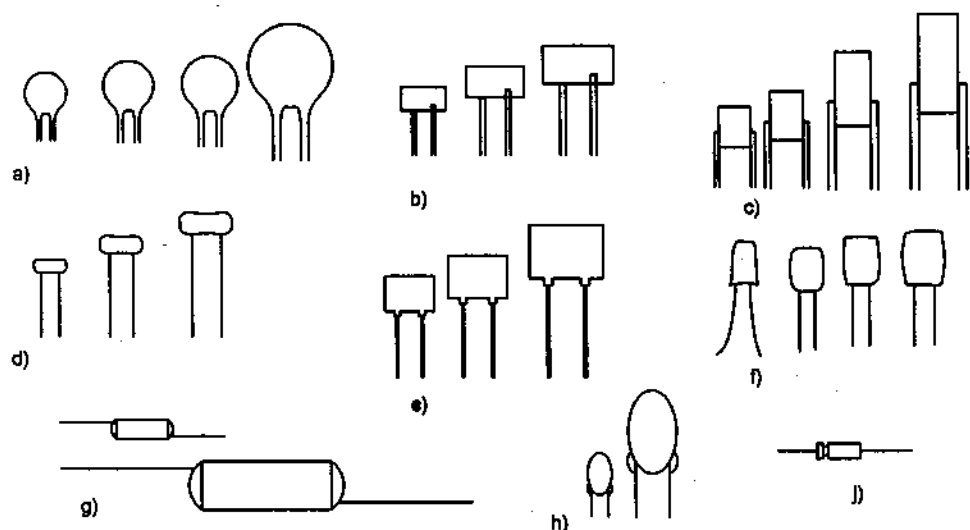
tới $1\mu\text{F}$, khi giá trị điện dung lớn hơn $1\mu\text{F}$ ($1\mu\text{F} = 10^{-6}\text{F}$) thì kích thước tụ trở nên khá lớn nên khi đó chế tạo loại có phân cực tính kích thước sẽ giảm đi đáng kể.

2. Tụ điện phân có cấu tạo gồm 2 điện cực tách rời nhau nhờ một màng mỏng chất điện phân, khi có một điện áp tác động lên hai điện cực sẽ xuất hiện một màng oxit kim loại không dẫn điện, lớp điện môi càng mỏng thì điện dung của tụ càng lớn. Đây là loại tụ điện có cực tính xác định được đánh dấu trên thân tụ, nếu nối ngược cực tính, lớp điện môi có thể bị phá hủy và làm hỏng tụ, loại này dễ bị dò điện do lượng điện phân còn dư.

3. Các loại tụ điện thường gặp ở dạng 2 nhóm có trị số cố định hay có trị số có thể thay đổi được. Theo đặc điểm loại vật liệu sử dụng khi chế tạo, tụ điện được phân chia thành các loại sau:

a) Tụ gốm (ceramic) có kích thước nhỏ, chế tạo rẻ tiền, giá trị điện dung rộng từ 1pF đến $1\mu\text{F}$, điện áp làm việc cao tuy nhiên điện trở rò lớn; có dạng ống, dạng đĩa hay phiến gốm tráng kim loại lên bề mặt (hình 1.7 a, b, c, d).

b) Tụ mica tráng bạc chế tạo đắt tiền, chất lượng cao dung sai nhỏ thường được sử dụng ở tần số cao dải điện dung có giá trị từ $2,2\text{ pF}$ tới 10nF ($1\text{nF} = 10^{-9}\text{F}$) (hình 1.7e)



Hình 1.7. Các loại tụ điện (kích thước xấp xỉ thực tế)

- | | | |
|----------------------|--------------------|------------------------|
| a) Tụ gốm dạng đĩa | d) Tụ gốm dạng ống | g) Tụ polistiren |
| b) Tụ gốm dạng phiến | e) Tụ mica mạ bạc | h) Tụ viên tang tan |
| c) Tụ gốm đơn khối | f) Tụ polieste | j) Tụ điện phân cỡ nhỏ |

c) Tụ polistiren được làm từ lá kim loại xen giữa là lớp màng mỏng polistiren bao bọc thành lớp cách điện, ở tần số cao chúng có tổn hao thấp, độ ổn định cao, dung sai khoảng 1% dùng cho các mạch điện yêu cầu độ ổn định và độ chính xác, độ tin cậy cao.

d) Tụ polycacbonat dạng tấm chữ nhật, có điện dung lớn (tới $1\mu F$) kích thước nhỏ thích hợp cho việc cắm trực tiếp vào các mạch in với tổn hao thấp.

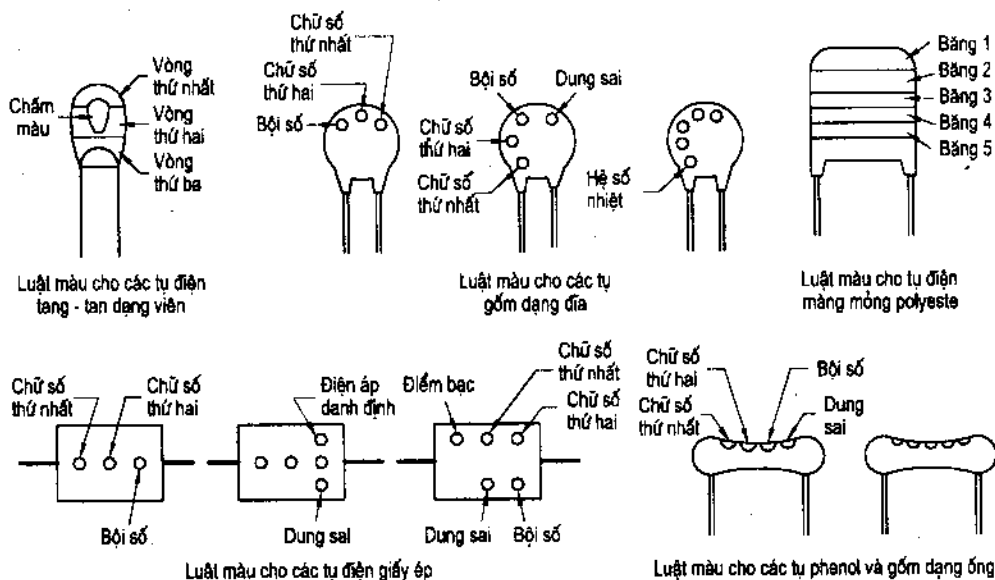
e) Tụ màng mỏng polyeste màng mỏng PETP

f) Tụ polyeste giấy dạng trụ dùng trong các mạch điện tử, chất điện môi là polyeste và giấy ép, trị số từ $1nF$ tới $1\mu F$.

g) Tụ điện phân có cấu tạo là lá nhôm cùng bột dung dịch điện phân cuộn lại dạng hình ống đặt trong vỏ nhôm giá trị điện dung tương đối lớn từ $0,1\mu F$ tới vài nghìn μF ($4700\mu F$), điện áp làm việc thường thấp, có dung sai lớn và kích thước tương đối lớn (hình 1.7j).

h) Tụ điện tan tan được chế tạo ở 2 dạng hình trụ với đầu ra dọc theo trục hoặc dạng viên tan tan, thường có giá trị điện dung lớn nhưng kích thước nhỏ: $0,1\mu F$ (9×5)mm tới $100\mu F$ với kích thước ($17,5 \times 9$)mm.

Hình 1.8 giới thiệu một vài cách đọc trị số tụ theo luật mẫu được ghi trên thân tụ tương ứng; quy luật mẫu theo bảng 1.2 đã trình bày ở trên.



Hình 1.8. Luật màu cho một số loại tụ điện hình

4. Tụ điện có giá trị điện dung thay đổi được gồm hai dạng cơ bản:

a) Dạng tụ điều chuẩn dùng điện môi là lớp không khí giữa 2 bộ cánh kim loại nhôm lắp xen kẽ nhau một bộ cánh cố định, bộ kia có thể xoay 180° nhờ một trục quay; nhờ đó khi quay ra hết điện dung của tụ là cực tiểu và ngược lại có giá trị cực đại khi quay vào hết (có giá trị từ 10pF tới $10^3\text{pF} = 1\text{nF}$) kích thước loại này đa dạng trong phạm vi vài chục mm.

b) Dạng tụ tinh chỉnh dùng mica làm vật liệu điện môi cách ly giữa 2 hay nhiều phiến kim loại xen kẽ, điện dung thay đổi được nhờ xoay vít trục để điều chỉnh phần diện tích trùng nhau giữa các phiến kim loại, phần trùng càng nhiều thì giá trị tụ càng tăng, cũng có thể dùng không khí hay chất dẻo làm vật liệu cách điện.

5. Một số đặc tính khác cần quan tâm tới khi sử dụng các tụ điện trong mạch là hệ số nhiệt độ (trị số thay đổi tương đối tính theo % của điện dung theo nhiệt độ), điện trở cách điện của tụ. Các giá trị điện dung thường gặp do các hãng sản xuất lựa chọn cũng tương thích với các giá trị sản xuất của điện trở trên các thang đơn vị pF, nF, μF .

Ví dụ thang pF có 1,8pF; 2,2; 2,7; 3,3 ..., 820pF...

1.3.2. Một số tính chất quan trọng

1. Tụ điện là một linh kiện có tác dụng ngăn dòng 1 chiều chảy qua nó (ở trạng thái xác lập ổn định) nghĩa là có điện trở 1 chiều vô cùng lớn.

Tổng quát trở kháng của tụ điện được xác định ở chế độ xoay chiều bởi hệ thức (1.8):

$$Z_C = \frac{1}{j.2\pi f.C} = \frac{1}{jX_C} \quad (1.8)$$

ở đây j – đơn vị ảo với $j^2 = -1$;

f – tần số của tín hiệu xoay chiều tác động lên tụ và C là điện dung tương ứng của tụ.

Từ (1.8) thấy rõ khi tần số tín hiệu tác động lên tụ càng tăng, trở kháng của tụ càng nhỏ và với $f \rightarrow \infty$ thì $Z_C \rightarrow 0$ (là một phần tử ngắn mạch ở tần số vô cùng lớn). Ở hệ thức (1.8) giá trị X_C được gọi là dung kháng của tụ được xác định bởi hệ thức (1.9)

$$X_C = 0,16f.C (\Omega) \quad (1.9)$$

ở đây f tính bằng Hz và C tính bằng F.

hay $X_C = 0,00016 \cdot 10^{-6} f.C$ với f tính bằng kHz và C tính bằng μF ; X_C tính bằng Ω .

2. Khi mắc nối tiếp các tụ có điện dung $C_1, C_2, \dots, C_n$ ta có điện dung tương đương xác định bởi (1.10)

$$\frac{1}{C_{td}} = \frac{1}{C_1} + \frac{1}{C_2} + \dots + \frac{1}{C_n} = \sum_{i=1}^n \frac{1}{C_i} \quad (1.10)$$

khi $n = 2$ ta có $\frac{1}{C_{td}} = \frac{1}{C_1} + \frac{1}{C_2}$; suy ra :

$$C_{td} = \frac{C_1 \cdot C_2}{C_1 + C_2} \quad (1.11)$$

Ví dụ $C_1 = 1\mu F$; $C_2 = 2,2\mu F$ khi đó :

$$C_{td} = \frac{1\mu F \cdot 2,2\mu F}{1\mu F + 2,2\mu F} = 0,6875\mu F$$

3. Khi thực hiện nối song song các tụ có điện dung $C_1, C_2, \dots, C_n$ ta nhận được điện dung tương đương C_{td} tính bởi 1.12.

$$C_{td} = C_1 + C_2 + \dots + C_n = \sum_{i=1}^n C_i \quad (1.12)$$

Ví dụ với $n = 3$; $C_1 = 0,1\mu F$; $C_2 = 0,22\mu F$; $C_3 = 0,47\mu F$ ta nhận được theo (1.12) giá trị điện dung tương đương khi nối song song C_1 với C_2 và C_3 là:

$$C_{td} = 0,1\mu F + 0,22\mu F + 0,47\mu F = 0,79\mu F.$$

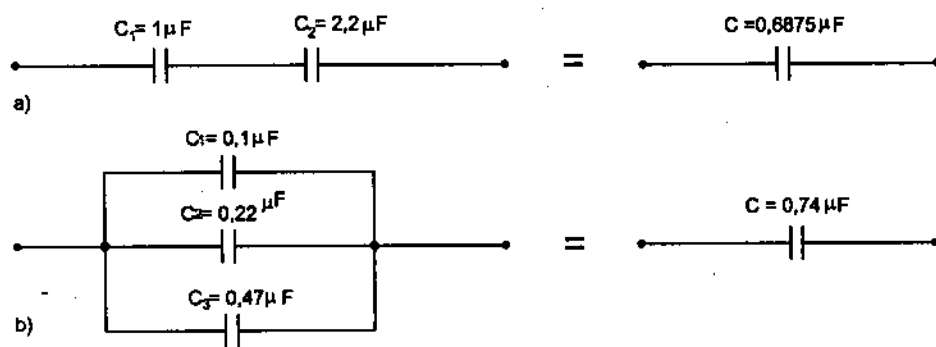
Ta hãy tính giá trị điện kháng của các tụ điện C_1, C_2, C_3 ở tần số làm việc 10kHz. Áp dụng hệ thức (1.9) ta có

$$\begin{aligned} X_1 &= 0,16 \cdot 10^4 (\text{Hz}) \cdot 0,1 \cdot 10^{-6} (\text{F}) \\ &= 0,16 \cdot 10^{-3} \Omega \end{aligned}$$

$$\begin{aligned} X_2 &= 0,16 \cdot 10^4 (\text{Hz}) \cdot 0,22 \cdot 10^{-6} (\text{F}) \\ &= 0,0352 \cdot 10^{-2} \Omega \end{aligned}$$

$$\begin{aligned} X_3 &= 0,00016 \cdot 10 (\text{kHz}) \cdot 0,47 (\mu F) \\ &= 0,000752 \Omega \end{aligned}$$

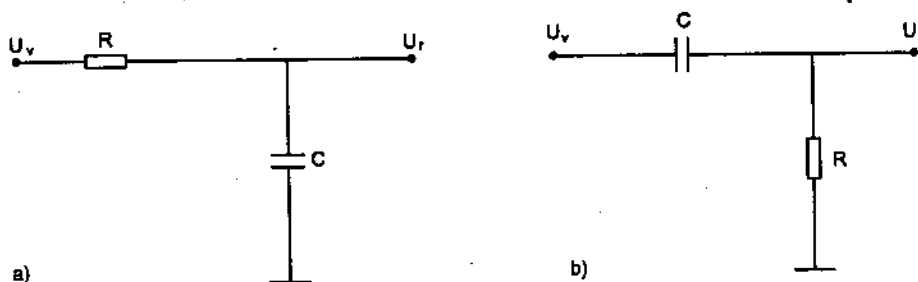
Hình 1.9 mô tả cách mắc nối tiếp a) và mắc song song b) các điện dung C_1 , C_2 (C_3) và qua đó nhận được điện dung tương đương C có giá trị phụ thuộc vào sự lựa chọn các giá trị các điện dung thành phần trong mạch, nghĩa là đạt tới 1 giá trị mong muốn khác các giá trị danh định do nhà sản xuất đã tạo ra nhờ vậy mở rộng khả năng ứng dụng trong việc thiết kế mạch phù hợp với các yêu cầu đặt ra.



Hình 1.9 a) cách mắc nối tiếp

b) cách mắc song song tụ điện

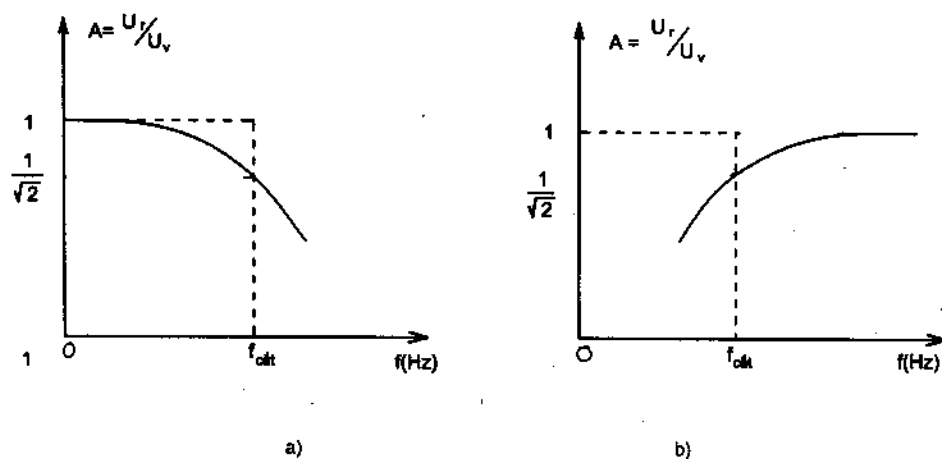
4. Khi thực hiện mắc nối tiếp 1 điện trở với 1 tụ điện có giá trị tương ứng là R và C , người ta nhận được các mạch lọc RC cơ bản là loại mạch điện có phản ứng khác nhau với các dải tần số khác nhau của tín hiệu tác động ở cổng vào. Hình 1.10a đưa ra cấu trúc mạch lọc tần thấp RC và hình 1.10b là cấu trúc mạch lọc tần cao RC.



Hình 1.10. Mạch lọc RC cơ bản

a) Mạch lọc RC tần thấp; b) Mạch lọc RC tần cao

Tính chất của mạch hình 1.10a và 1.10b thể hiện trên đặc tuyến truyền đạt điện áp theo tần số $A(f) = \frac{U_r}{U_v}$ hình 1.11 a và b tương ứng. Ở đây đường nét đứt thể hiện tính chất lý tưởng và đường nét liền thể hiện tính chất của mạch thực tế.



Hình 1.11. dải tuyến tần số của mạch lọc tần thấp (a) và tần cao (b)

Từ đồ thị hình 1.11a ta thấy rõ mạch hình 1.10a tương ứng sẽ cho phép $U_r = U_v$ ($A = 1$) khi $f \ll f_{cắt}$, còn khi $f > f_{cắt}$ A giảm nhanh đến 0 nên nó có tính chất chỉ cho qua các tần số tín hiệu ở dải dưới $f_{cắt}$ (tính chất lọc thấp) $f_{cắt}$ là tần số tại đó $A(f_{cắt}) = \frac{1}{\sqrt{2}}$ (hay -3dB)

$$(1.13)$$

Ta có nhận xét tương tự với mạch hình 1.10b và đặc tuyến hình 1.11b tương ứng; nó chỉ cho qua các tần số từ giá trị $f_{cắt}$ trở lên vùng cao (tính chất lọc cao) việc tính toán chi tiết hàm truyền đạt phức của mạch dẫn tới hệ thức tính giá trị $f_{cắt}$ từ điều kiện (1.13) ta nhận được:

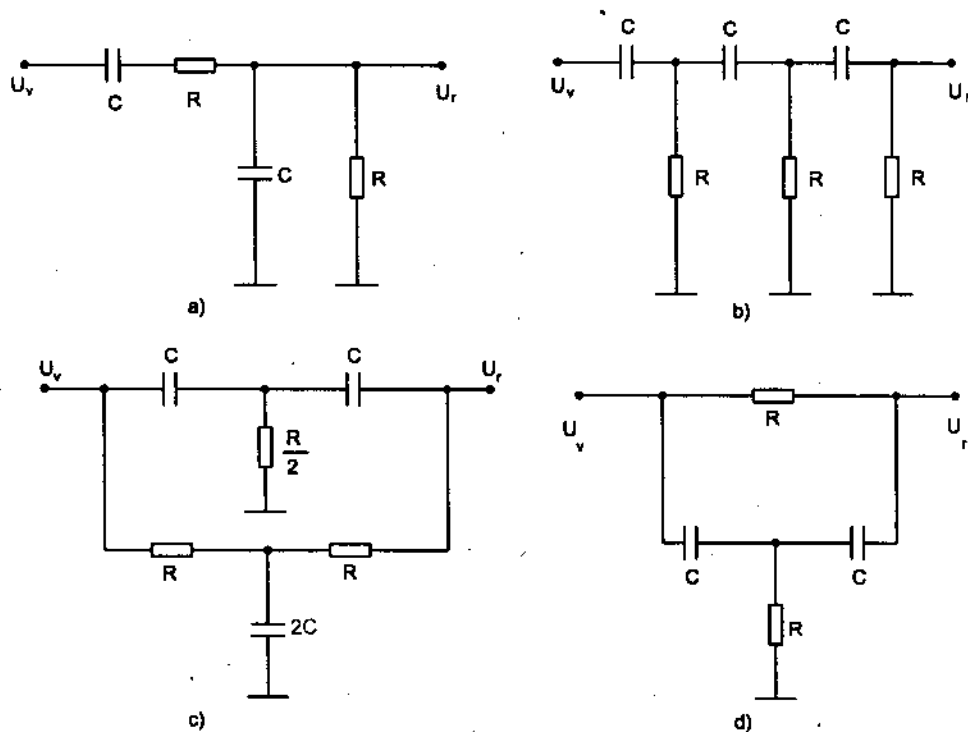
$$f_{cắt} = \frac{1}{2\pi RC} \quad (1.14)$$

ví dụ với $R = 10k\Omega$; $C = 1\mu F$ thay vào (1.14) ta có:

$$f_{cắt} = \frac{1}{2\pi \cdot 10^4(\Omega) \cdot 10^{-6}(F)} = 15,92\text{Hz}$$

$f_{cắt}$ mang tính chất là điểm gập trên thang tần số của bộ lọc.

5. Khi thực hiện mắc nối tiếp song song hỗn hợp các tụ và điện trở có giá trị là C và R ta nhận được nhiều dạng bộ lọc khác nhau, trong đó ứng dụng quan trọng nhất là 4 dạng bộ lọc RC cho trên hình 1.12.



Hình 1.12. Các bộ lọc RC phức tạp

a) Mạch lọc thông dài (lọc băng) RC $f_0 = \frac{1}{2\pi RC}$;

b) Mạch lọc tần cao kiểu hình thang 3

$$\text{mắt RC đơn giản } f_0 = \frac{1}{2\pi\sqrt{6}RC}$$

c) Mạch lọc cầu T kép (chắn dải) $f_0 = \frac{1}{2\pi RC}$

d) Mạch lọc cầu T đơn (chắn dải) $f_0 = \frac{1}{2\pi RC}$

Mạch hình 1.12a có tính chất chỉ cho qua tín hiệu có tần số ở lân cận tần số trung tâm $f_0 = \frac{1}{2\pi RC}$, càng dịch xa f_0 về 2 phía, hệ số truyền đạt điện áp càng giảm, tại f_0 hàm có giá trị lớn nhất và bằng $1/3$ (nghĩa là biên độ điện áp tại cổng ra bằng $1/3$ biên độ điện áp tại cổng vào).

Mạch hình 1.12c có tính chất không cho qua tín hiệu có tần số ở f_0 và lân cận, nghĩa là tại f_0 , giá trị điện áp ra nhỏ nhất và bằng 0 (với mạch hình 1.12c)

và bằng 2/3 (với mạch hình 1.12d). Mạch hình 1.12b có đặc tính giống mạch hình 1.11a nhưng gần với lý tưởng hơn. Chúng ta sẽ gặp lại các mạch lọc RC loại này trong chương 3 và chương 5 khi kết hợp chúng với các phần tử bán dẫn và vi điện tử. Các tính chất đã nêu trên của các mạch hình 1.12 có được từ việc phân tích biểu thức và biểu diễn đồ thị hàm truyền đạt phức

$\bar{A} = \frac{\bar{U}_r}{\bar{U}_v} = \frac{\bar{Z}_r}{\bar{Z}_v}$ của chúng ví dụ với mạch hình 1.12a biểu thức của $\bar{A}$ có dạng:

$$\begin{aligned}\bar{A} = \frac{\bar{Z}_r}{\bar{Z}_v} &= \frac{\frac{1}{j2\pi fC} // R}{\frac{1}{j2\pi fC} + R + \left(\frac{1}{j2\pi fC} // R \right)} \\ &= \frac{j2\pi fRC}{1 + 3j2\pi fRC - (2\pi fRC)^2}\end{aligned}$$

từ đây sau khi tách phần modun và góc pha của $\bar{A}$ sẽ nhận được các kết luận đã nêu trên.

6. Khi sử dụng tụ điện trong mạch cần đặc biệt chú ý tới điện áp đặt trên tụ luôn thấp hơn giá trị điện áp danh định tối đa của tụ có thể chịu đựng được để lớp điện môi giữa 2 cực của nó không bị đánh hỏng, giá trị điện áp này thường được ghi trên thân tụ ví dụ với loại tụ phân cực 1 μ F/35V hay 470 μ F/25V...

1.4. ĐIỆN CẢM VÀ CUỘN DÂY

1. Một cuộn dây có dòng điện chảy qua sẽ sinh ra 1 từ trường đó là nguyên lý hoạt động của 1 nam châm điện. Nếu giá trị của dòng chảy trên cuộn dây thay đổi cường độ từ trường phát sinh từ cuộn dây cũng thay đổi gây ra 1 sức điện động cảm ứng (tự cảm) trên cuộn dây và có xu thế đối lập lại dòng điện ban đầu. Một cuộn dây trong mạch điện xoay chiều sẽ có điện trở 1 chiều bình thường do điện trở dây cuốn tạo ra và thành phần trở kháng của nó được xác định bởi (1.15).

$$Z_L = R_L + j2\pi f.L \quad (1.15)$$

Ở đây trở kháng tổng cộng của cuộn dây ký hiệu là Z_L gồm 2 phần như đã nêu và khi tần số tín hiệu tác động tăng lên, theo (1.15) điện kháng của cuộn dây $X_L = 2\pi fL$ sẽ tăng tỷ lệ. Hệ thức trên cho xác định điện kháng bằng Ω khi

L tính là mH và f là kHz hoặc L tính theo đơn vị μH và f tính là MHz. Lấy modun biểu thức 1.15 ta nhận được giá trị trở kháng của cuộn dây.

$$Z_L = \sqrt{R_L^2 + X_L^2} \quad (1.16)$$

thường khi $R_L \ll X_L$ thì $Z_L \approx X_L$.

ví dụ với $X_L = 1\mu\text{H}$ thường $R_L = 1\Omega$; với cuộn cảm có giá trị 1mH điện trở 1 chiều của nó thường từ 5 Ω đến 10 Ω . Tính chất quan trọng đầu tiên của cuộn dây rút ra từ phân tích trên là khi tín hiệu có tần số thấp tác động, điện trở tổng cộng của cuộn dây tương đối nhỏ và khi tần số tăng lên giá trị này sẽ tăng tỷ lệ với tần số. Ví dụ 1 điện cảm có giá trị 100 μH , ở tần số $f = 100\text{Hz}$ giá trị cảm kháng của nó là :

$$\begin{aligned} X_L (100\text{Hz}) &= 2\pi \cdot 100(\text{Hz}) \cdot 100 (\mu\text{H}) \\ &= 2\pi \cdot 0,1(\text{kHz}) \cdot 0,1(\text{mH}) \\ &\approx 0,068\Omega \end{aligned}$$

ở tần số 1MHz cảm kháng của nó là:

$$\begin{aligned} X_L (1\text{MHz}) &= 2\pi \cdot 1(\text{MHz}) \cdot 100(\mu\text{H}) \\ &\approx 628\Omega \end{aligned}$$

Qua ví dụ tính toán trên ta thấy nếu tín hiệu có chứa cả thành phần 1 chiều và thành phần xoay chiều cao tần thì khi tác động vào cuộn dây nó sẽ dễ dàng cho qua thành phần 1 chiều (hay tần số thấp) và chặn thành phần cao tần lại, tức là cuộn dây có phản ứng với tín hiệu cao tần trái ngược hẳn với phản ứng của tụ điện tức là cuộn dây khi vận hành phản ứng với tín hiệu ngược lại với cách phản ứng của tụ điện với tín hiệu.

2. Khi mắc nối tiếp các điện cảm với nhau, giá trị điện cảm tương đương bằng tổng các giá trị thành phần, còn khi nối song song chúng, điện cảm tương đương cũng được tính như đối với cách mắc điện trở, (trường hợp này hiếm gặp vì còn xảy ra hiện tượng cảm ứng giữa các cuộn dây nối tiếp hay song song đặt gần nhau.

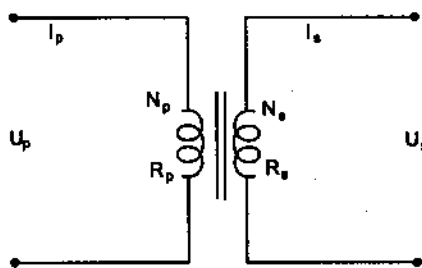
3. Một trường hợp đặc biệt khi mắc song song 2 cuộn dây qua 1 lõi sắt từ hay lõi ferit từ, ta có 1 kết cấu biến áp thực hiện quá trình ngăn dòng 1 chiều giữa 2 cuộn và biến đổi giá trị điện áp xoay chiều từ cuộn này sang cuộn kia 1 cách thích hợp phục vụ yêu cầu đặt ra. Kết cấu 1 biến áp cơ bản cho trên hình 1.13 với 2 cuộn dây L_p được gọi là cuộn sơ cấp có số vòng dây là N_p và

điện trở 1 chiều là R_p , cuộn dây thứ cấp L_s có các tham số tương ứng là N_s và R_s , tác động vào cuộn sơ cấp điện áp U_p sẽ gây ra dòng I_p trên nó, nhờ sức điện động cảm ứng qua việc ghép giữa các vòng dây N_p và N_s trên N_s nhận được sức điện động cảm ứng tạo ra dòng I_s và áp U_s tại mạch thứ cấp. Hệ thức (1.17) cho phép xác định giá trị điện áp U_s khi đã biết các tham số còn lại, n gọi là hệ số của biến áp hay tỷ số vòng dây:

$$\frac{U_p}{U_s} = \frac{N_p}{N_s} = n \quad (1.17)$$

nếu $n > 1$ ta có biến áp là loại hạ áp, còn khi $n < 1$ ta có biến áp loại làm tăng giá trị điện áp tại cổng ra.

$$\frac{I_p}{I_s} = \frac{N_s}{N_p} = \frac{1}{n} \quad (1.18)$$



Hình 1.13. Kí hiệu cơ bản của một biến áp

Các hệ thức (1.17) và (1.18) cho phép kết luận nếu muốn làm tăng điện áp ở cổng ra bắt buộc phải giảm dòng điện ra và ngược lại, nghĩa là khi $U_s > U_p$ thì $I_s < I_p$ hay khi $U_s < U_p$ (hạ áp), thì $I_s > I_p$ (tăng dòng). Từ (1.17) và (1.18) ta cũng có:

$$U_p = n.U_s$$

$$I_p = \frac{1}{n} I_s \quad \text{hay} \quad \frac{U_p}{I_p} = n^2 \frac{U_s}{I_s} \quad (1.19)$$

Nghĩa là điện trở của mạch thứ cấp $R_s = \frac{U_s}{I_s}$ được phản ánh về mạch sơ cấp $R_p = \frac{U_p}{I_p}$ khi thực hiện bình phương hệ số biến áp theo (1.19).

Ví dụ với nguồn điện áp (sẵn có) 220V/50Hz nếu cần điện áp (muốn có) là 10V ta cần 1 hệ số biến áp hay tỷ số vòng dây giữa cuộn sơ cấp và cuộn thứ cấp là $n = \frac{220V}{10V} = 22$ nghĩa là khi $n_p = 2200$ vòng thì n_s phải có giá trị 100 vòng, khi $R_p = 1k\Omega$ thì $I_p = \frac{U_p}{R_p} = \frac{220V}{1k\Omega} = 0,22A$, theo đó dòng trên cuộn thứ cấp theo (1.18) sẽ là:

$$I_s = n.I_p = 22.0,22A = 4,84A.$$

Ta rút được kết luận từ việc phân tích đã nêu trên là đối với tín hiệu xoay chiều: Muốn giảm điện áp ra cần tăng số vòng dây cuộn sơ cấp và ngược lại, trong khi để biến đổi dòng điện thì muốn giảm dòng điện ra phải giảm số vòng dây cuộn sơ cấp; ví dụ nếu cần tăng dòng xoay chiều từ giá trị $I_P = 1,2A$ lên $I_S = 5A$ cần chọn biến áp có hệ số ghép (tỷ số vòng dây) là:

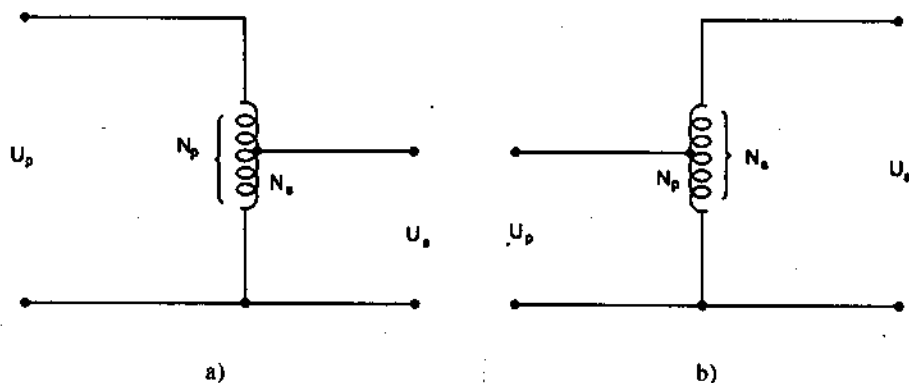
$$n = \frac{I_S}{I_P} = \frac{5A}{1,2A} = 4,17 = \frac{N_P}{N_S}$$

Khi có tải với trở kháng là Z_S nối tới cuộn thứ cấp, trở kháng cuộn sơ cấp lúc đó là $Z_P = n^2 Z_S$, từ đây ta có thể xác định n theo hệ thức (1.20) sau:

$$n = \sqrt{\frac{Z_P}{Z_S}} = \sqrt{\frac{R_P}{R_S + R_t}} \approx \sqrt{\frac{R_P}{R_t}} \quad (1.20)$$

theo ý nghĩa này biến áp là 1 phần tử thông qua hệ số n của nó có thể phối hợp giữa 2 trở kháng mạch sơ cấp R_P và mạch thứ cấp R_t ($>> R_S$).

4. Nếu chỉ trên 1 cuộn dây N_P lấy 1 điểm trung gian và chọn 1 phần của nó làm cuộn thứ cấp N_S (hình 1.14) ta có dạng biến áp tự ngẫu dạng giảm áp hình 1.14a hay dạng tăng áp (hình 1.14b); đây là dạng biến áp với chi phí tiết kiệm (do số vòng dây thứ cấp không cần riêng) tuy nhiên giữa cuộn sơ cấp và thứ cấp không cách ly được về điện và sẽ bất lợi khi $N_S \ll N_P$.



Hình 1.14. Tự biến áp kiểu giảm áp (a) hay tăng áp (b)

5. Khi cho 1 cuộn dây có điện cảm L và 1 tụ điện có điện dung C mắc liên tiếp nhau và cung cấp đồng thời 1 tín hiệu xoay chiều tới chúng, điện kháng X_L và X_C của chúng đều phụ thuộc tần số theo hai hướng ngược nhau:

$$X_L = 2\pi f.L$$

$$X_C = \frac{1}{2\pi fC} \quad (1.21)$$

Trên thực tế mạch còn điện trở tổn hao riêng của cuộn dây và tụ điện ta gọi chung là R (hình 1.16) khi làm việc ở tần số thấp $X_C \gg R \gg X_L$; còn khi làm việc ở tần số cao thì ngược lại $X_C \ll R \ll X_L$; nghĩa là khi cho tăng dần tần số từ thấp tới cao, sẽ đến 1 giá trị tần số gọi là f_{ch} , ở đó $|X_L| = |X_C|$ nhưng ngược dấu nhau nghĩa là điện áp trên chúng ngược pha nhau nên sẽ triệt tiêu mạch trở nên thuần trở và dòng cực đại chảy qua mạch chỉ do cường độ điện áp xoay chiều tác động và giá trị R quyết định, khi làm việc trong điều kiện này mạch được gọi là làm việc ở chế độ cộng hưởng; chế độ này chỉ xuất hiện ở một tần số gọi là tần số cộng hưởng riêng của nó xác định bởi hệ thức (1.22):

$$f_{ch} = \frac{1}{2\pi\sqrt{LC}} \quad (1.22)$$

ở đây L là điện cảm cuộn dây tính bằng Henri (H)

C là điện dung của tụ điện tính bằng Fara (F)

f_{ch} là tần số cộng hưởng tính bằng Hertz (Hz)

$$\text{Cũng có thể tính theo công thức } f_{ch} = \frac{10^6}{2\pi\sqrt{LC}} \quad (1.23)$$

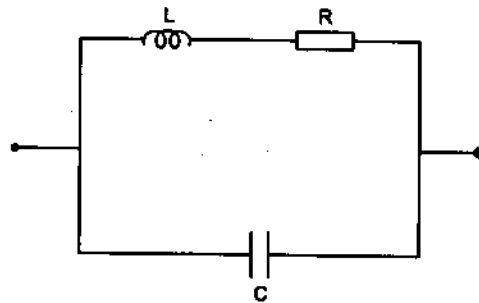
Khi đó f_{ch} kHz (10^3 Hz)

L tính bằng μH (10^{-6} H)

C tính bằng pF (10^{-12} F)

Các chú ý quan trọng đối với tính chất của mạch hình 1.15 là:

- Các công thức (1.22) hay (1.23) không chứa giá trị R do đó tần số cộng hưởng riêng f_{ch} chỉ phụ thuộc vào các giá trị L và C mà không phụ thuộc vào R.



Hình 1.15. Mạch cộng hưởng LC (kiểu song song)

- Tuy nhiên giá trị của R ảnh hưởng quan trọng tới chất lượng của khung cộng hưởng thể hiện qua hệ số phẩm chất Q của khung xác định bởi (1.24).

$$Q = \frac{X}{R} \quad (1.24)$$

X là điện kháng (tính bằng Ω) của khung L và C tại tần số cộng hưởng và R là giá trị điện trở nối tiếp (tính bằng Ω) Q càng lớn mạch có chất lượng càng cao và đây là tiêu chuẩn quan trọng đánh giá độ sắc sảo của mạch (tính chất chọn lọc tần số tốt tới mức nào?).

- Mạch có hiệu ứng cộng hưởng làm tăng cường độ điện áp trên cuộn dây trong khi điện áp tác động nhỏ: ví dụ cường độ tín hiệu tác động là $10^{-3}V = 1mV$, lúc cộng hưởng dòng chảy qua mạch 1mA (khi $R = 1\Omega$) (do tính chất $X_L > 0$ và $X_C < 0$ đối nhau) với cảm kháng của cuộn dây tại f_{ch} là $1k\Omega$ thì trên L ta nhận được 1 điện áp tín hiệu ra có cường độ là $1000\Omega \cdot 1mA = 1V$. (điều này hoàn toàn tương tự với điện áp trên C).

- Ở tần số thấp giá trị của R thường do dây cuốn tại cuộn dây L quyết định, còn ở vùng tần số cao giá trị R thường do tổn hao của tụ điện có vai trò quyết định.

- Khi cần điều chỉnh để lựa chọn tần số cộng hưởng thích hợp thông thường giá trị điện dung đã được lựa chọn trước và từ hệ thức (1.22) hay (1.23) ta xác định tham số L còn lại của khung cộng hưởng theo hệ thức thực nghiệm (1.25) hay hệ thức (1.26).

$$L = \frac{25.600}{f_{ch}^2 \cdot C} \quad f \text{ tính bằng MHz} \quad (1.25)$$

$$\text{hay} \quad L = \frac{25.600 \cdot 10^6}{f_{ch}^2 \cdot C} \quad f \text{ tính bằng kHz} \quad (1.26)$$

Ví dụ: nếu cần mạch cộng hưởng điều chuẩn f_{ch} trong phạm vi tần số $f_{min} = 0,5MHz$ đến $f_{max} = 3,5 MHz$ ta sẽ thực hiện như sau để chọn giá trị các linh kiện phù hợp:

Bước 1: ước lượng chọn tụ biến đổi trong dải điện dung ví dụ từ 18pF đến 250pF (tụ xoay loại 1 ngấn).

Bước 2: Điều chỉnh giá trị thấp của điện dung

$$C_{min} = 18pF + 22pF = 40pF$$

Bước 3: Tính điện cảm cuộn dây cần có để đạt tới tần số cộng hưởng thấp nhất $f_{\min} = 0,5\text{MHz}$, khi đó phải sử dụng giá trị $C_{\max} = 250\text{pF}$ theo (1.26) có:

$$L = \frac{25.600.10^6}{(500)^2.250} = 40\mu\text{H}$$

Bước 4: dùng trị số điện dung bé nhất $C_{\min} = 40\text{pF}$, trị số điện cảm $L = 40\mu\text{H}$ đã tính, tính tần số cộng hưởng $f_{\max}$:

$$f_{\max} = \sqrt{\frac{25.600.10^6}{L.C}} = \sqrt{\frac{25.600.10^6}{40\mu\text{H}.40\text{pF}}} = 4,0 \text{ MHz}$$

kết luận khi chọn $L = 40\mu\text{H}$, tụ điện có điện dung thay đổi từ 40pF đến 250pF , ta nhận được khung LC được điều chuẩn cộng hưởng trong dải tần số từ $0,5\text{MHz}$ đến $4\text{MHz} > 3,5\text{MHz}$ là giá trị $f_{\text{ch max}}$ yêu cầu. Ở tần số cộng hưởng $f = 500\text{kHz}$ nếu có điện cảm giá trị là $L = 200\mu\text{H}$, điện dung là 500pF thì các giá trị điện kháng tương ứng của chúng bằng nhau và bằng:

$$X_L = 2\pi.500.10^3.200.10^{-6} = 628\Omega$$

$$X_C = [2\pi.500.10^3 \text{ (Hz)}. 500.10^{-12} \text{ (F)}]^{-1} = 628\Omega$$

CÂU HỎI ÔN TẬP VÀ BÀI TẬP

Câu hỏi ôn tập

1. Hãy phân biệt tính chất của điện trở, của tụ điện và của cuộn dây

- Trong mạch điện 1 chiều
- Trong mạch điện xoay chiều tần số thấp
- Trong mạch điện xoay chiều tần số cao.

2. Ghi nhớ và tự viết lại bảng thang giá trị điện trở, tụ điện có trong thực tế do các nhà sản xuất chế tạo ra và ghi nhớ quy luật màu để đọc các giá trị của điện trở, của tụ điện cũng như dung sai của nó khi đọc được các vạch màu trên thân của các linh kiện này.

3. Để hạn chế giá trị dòng điện trên 1 tải người ta có thể sử dụng phần tử nào?

- điện trở ;
- tụ điện ;
- cuộn dây

Để hạn chế (làm giảm) giá trị điện áp trên 1 tải người ta có thể sử dụng các phần tử nào?

- điện trở ;
- tụ điện ;
- cuộn dây

4. Giá trị của điện trở tương đương sẽ :

- a) tăng lên ; b) giữ nguyên ; c) giảm đi

khí thực hiện mắc liên tiếp các điện trở riêng rẽ lại với nhau? Khi thực hiện mắc song song các điện trở sẵn có ?

5. Giá trị điện dung tương đương sẽ thay đổi như thế nào khi

- a) mắc song song các điện dung thành phần?
b) mắc nối tiếp các điện dung thành phần?
c) vừa mắc nối tiếp vừa mắc song song chúng?

6. Khi hệ số vòng dây n của biến áp lớn hơn 1 thì biến áp

- a) là loại làm tăng điện áp vào hay làm giảm điện áp vào?
b) là loại làm tăng dòng điện vào hay làm giảm dòng điện vào?

7. Để phối hợp giữa 1 điện trở tải R_t nhỏ với 1 điện trở nguồn tín hiệu $R_{nguồn}$ lớn cần sử dụng biến áp có hệ số n lớn hơn 1 hay nhỏ hơn 1? Hệ thức xác định n như thế nào?

Bài tập áp dụng

Bài 1.1. Khi đã có sẵn điện trở giá trị $2,2k\Omega$ mà trong mạch điện thực tế cần 1 điện trở giá trị:

- a) $1,4k\Omega$
b) $2,4k\Omega$

Hãy chọn điện trở bổ sung để đạt được các giá trị mong muốn trên và nêu cách mắc chúng (cần lưu ý phải lựa chọn điện trở bổ sung phù hợp với các giá trị có trong thực tế).

Bài 1.2. Để có 1 tụ điện có điện dung là $0,55\mu F$ có những biện pháp nào thực hiện, hãy vẽ cách mắc tương ứng và viết biểu thức tính toán giá trị phù hợp. Hãy tính giá trị dung kháng của tụ điện trên ở tần số $f_1 = 50Hz$ và $f_2 = 1kHz$.

Bài 1.3. Giả thiết có sẵn các tụ điện $0,18\mu F/35V$ cần nối chúng vào mạch điện có điện áp tối đa là $60V$. Hãy nêu cách thực hiện để đảm bảo an toàn về điện áp trong quá trình làm việc, yêu cầu về giá trị điện dung của tụ phù hợp với giá trị sẵn có $0,18\mu F$.

Bài 1.4. Cho mạch chia áp hình B1.4.

a) hãy xác định hệ số chia tổng quát của mạch

$$\bar{A} = \frac{\bar{U}_r}{\bar{U}_v}$$

b) Tính hệ số chia khi U_v có tần số $f = 0$ (là thành phần 1 chiều)

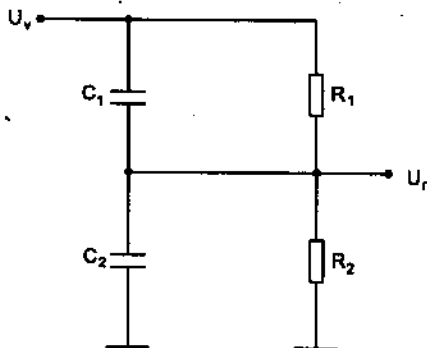
c) Tính hệ số chia của mạch ở tần số 1kHz và ở tần số 1MHz?

Biết $R_1 = 100\Omega$

$R_2 = 200\Omega$

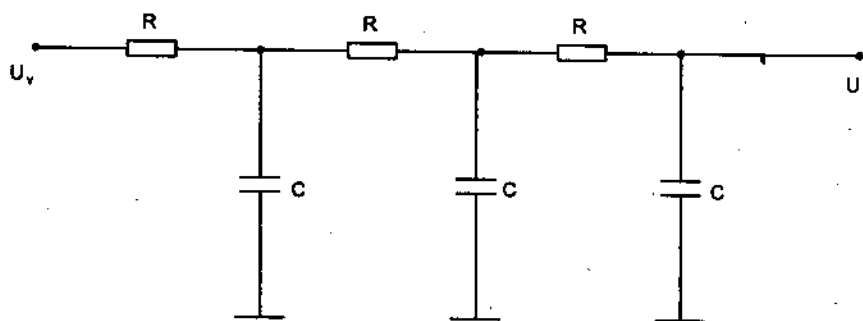
$C_1 = 22\text{nF}$

$C_2 = 47\text{nF}$.



Hình B1.4

Bài 1.5. Cho mạch lọc RC dạng hình B1.5:



Hình B1.5

a) Hãy xác định biểu thức hàm truyền đạt

$$\bar{A} = \frac{\bar{U}_r}{\bar{U}_v}$$

của mạch

b) Hãy tính tần số cắt $f_{\text{cắt}}$ của mạch khi biết

$R = 10^4 \Omega$

$C = 1\mu\text{F}$

c) Xác định giá trị của A tại tần số $f_{\text{cắt}}$

Bài 1.6. Cho 1 biến áp làm việc với điện lưới 120V/60Hz, hệ số biến áp

$n = \frac{N_p}{N_s} = 8$, tải có giá trị $R_l = 100\Omega$.

- a) Hãy tính giá trị điện áp hiệu dụng trên cuộn thứ cấp.
- b) với $R_t \gg R_S, R_P$ tính dòng điện chảy trong cuộn sơ cấp và trong cuộn thứ cấp I_p, I_s
- c) Nếu tải $R_t = 10\Omega, R_S = 1\Omega, R_P = 5\Omega$. Hãy tính các giá trị I_p và I_s tương ứng.
- d) Để có được dòng tải 0,45A cần chọn giá trị n bằng bao nhiêu khi $R_t = 50\Omega$.

Bài 1.7. Cho hai cuộn dây có điện cảm $L_1 = 4\text{mH}; L_2 = 500\mu\text{H}, r_1 = 5\Omega; r_2 = 1\Omega$

- a) Hãy tính điện kháng của L_1 và L_2 tại tần số 1kHz.
- b) Khi mắc nối tiếp L_1 với L_2 xác định điện kháng tương đương ở tần số 100Hz.
- c) Khi mắc song song L_1 với L_2 giá trị điện kháng tương đương ở 1kHz là bao nhiêu?
- d) Hãy tính điện kháng của L_1 tại tần số 1MHz và có nhận xét gì khi L_1 được nối nối tiếp với 1 điện trở tải có giá trị 100Ω .

Bài 1.8. Hãy chọn mạch cộng hưởng LC song song có tần số cộng hưởng được điều chỉnh trong dải từ 1MHz đến 6MHz. Nếu biết rằng tụ điều chỉnh được sử dụng có dải biến thiên điện dung từ 33pF đến 390pF

- a) Tính giá trị điện cảm của cuộn dây
- b) Tính dải tần số mạch làm việc
- c) Xác định hệ số phẩm chất khi biết $R = 10\Omega$, tần số cộng hưởng chọn là 4MHz.

Chương 2

CHẤT BÁN DẪN ĐIỆN VÀ ĐIỐT BÁN DẪN

Từ năm 1947 tới nay, trong suốt hơn một nửa thế kỷ, vật liệu bán dẫn điện và các sản phẩm điện tử được chế tạo từ chúng giữ vai trò quan trọng mang tính chất quyết định đến các tiến bộ công nghệ thuộc ngành điện tử nói riêng hay toàn bộ các ngành liên quan khác như đo lường, tự động điều khiển, tự động hóa... nói chung.

Chương này đề cập tới điốt bán dẫn về nguyên lý, cấu tạo và đặc biệt những ứng dụng cơ bản của loại linh kiện này.

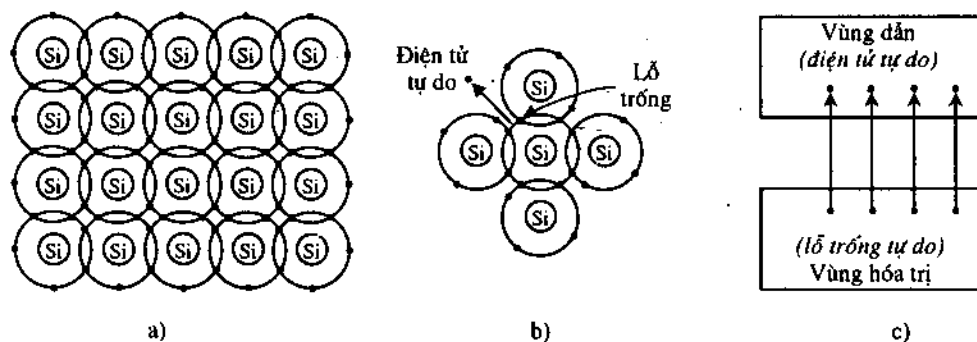
2.1. VẬT LIỆU BÁN DẪN ĐIỆN

2.1.1. Chất bán dẫn điện thuần khiết

Theo tính chất dẫn điện, người ta chia vật liệu thành 3 nhóm:

- loại vật liệu cách điện (có điện trở suất lớn) điển hình là chất điện môi.
- loại vật liệu dẫn điện (có điện trở suất nhỏ) điển hình là kim loại.
- loại vật liệu bán dẫn điện (có điện trở suất trung bình) điển hình là các nguyên tố thuộc nhóm 4 bảng tuần hoàn Mendeleev như Silisium (Si) và Germanium (Ge).

Cấu trúc mạng tinh thể của một chất bán dẫn điển hình như Si đồ thị cấu trúc vùng năng lượng của chất bán dẫn và cơ chế sinh hạt dẫn của chúng được cho trên hình 2.1a, b và c. Ta thấy rõ ở hình 2.1c giống như vật liệu cách điện, cấu trúc vùng năng lượng của chất bán dẫn điện có dạng 3 vùng tách biệt nhau: Vùng cấm nằm giữa 1 vùng còn nhiều mức năng lượng cao còn bỏ trống (gọi là vùng dẫn) và một vùng có các mức (trạng thái) năng lượng thấp đã bị hạt chiếm đầy (gọi là vùng hóa trị). Việc hình thành cơ chế dẫn điện gắn liền với quá trình sinh từng cặp hạt dẫn tự do là điện tử (trong vùng dẫn)

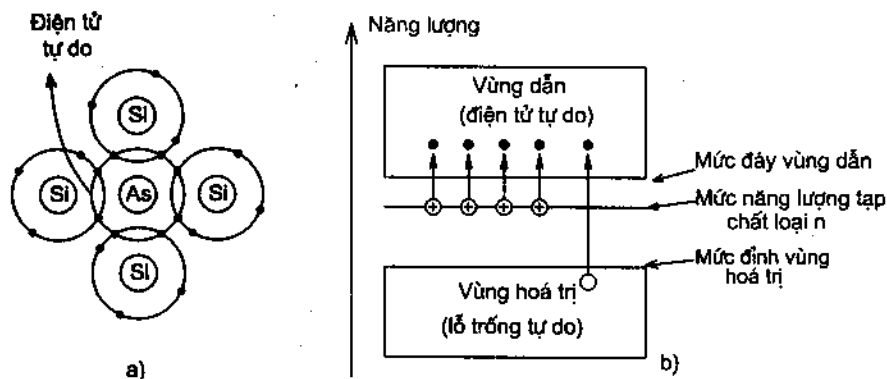


Hình 2.1.

và lỗ trống (trong vùng hóa trị) nhờ việc ion hóa một nguyên tử silic tương đương với việc 1 điện tử hóa trị nhảy mức năng lượng qua vùng cấm lên vùng dẫn để lại một liên kết bị khuyết (lỗ trống) trong vùng hóa trị. Kết quả là dòng điện trong chất bán dẫn sạch gồm 2 thành phần tương đương nhau (do các cặp sinh đôi điện tử tự do – lỗ trống) đóng góp và muốn đạt được điều này cần một năng lượng kích thích đủ lớn (vài eV) đủ để gây ra quá trình nhảy mức của electron qua vùng cấm từ vùng hóa trị (năng lượng thấp) lên vùng dẫn (các mức năng lượng cao hơn).

2.1.2. Chất bán dẫn tạp chất loại n

Người ta tiến hành pha các nguyên tố có 5 điện tử hóa trị (ví dụ Asen (As), Photpho (P)...) vào mạng tinh thể của chất bán dẫn sạch thuộc nguyên tố nhóm 4 (Si, Ge), kết quả thu được một chất bán dẫn điện loại mới có khả năng dẫn điện chủ yếu bằng điện tử (hạt đa số) gọi là chất bán dẫn tạp chất loại n.



Hình 2.2.

a) Mô hình cấu trúc mạng tinh thể ;

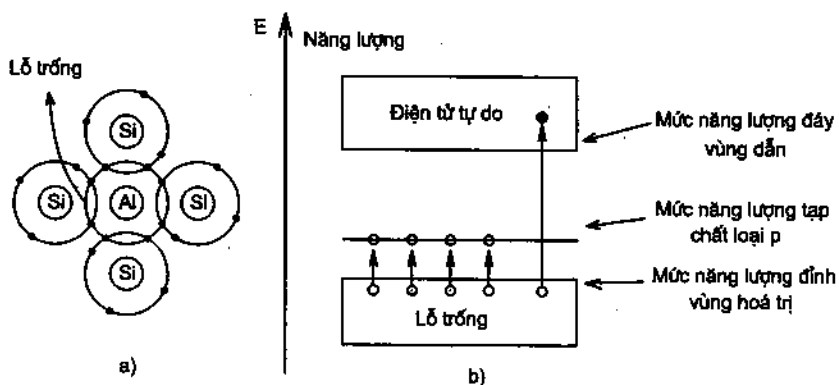
b) Đồ thị năng lượng của chất bán dẫn tạp chất loại n

Tuy nhiên vẫn tồn tại cơ chế của chất bán dẫn nền (trước khi pha tạp chất) để hình thành từng cặp hạt dẫn tự do, nên lỗ trống cũng tham gia dẫn điện và gọi tên là hạt thiếu số. Mô hình cấu trúc mạng tinh thể và đồ thị năng lượng của chất bán dẫn tạp loại n cho trên hình 2.2. Ta thấy rõ mức năng lượng của tạp chất loại n nằm trong vùng cấm và sát đáy vùng dẫn của đồ thị năng lượng của chất bán dẫn làm nền. Điều này tạo khả năng các nguyên tử tạp chất dễ dàng bị ion hóa giải phóng ra điện tử tự do (nhảy từ mức năng lượng tạp chất lên vùng dẫn) và làm xuất hiện các ion dương tạp chất (là các loại hạt có khối lượng lớn không di chuyển được và do đó không tham gia vào dòng điện).

Vậy dòng điện trong chất bán dẫn tạp chất loại n gồm điện tử (là loại hạt đa số) và lỗ trống (là loại hạt thiếu số) đóng góp, việc hình thành các hạt đa số thực hiện dễ dàng trong điều kiện bình thường với năng lượng kích thích nhỏ.

2.1.3. Chất bán dẫn tạp chất loại p

Nếu thực hiện pha các nguyên tố thuộc nhóm 3 (có 3 điện tử hóa trị, ví dụ Al, Ga, B...) vào mạng tinh thể Si sẽ xuất hiện các liên kết ghép đôi bị khuyết (lỗ trống). Khi kích thích năng lượng đủ nhỏ, các nguyên tử tạp chất sẽ bị ion hóa tạo nên các ion âm (nhận điện tử) và các lỗ trống tự do. Mô hình mạng tinh thể và đồ thị năng lượng của chất bán dẫn tạp loại p cho trên hình 2.3.



Hình 2.3.

a) Mô hình mạng tinh thể ;

b) Đồ thị năng lượng của chất bán dẫn tạp chất loại P

Mức năng lượng tạp chất nằm sát đỉnh vùng hóa trị tạo cơ hội nhảy mức ào ạt cho các điện tử hóa trị và hình thành một cặp ion âm tạp chất (không tham gia dòng điện) và lỗ trống (là hạt dẫn đa số), điện tử trong cơ chế này là loại hạt thiếu số.

2.1.4. Chất bán dẫn tạp chất suy biến

Khi pha tạp chất loại n (cho điện tử) hay loại p (nhận điện tử) với nồng độ cao ($> 10^{17}$ nguyên tử/cm³), người ta thu được các chất bán dẫn tạp chất suy biến tương ứng loại n hay loại p. Khi đó, vùng năng lượng cấm của chất bán dẫn làm nên bị thu hẹp lại do xuất hiện vùng năng lượng của tạp chất phân bố dưới sát đáy vùng dẫn (với loại n) hay trên sát đỉnh vùng hóa trị (với loại p).

Nhóm chất bán dẫn tạp suy biến được sử dụng chế tạo các loại linh kiện có các tính chất điện – quang đặc biệt (Tunen điốt, LED, LASER...).

2.2. TIẾP XÚC CÔNG NGHỆ P-N

Bằng các biện pháp công nghệ đặc biệt (plana khuếch tán – Epitaxi), người ta tạo ra được một vùng chuyển tiếp tính dẫn điện từ loại p sang loại n được gọi là một tiếp xúc công nghệ pn. Đây là một dạng tiếp xúc phi tuyến tính có tính dẫn điện không đối xứng theo hai chiều điện áp đặt vào:

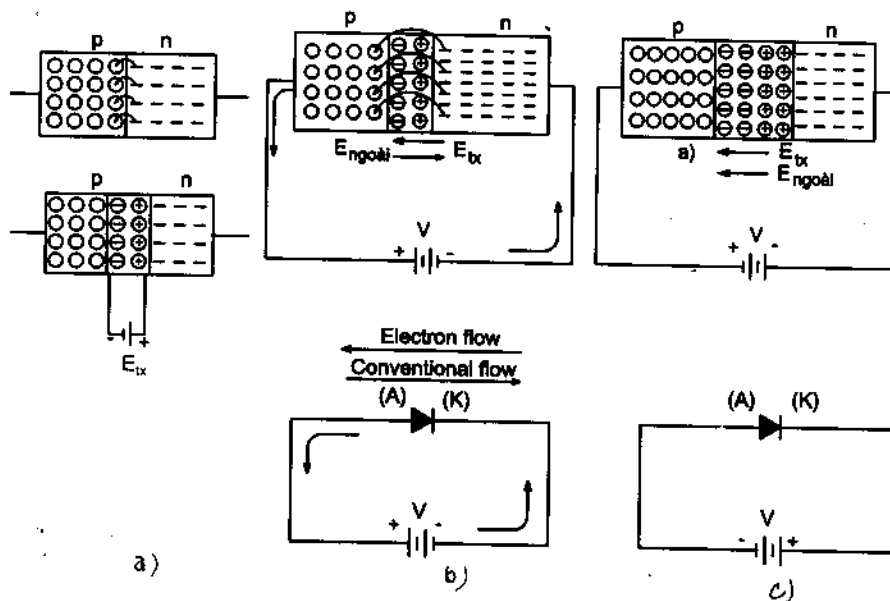
a) Bình thường khi chưa có tác động của trường ngoài (hình 2.4a) hệ thống tiếp xúc pn ở cân bằng động và không có dòng điện qua nó. Các ion dương (bên n) và ion âm (bên p) tạo nên một điện trường cục bộ $\vec{E}_{tx}$ hướng từ n sang p làm cân bằng giữa dòng điện khuếch tán (của các hạt dẫn đa số) do chênh lệch nồng độ và dòng điện gia tốc (của các hạt dẫn thiểu số) do điện trường nội bộ $\vec{E}_{tx}$ gia tốc.

b) Khi tác động của $\vec{E}_{ngoài}$ cùng chiều với $\vec{E}_{tx}$ (hướng trường ngoài từ vùng n sang vùng p, xem hình 2.4c), trạng thái cân bằng ban đầu bị phá vỡ, dòng khuếch tán bị cản tới giá trị 0, dòng gia tốc tăng lên nhưng không đáng kể vì do các hạt dẫn thiểu số đóng góp, nhanh tới một giá trị bão hòa (cỡ $10^{-7} \div 10^{-9}$ A). Ta nói trong trường hợp này tiếp xúc pn bị khóa (bị phân cực ngược) và qua nó chỉ có dòng điện ngược nhỏ chảy từ vùng n sang vùng p.

c) Khi tác động của $\vec{E}_{ngoài}$ ngược chiều với $\vec{E}_{tx}$ (chiều $\vec{E}_{ngoài}$ hướng từ vùng p sang vùng n, xem hình 2.4 b), trạng thái cân bằng cũng bị phá vỡ: dòng khuếch tán của các hạt đa số tăng mạnh (có giá trị lớn) và dòng gia tốc giảm tới 0. Ta nhận được một tiếp xúc pn phân cực thuận (được mở).

Việc phân tích trên dẫn tới kết luận về tính chất dẫn điện không đối xứng của tiếp xúc pn: khi bị khóa dòng qua nó nhỏ trong khi điện áp đặt vào (hướng từ n sang p) có giá trị lớn (khoảng vài chục von) do đó tiếp xúc có điện trở tương đối lớn. Khi được mở, tiếp xúc dẫn điện tốt với đặc trưng dòng qua nó (chảy

từ p sang n) lớn trong khi điện áp rơi trên nó nhỏ, có chiều từ p sang n, giá trị khoảng vài phần vôn.



Hình 2.4. Ba chế độ cơ bản của tiếp xúc công nghệ pn

- a) chưa có tác động ngoài
- b) phân cực thuận (mở)
- c) phân cực ngược (khóa).

2.3. ĐẶC TUYẾN VON AMPE CỦA ĐIÓT BÁN DẪN

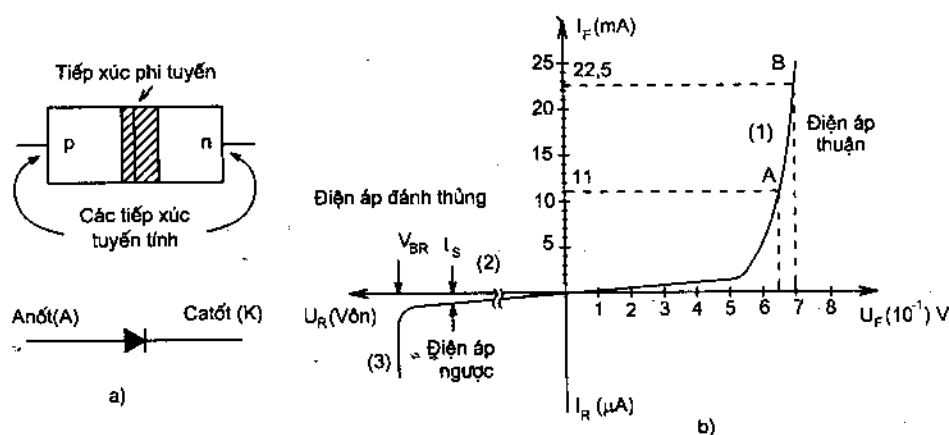
Cấu tạo của một điốt bán dẫn bao gồm 1 tiếp xúc công nghệ pn và 2 tiếp xúc tuyến tính để lấy ra 2 điện cực được gọi là anốt (từ vùng p) và katốt (từ vùng n), với ký hiệu quy ước cho trên hình 2.5a. Đặc tuyến von ampe biểu thị quan hệ đồ thị giữa dòng điện chảy qua điốt và điện áp đặt giữa A và K của nó (hình 2.5b).

Ta có các nhận xét và chú ý sau đây đối với đặc tuyến hình 2.5b:

1) Đặc tuyến có 3 vùng rõ rệt : vùng (1) điốt được phân cực thuận với đặc trưng dòng lớn (mA), áp nhỏ, điện trở nhỏ (Ω).

Vùng (2) điốt phân cực ngược (khóa) với đặc trưng dòng nhỏ, có giá trị I_S rất nhỏ gần như không đổi, áp lớn (hàng chục tới hàng trăm V) điện trở lớn (hàng chục nghìn Ω).

Vùng (3) dòng điện ngược tăng mạnh, điện trở nhỏ (Ω), điện áp gần như không đổi, được gọi là vùng bị đánh thủng.



Hình 2.5. (a) (b)

2) Trong vùng 1 và 2 đặc tuyến có phương trình :

$$I = I_S \left[\exp \left(\frac{U}{m \cdot U_T} \right) - 1 \right] \quad (2.1)$$

với I_S là dòng điện ngược bão hoà m là hệ số (từ 1 tới 2); $U_T = \frac{kT}{q}$ là điện thế nhiệt với k là hằng số Botzman, q điện tích của điện tử, T nhiệt độ tuyệt đối.

3) Trong vùng mở (1) khi $\Delta T^\circ = T_1 - T_2 = 1^\circ C$ thì $\Delta U = U_1 - U_2 = -2mV$ nghĩa là điện áp thuận rơi trên diốt sẽ giảm đi 2mV khi nhiệt độ tác động lên diốt tăng lên $1^\circ C$ (hay 1K).

4) Trong vùng (2) khi $\Delta T^\circ = T_1 - T_2 = 10^\circ C$ thì $\Delta I_S = I_S$ nghĩa là dòng điện ngược qua diốt sẽ tăng gấp đôi khi nhiệt độ môi trường tác động lên diốt tăng lên $10^\circ C$.

5) Hiệu ứng đánh thủng trong vùng (3) do các nguyên nhân:

- Vì nhiệt, do tích lũy nhiệt quá nóng gây hư hỏng diốt, cần tránh khi sử dụng.

- Vì điện, do ion hóa vì va chạm của hạt dẫn thiểu số với nguyên tử nút mạng tinh thể chất bán dẫn làm nền (Si) hiện tượng có tính chất thác lu và gây đánh thủng tạm thời, khi cho điện trường ngược về 0V thì tính chất van (dẫn điện không đối xứng) của diốt được hồi phục bình thường.

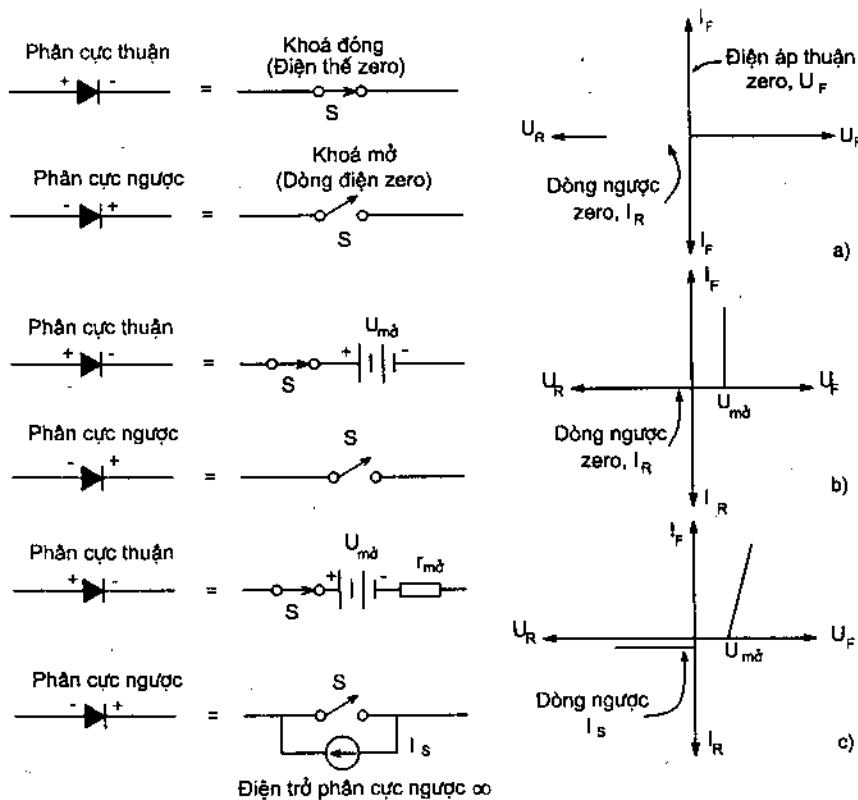
Thường gặp hiệu ứng nhiệt dương với điện áp $U_Z = U_{\text{đánh thủng}}$ nghĩa là $\frac{\partial U_Z}{\partial T^{\circ}} > 0$.

6) Trong vùng mở (1) đặc tuyến có 2 vùng (a) dòng thuận còn rất nhỏ và tăng yếu và (b) dòng thuận đủ lớn tăng mạnh. Điểm điện áp giới hạn giữa 2 vùng này gọi là ngưỡng điện áp mở của diốt ($U_{\text{mở}}$).

Với diốt có nguồn gốc từ vật liệu Silic $U_{\text{mở}} \approx 0,7V$, từ Germanium $U_{\text{mở}} \approx 0,3V$.

2.4. MÔ HÌNH GẦN ĐÚNG VÀ THAM SỐ CỦA ĐIỐT BÁN DẪN

2.4.1. Mô hình tương đương gần đúng của diốt đưa ra nhằm thay thế diốt trong mạch điện để dễ tính toán định lượng hay xác định các tính chất định tính của nó. Hình 2.6 đưa ra 3 mô hình gần đúng đặc tuyến von ampe của diốt bán dẫn.



Hình 2.6

a) Ở mô hình loại 1 (hình 2.6a): Điốt được thay thế bởi một chuyển mạch S lúc nối mạch (có $U_S = 0$) khi $U \geq 0$ ngắt mạch (có $I_S = 0$) khi $U < 0$.

b) Ở mô hình loại 2 (hình 2.6 b): Điốt được thay bằng một nguồn sức điện động hở mạch $U_{mở}$ và S nối mạch nối tiếp với $U_S = 0$ khi điện áp đặt vào điốt $U \geq U_{mở}$ và bằng S ngắt mạch ($I_S = 0$) khi $U < U_{mở}$.

c) Ở mô hình loại 3 (hình 2.6 c) : Điện áp thuận rơi trên điốt lúc điện áp đặt lên nó $U \geq U_{mở}$ là $U_F = U_{mở} + I_F r_{mở}$ (nghĩa là nguồn $U_{mở}$ có nội trở $r_{mở}$). Còn khi $U < U_{mở}$ điốt được thay bằng chuyển mạch S hở (ngắt) mạch với dòng thực đi qua là I_S trên điện trở của chuyển mạch lúc này là R_S .

2.4.2. Tham số của điốt

1. Điện trở một chiều R_F của điốt tại một điểm trên vùng mở của đặc tuyến được định nghĩa

$$R_F = \frac{U_F}{I_F} \quad (2.2)$$

như vậy tại A (hình 2.5b) ta có :

$$R_{F(A)} = \frac{0,65V}{11mA} = 59\Omega$$

và tại điểm B ta có :

$$R_{F(B)} = \frac{0,7V}{22,5mA} = 31,1\Omega$$

Ta có nhận xét là khi điốt dẫn điện mạnh hơn (dòng lớn hơn) điện trở một chiều theo hướng mở điốt R_F sẽ giảm đi.

2. Điện trở một chiều tại vùng 2) của đặc tuyến vôn – ampe:

$$R_R = \frac{U_R}{I_R} \quad (2.3)$$

ví dụ với điốt Silicon 1N4002 $I_R = 0,05 \mu A$

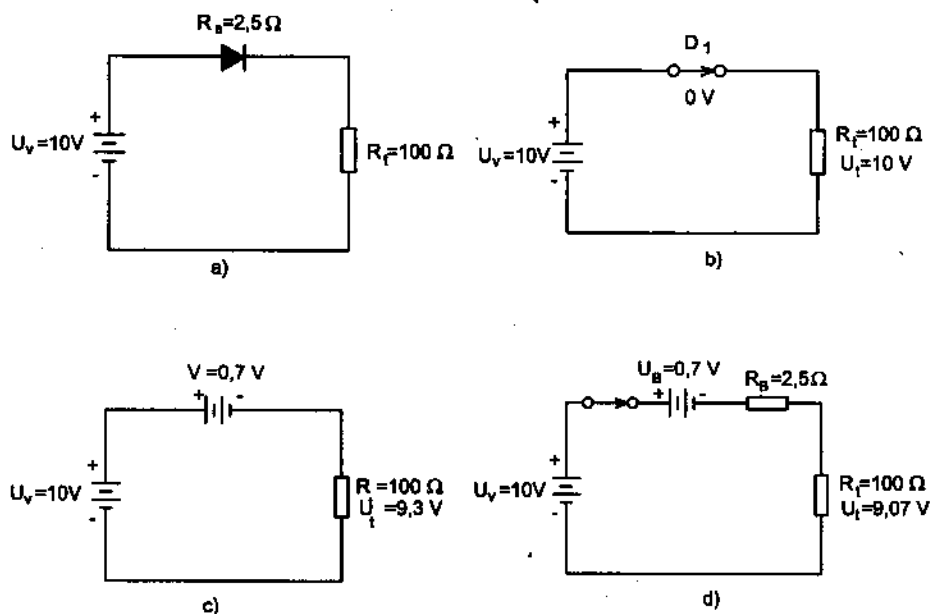
$$U_R = 100V$$

Khi đó
$$R_R = \frac{100V}{0,05\mu A} = 2.10^9 \Omega$$

Ví dụ 2.1. Cho mạch điện hình 2.7a

Tính điện áp trên R_1 khi áp dụng mô hình gần đúng 1, 2 hoặc 3 với điốt.

1/ Với mô hình gần đúng 1 (hình 2.7b) ta có : $U_t = U_v = +10V$, dòng tải tương ứng là $I_t = \frac{10V}{100\Omega} = 100mA$.



Hình 2.7

2/ Với mô hình 2 (hình 2.7 c) ta có $U_t = U_v - 0,7V = +9,3V$, dòng tải tương ứng lúc này là :

$$I_t = \frac{U_t}{R_t} = \frac{9,3V}{100\Omega} = 93mA.$$

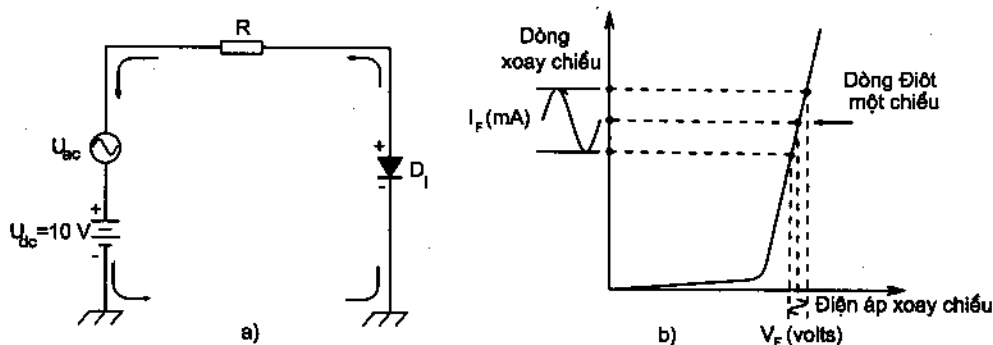
3/ Với mô hình 3 (hình 2.7 d) ta có :

$$I_t = \frac{U_v - U_{mở}}{R_t + r_{mở}} = \frac{10V - 0,7V}{102,5\Omega} = 90,73mA.$$

Tương ứng điện áp trên tải lúc này là $U_t = I_t \cdot R_t = 9,073V$

3. Điện trở đối với dòng xoay chiều của diốt (hình 2.8a và b)

Sau khi có nguồn $U_{dc} = 10V$ cung cấp chế độ 1 chiều cho diốt ví dụ đạt tới mức điện áp $U_D = U_{mở} = +0,7V$.



Hình 2.8

- a) Mạch điện để phân tích chế độ xoay chiều ;
b) Đặc tuyến vôn – ampe tương ứng

Tác động điện áp U_{ac} xung quanh chế độ 1 chiều (điểm A trên hình 2.8b) điện trở động (xoay chiều) của diốt được định nghĩa:

$$r_{ac} = \frac{\partial u}{\partial i} \text{ theo biểu thức (2.1) với } I_F = I_S \cdot e^{\frac{U_F}{U_T}} (m = 1)$$

$$\frac{\partial I_F}{\partial U_F} = \frac{I_F}{m U_T} = \frac{I_F}{U_T} \text{ (chọn } m = 1)$$

Từ đó:
$$r_{ac} = \frac{U_T}{I_F} \quad (2.4)$$

ở 300K
$$U_T(300K) = 25mV \text{ vậy } r_{ac} = \frac{25mV}{I_F} \quad (2.5)$$

Ví dụ 2.2: Xét mạch hình (2.8 a), tính r_{ac} của diốt khi chọn điện trở hạn dòng R giá trị 10kΩ, 5kΩ và 1kΩ.

Ta dùng mô hình gần đúng loại 2:

Khi $R = 10k\Omega$
$$I_F = \frac{U_{dc} - 0,7V}{R} = \frac{10V - 0,7V}{10k\Omega} = 0,93mA$$

từ đó
$$r_{ac(1)} = \frac{25mV}{0,93mA} = 26,88\Omega$$

Khi $R = 5k\Omega$
$$I_F = \frac{10V - 0,7V}{5k\Omega} = 1,86mA$$

từ đó
$$r_{ac(2)} = \frac{25mV}{1,86mA} = 13,44\Omega$$

Khi chọn $R = 1k\Omega$ ta có $I_F = \frac{10V - 0,7V}{1k\Omega} = 9,3mA$

do vậy $r_{ac(3)} = \frac{25mV}{9,3mA} = 2,69\Omega$

Kết quả : Khi cho dòng thuận qua diốt tăng dần, điện trở xoay chiều r_{ac} của diốt sẽ giảm dần.

4. Các tham số giới hạn của diốt được đưa ra nhằm chỉ ra khả năng làm việc tối đa của nó về mặt dòng điện, điện áp thuận, điện áp ngược, công suất, nhiệt độ, hay tần số làm việc. Nghĩa là trong điều kiện làm việc bình thường người sử dụng cần quan tâm để không cho diốt bán dẫn làm việc ở vùng nguy hiểm đã được chỉ ra bởi các tham số giới hạn do nhà sản xuất khuyến cáo.

2.5. CÁC MẠCH ĐIỆN ỨNG DỤNG ĐIỂN HÌNH CỦA DIỐT BÁN DẪN

2.5.1. Mạch chỉnh lưu nửa sóng (nửa chu kỳ)

a) Trường hợp 1: chưa có tụ C – tải điện trở R_L (hình 2.9)

Với mạch hình 2.9a ta thấy rõ khi U_S có cực tính dương, Đ dẫn điện, trên R_L có dòng điện hướng đi xuống, trong bán kỳ tiếp sau ($8,33ms < t < 16,67ms$) do U_S đổi sang cực tính âm, Đ ngắt không dẫn điện do đó không có dòng trên R_L . Điện áp lới ra trên tải khi đó có dạng sóng nửa sin, cực tính dương (hình 2.9b).

Ta hãy tính các giá trị dòng và áp trên tải trong trường hợp này.

Điện áp xoay chiều (hiệu dụng) trên thứ cấp là:

$$U_S = \frac{N_S}{N_P} \cdot U_P = \frac{1}{4} \cdot 120V_{(ac)} = 30V_{(ac)}$$

Giá trị biên độ (đỉnh) tương ứng bằng $U_{S(P)} = \sqrt{2} \cdot U_S = 1,414 \cdot 30V = 42,42V_{(P)}$

hay giá trị biên độ đỉnh – đỉnh của điện áp thứ cấp bằng $2 \cdot 42,42V = 84,84V_{(pp)}$. Nếu dùng mô hình gần đúng loại 2 của diốt thì biên độ điện áp ra trên tải là (bỏ qua điện áp rơi trên cuộn dây thứ cấp).

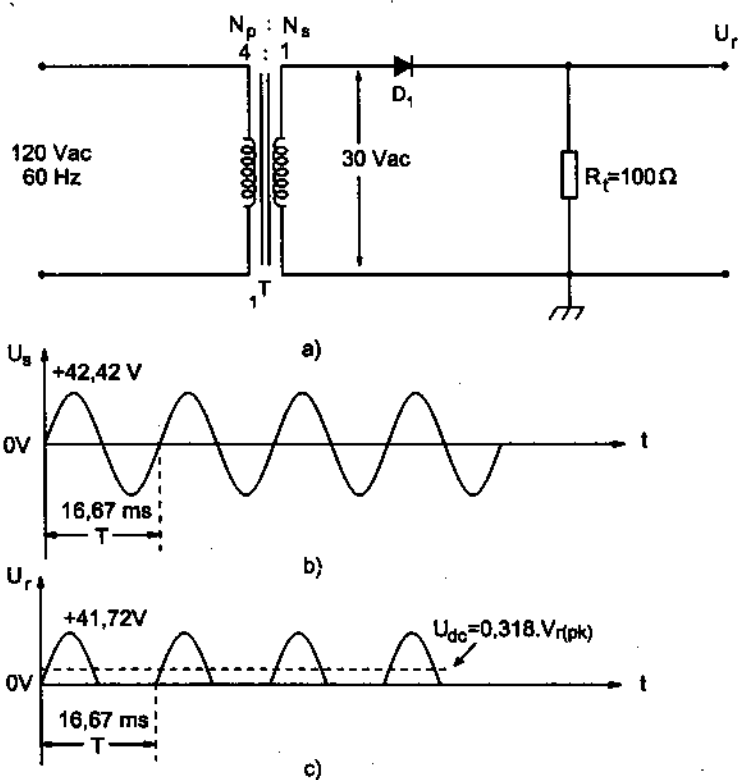
$$U_{r(P)} = U_{S(P)} - 0,7V = 42,42V - 0,7V = 41,72V$$

Giá trị điện áp 1 chiều nhận được trên R_t là:

$$U_{(dc)} = \frac{1}{16,67ms} \int_0^{8,33ms} U_{r(p)} \sin 2\pi \cdot 60 t dt = 0,318 U_{r(p)}$$

$$= 0,318 \cdot 41,72V = 13,26V$$

Dòng 1 chiều nhận được trên R_t là $I_t = \frac{U_{(dc)}}{R_t} = \frac{13,26V}{100\Omega} = 132,6mA$ dòng trên diốt bằng dòng trên tải $I_D = I_t = 132,6mA$.

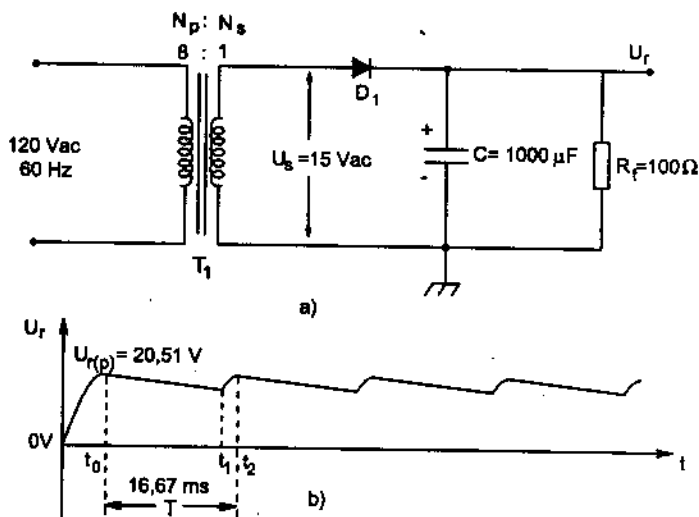


Hình 2.9

Tần số của sóng xoay chiều còn lại trên R_t bằng tần số của điện áp sơ cấp (hay thứ cấp) U_p (hay U_S) là 60Hz.

Khi Đ ngắt mạch (trong bán kỳ sau) điện áp ngược cực đại đặt tới diốt có giá trị bằng $|U_{S(p)}| = 42,42V$.

b) Trường hợp 2: Bổ sung tụ $C = 1000\mu\text{F}$ nối song song với $R_t = 100\Omega$ (hình 2.10).



Hình 2.10. Mạch chỉnh lưu nửa sóng có tụ lọc (a) và dạng điện áp trên tụ (b)

$$\text{Điện áp hiệu dụng trên thứ cấp } U_S = \frac{120V_{(ac)}}{8} = 15V_{(ac)}$$

$$\text{Giá trị đỉnh } U_{S(p)} = \sqrt{2} \cdot U_S = 1,414 \cdot 15V_{(ac)} = 21,21V_{(p)}$$

Biên độ điện áp ra trên tải: $U_{r(p)} = U_{S(p)} - 0,7V = 20,51V$ chính là giá trị điện áp trên tụ C lúc $t = t_2$ (hình 2.10b).

Yêu cầu chọn hằng số thời gian của mạch $R_t C$ đủ lớn sao cho: lúc diốt mở dòng qua D nạp rất nhanh cho tụ C (khoảng $t_2 - t_1$ rất nhỏ) và lúc diốt khóa tụ C phóng điện rất chậm qua R_t với hằng số thời gian phóng bằng: $\tau_{ph} = C \cdot R_t = 1000\mu\text{F} \cdot 100\Omega = 100\text{ms} \gg T_p = 16,67\text{ms}$ lúc đó có thể gần đúng $t_1 - t_0 \approx T_p = 16,67\text{ms}$.

Điện áp nạp mạnh trên tụ C biến thiên theo quy luật hàm mũ:

$$U_c(t_2) - U_c(t_1) = U_{ss} = U_{r(p)} \cdot \left[1 - \exp\left(-\frac{t}{C \cdot R_t}\right) \right] \quad (2.6)$$

$$\begin{aligned} \text{Thay số vào ta có } U_{ss} &= 20,51V [1 - \exp(-0,167)] \\ &= 20,51V (1 - 0,846) = 3,15 V_{(pp)} \end{aligned}$$

Khi đó điện áp 1 chiều nhận được trên R_1 là:

$$\begin{aligned} U_{(dc)} &= U_{r(p)} - \frac{U_{ss}}{2} \\ &= 20,51 - \frac{3,15V}{2} = 18,93V \end{aligned} \quad (2.7)$$

Do vậy dòng 1 chiều trên tải và dòng qua diốt là :

$$I_t = I_D = \frac{18,93V}{100\Omega} = 189,3mA$$

2.5.2. Mạch chỉnh lưu toàn sóng (2 nửa chu kỳ)

a) Trường hợp 1: tải điện trở R_1 (hình 2.11a và b)

Xét mạch hình 2.11a, ta thấy rõ trên đồ thị hình 2.11b dạng sóng ở thứ cấp U_1 và U_2 ngược pha nhau do tính chất thứ cấp có điểm giữa nối tới 0V. Từ đó, trong bán kỳ đầu ($0 \leq t \leq 8,33ms$). U_1 ở pha dương và $\overline{D}_1$ dẫn điện trong khi U_2 ở pha âm và $\overline{D}_2$ khóa không dẫn điện, trên R_1 ta nhận được điện áp U_{r1} có giá trị đỉnh: $U_{r1(p)}$ tính bởi:

$$\begin{aligned} U_{1(p)} &= \sqrt{2} \cdot \frac{120V_{(ac)}}{8} = +21,21V \\ U_{r1(p)} &= U_{1(p)} - U_{D1} = +21,21V - 0,7V = +20,51V \end{aligned}$$

Đến bán kỳ tiếp sau ($8,33ms \leq t \leq 16,67ms$) $U_1 < 0$; $U_2 > 0$ do vậy diốt $\overline{D}_1$ khóa, $\overline{D}_2$ dẫn điện, ta nhận được điện áp trên tải U_{r2} có giá trị đỉnh: $U_{r2(p)} = +20,51V = U_{r1(p)}$.

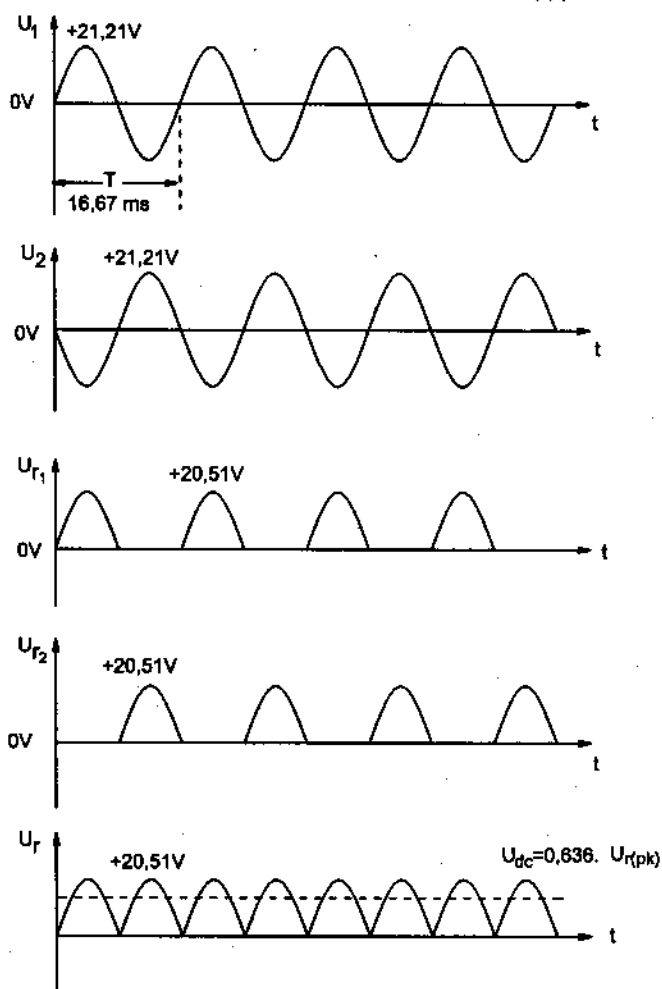
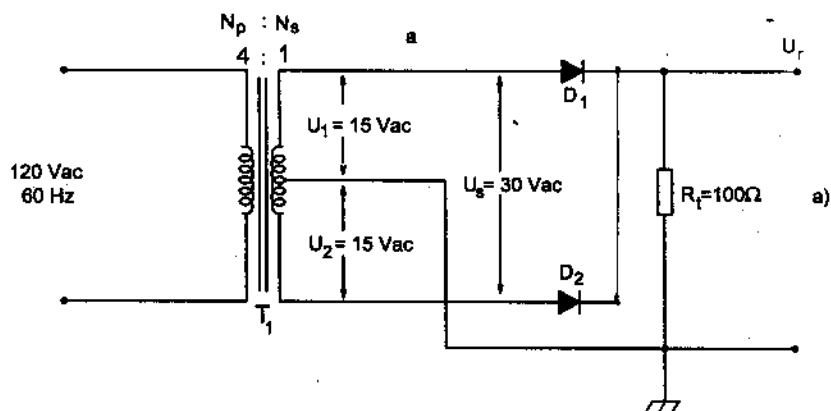
Tính trong cả chu kỳ của điện áp thứ cấp U_1 hay U_2 , các diốt $\overline{D}_1$, $\overline{D}_2$ thay phiên nhau dẫn điện, trên tải ta nhận được điện áp U_r tính bởi $U_r = U_{r1} + U_{r2}$ và có chu kỳ lặp lại là $\frac{T}{2} = \frac{16,67ms}{2} = 8,33ms$.

Điện áp 1 chiều trên tải được tính như giá trị trung bình của điện áp ra U_r dạng đập mạch sóng một nửa hình sin.

$$U_{rdc} = \overline{U_r} = \frac{1}{T/2} \int_0^{T/2} U_{r1(2)}(t)dt \quad (2.8)$$

Thay $T/2 = 8,33ms$, với $U_{r1,2(p)} = 20,51V$ ta nhận được

$$U_{rdc} = 0,636.U_{r(p)} = 0,636.20,51V = 13,04V$$



Hình 2.11. a) Mạch chỉnh lưu toàn sóng (2 nửa chu kỳ) tải điện trở
b) Dạng điện áp trên thứ cấp U_1 , U_2 và dạng sóng ra trên điện trở R_L : U_{r1} , U_{r2} , U_r

Dòng 1 chiều trên R_t là:

$$I_{t\text{ dc}} = \frac{U_{r\text{ dc}}}{R_t} = \frac{13,04\text{V}}{100\Omega} = 130,4\text{mA}$$

Dòng một chiều qua mỗi diốt có giá trị $\frac{I_{t\text{ dc}}}{2} = \frac{130,4\text{mA}}{2} = 65,2\text{mA}$

Giá trị biên độ đỉnh của dòng điện trên tải được tính theo $U_{r(p)}$

$$I_{t(p)} = \frac{U_{r(p)}}{R_t} = \frac{20,51\text{V}}{100\Omega} = 205,1\text{mA}.$$

Có thể xác định dòng 1 chiều qua mỗi diốt theo hệ thức tính trị trung bình của dòng điện chảy trên R_t :

$$\bar{I}_t = 0,318I_{t(p)} = 0,318.205,1\text{mA} = 65,2\text{mA}$$

Tần số sóng ra gấp 2 lần tần số sóng vào $T_r = \frac{T_v}{2} = 8,33\text{ms}$

$$f_r = \frac{1}{T_r} = \frac{1}{8,33\text{ms}} = 120\text{Hz}$$

Điện áp ngược đặt trên diốt lúc bị khóa là:

$$U_{AK} = -U_{S(p)} + U_D = -42,42\text{V} + 0,7\text{V} = -41,72\text{V}$$

b) Trường hợp 2 : mắc tụ $C = 1000\mu\text{F}$ song song với $R_t = 100\Omega$ (hình 2.12)

Quá trình phân tích hoàn toàn tương tự như mạch chỉnh lưu nửa sóng hình 2.10 đã xét, ở đây chu kỳ lặp lại giảm đi một nửa nghĩa là ta có thể vận dụng kết quả đã xét hai lần cho Φ_1 với U_1 và cho Φ_2 với U_2 , kết quả là:

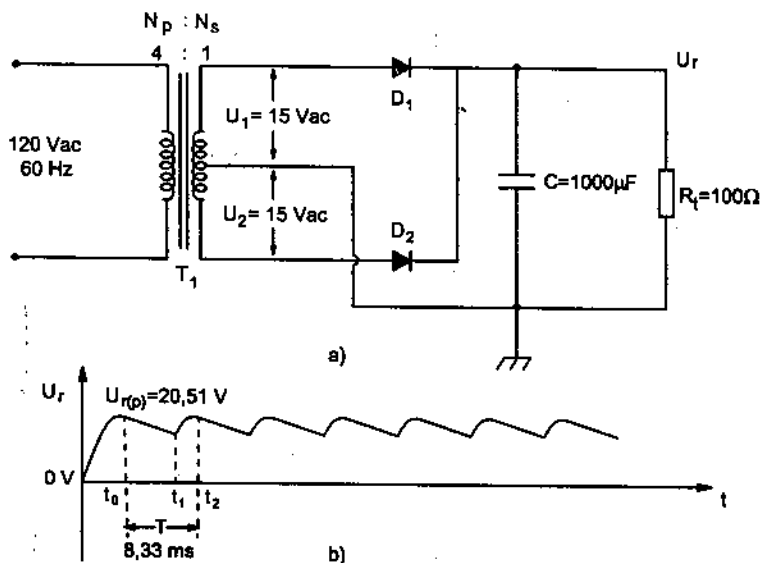
Giá trị đỉnh của điện áp ra

$$U_{r(p)} = U_{l(p)} - 0,7\text{V} = 21,21\text{V} - 0,7\text{V} = 20,51\text{V}$$

Điện áp đập mạch trên tụ C (do quá trình nạp nhanh phóng chậm của tụ C gây ra) là:

$U_c(t_o) - U_c(t_1) = U_{ss}$ áp dụng hệ thức (2.6) cho trường hợp sử dụng xấp xỉ : $t_1 - t_o \approx 8,33\text{ms}$; $R_t.C = 100\text{ms}$ có :

$$U_{ss} = 20,51\text{V}(1 - 0,92) = 20,51\text{V}.0,08 = 1,64\text{V}_{pp}$$



Hình 2.12. a) Mạch chỉnh lưu toàn sóng tải điện dung ;
b) Dạng điện áp trên tụ lọc

Từ đó điện áp 1 chiều trên tải có giá trị theo hệ thức (2.7)

$$U_{rdc} = U_{r(p)} - \frac{1}{2} U_{ss} = 20,51V - \frac{1,64V_{pp}}{2} = 19,69V$$

Chú ý rằng nếu ta chọn $R_t = 75\Omega$, tức là hằng số thời gian mạch phóng của C là $\tau_{ph} = R_t \cdot C = 75\Omega \cdot 1000\mu F = 75ms$.

Khi đó điện áp đập mạch được xác định lại:

$$\begin{aligned} U'_{ss} &= U_{r(p)} \left[1 - \exp\left(-\frac{t}{R_t \cdot C}\right) \right] = 20,51V(1 - 0,8948) \\ &= 20,51 \cdot 0,105 = 2,15V_{pp} \end{aligned}$$

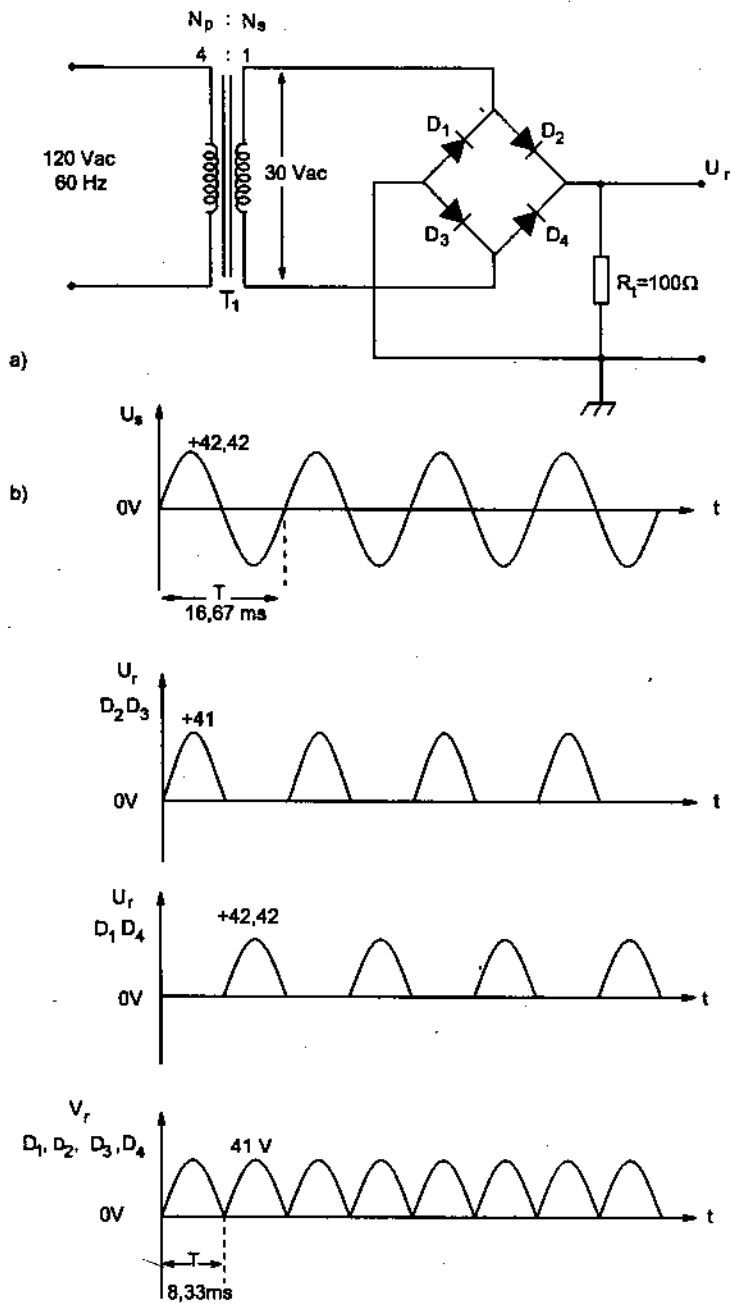
Từ đó điện áp 1 chiều trên tải theo hệ thức (2.7) bằng:

$$U'_{rdc} = 20,51V - \frac{2,15V_{pp}}{2} = 19,4V < U_{rdc} = 19,69V$$

Nghĩa là khi giảm nhỏ R_t hay giảm giá trị tụ C (tương đương τ phóng giảm) điện áp 1 chiều nhận được trên tải tương ứng sẽ giảm theo.

2.5.3. Mạch chỉnh lưu toàn sóng dạng cầu

Trên hình 2.13 là mạch điện nguyên lý và giản đồ điện áp minh họa hoạt động của mạch chỉnh lưu cầu toàn sóng



Hình 2.13

- a) Mạch điện nguyên lý bộ chỉnh lưu cầu toàn sóng tải điện trở
 b) Đồ thị điện áp trên thứ cấp biến áp U_s và điện áp trên tải.

Phương pháp phân tích và các kết quả tính toán tương tự như các trường hợp chỉnh lưu toàn sóng tải điện trở và tải điện dung. Các kết quả chính nhận được là (cần chú ý trong mỗi bán kỳ mạch cầu làm theo từng cặp van Đ_2 Đ_3 và Đ_1 Đ_4).

a) Trường hợp tải điện trở ta có:

$$U_{S(p)} = \frac{120}{4} \cdot \sqrt{2} = 42,42\text{V}$$

$$U_{r(p)} = U_{S(p)} - 2 \cdot U_D = 42,42\text{V} - 1,4\text{V} = 41,02\text{V}$$

$$U_{r(dc)} = 0,636 \cdot U_{r(p)} = 0,636 \cdot 41,02 = 26,08\text{V}$$

$$I_{t\text{dc}} = \frac{U_r}{R_l} = \frac{26,08\text{V}}{100\Omega} = 260,8\text{mA}$$

$$\text{Dòng qua mỗi diốt } I_{d\text{dc}} = \frac{I_{t\text{dc}}}{2} = 130,4\text{mA}$$

$$\text{Sóng ra có tần số } f_r = 2f_v = 2 \cdot 60\text{Hz} = 120\text{Hz}$$

Điện áp ngược đặt lên mỗi van khóa là

$$U_{\text{ngược max}} = \frac{U_{r(p)}}{2} = 20,51\text{V}$$

b) Trường hợp tải điện dung

$$U_{ss} = U_{r(p)} \cdot \left[1 - \exp\left(-\frac{t}{R_l \cdot C}\right) \right]$$

$$= 41,02\text{V}(1 - 0,92) = 41,02\text{V} \cdot 0,08 = 3,28\text{V}_{pp}$$

$$U_{r(dc)} = U_{r(p)} - \frac{1}{2} U_{ss}$$

$$= 41,02\text{V} - \frac{3,28\text{V}_{pp}}{2} = 41,02\text{V} - 1,64\text{V} = 39,38\text{V}$$

$$\text{Dòng 1 chiều trên tải: } I_{t\text{dc}} = \frac{U_{r(dc)}}{R_l} = \frac{39,38\text{V}}{100\Omega} = 393,8\text{mA}$$

$$\text{Dòng qua mỗi diốt: } I_{d\text{dc}} = \frac{I_t}{2} = 196,9\text{mA}$$

Điện áp ngược trên mỗi van khoá :

$$U_{\text{ngược max}} = \frac{2 \cdot U_{r(p)}}{2} = U_{r(p)} = 41,02\text{V}$$

2.5.4. Mạch chỉnh lưu nhân đôi điện áp

1. Mạch nhân đôi nửa sóng (hình 2.14)

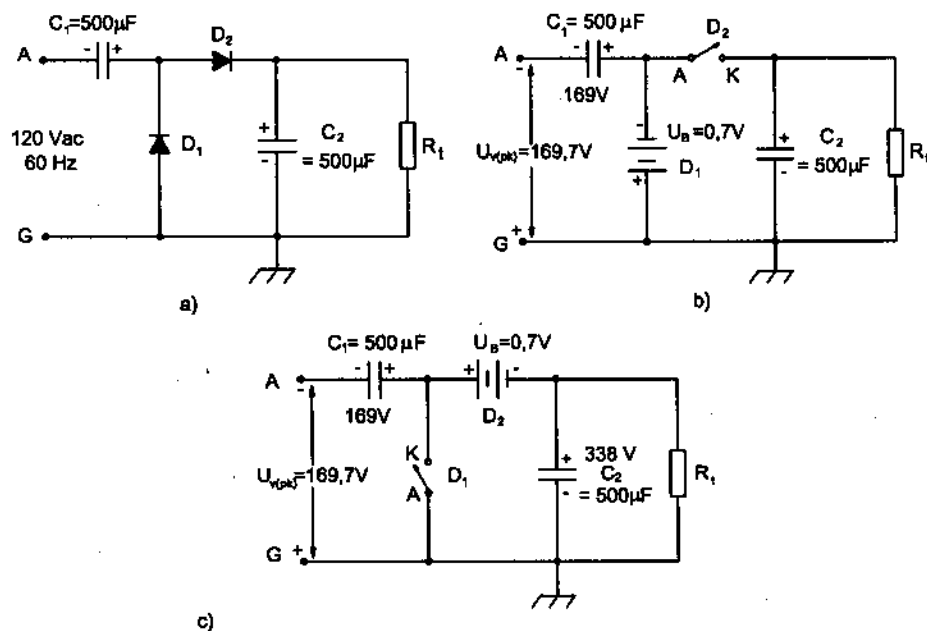
Trong bán kỳ đầu ($U_v < 0$) : D_1 dẫn điện, C_1 được nạp tới giá trị đỉnh của U_v : $U_{v(p)} = 120V \cdot \sqrt{2} = 169,7V$.

Điện áp trên C_1 được tính bởi

$$U_{C_1} = U_{v(p)} - 0,7V = 169V$$

Trong bán kỳ tiếp sau $U_v > 0$: D_2 dẫn điện, C_2 sẽ được nạp tới giá trị $U_{C_2} = U_{C_1} + (U_{vp} - 0,7V) = 2.169V = 338V$.

Tần số sóng đập mạch tại lối ra trên tải là 60Hz.



Hình 2.14.

- a) Mạch chỉnh lưu nhân đôi dạng nửa sóng
b) Mạch tương đương khi $U_v < 0$ và khi $U_v > 0$ (c)

2. Mạch nhân đôi toàn sóng (hình 2.15)

Mạch hoạt động như sau:

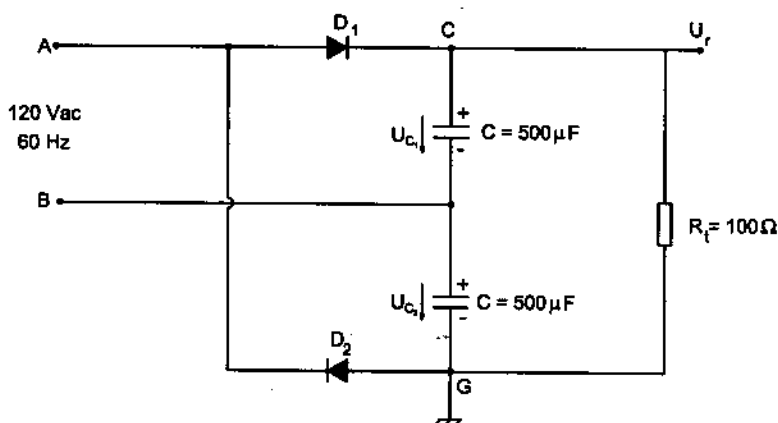
Khi $U_A > U_B$. D_1 dẫn điện và C_1 được nạp tới giá trị

$$U_{C_1} = 169,7V - 0,7V = 169V$$

lúc này D_2 khóa không dẫn điện.

Khi $U_A < U_B$: D_2 dẫn điện C_2 được nạp tới giá trị $U_{C_2} = 169,7V - 0,7V = 169V$, lúc này D_1 không dẫn điện.

Cực tính các điện áp nạp được trên C_1 và C_2 nối tiếp nhau (hình 2.15).



Hình 2.15. Mạch nhân đôi toàn sóng

Điện áp ra tính từ điểm C tới điểm G có giá trị

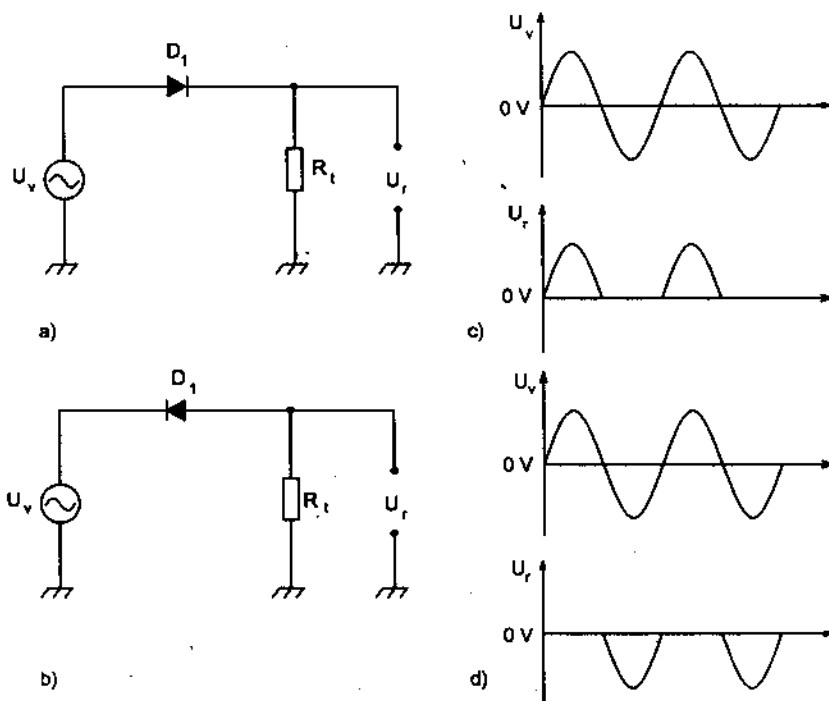
$$U_r = U_{C_1} + U_{C_2} = 169V + 169V = 338V$$

Tần số sóng đập mạch tại lối ra $f_r = 2.f_v = 120Hz$

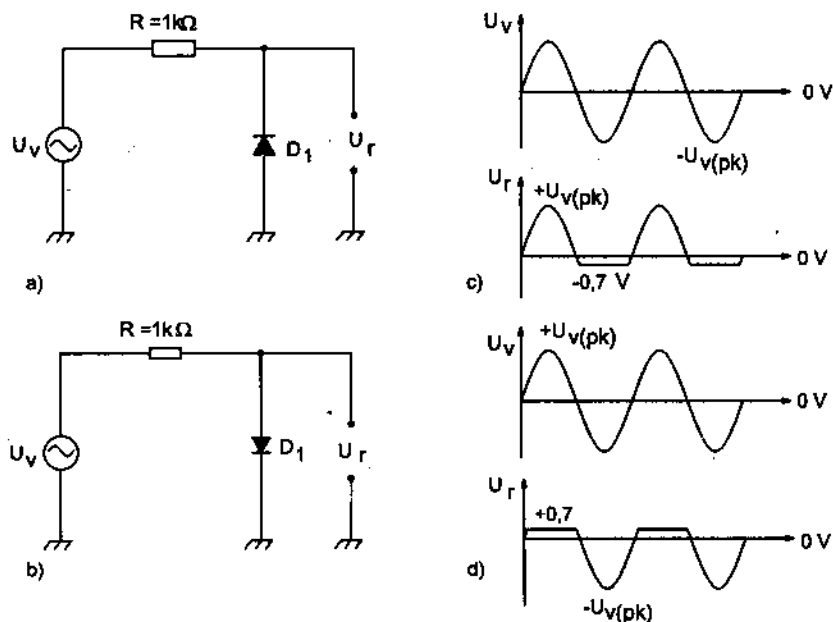
2.5.5. Mạch hạn chế biên độ điện áp

Hình 2.16a và b đưa ra một số dạng mạch hạn chế biên độ kiểu nối tiếp hình 2.16c và d là các dạng điện áp ra tương ứng khi tác động ở lối vào là một tín hiệu điều hòa. Qua đồ thị minh họa, chức năng của mạch được thể hiện rõ với mục đích biến đổi tín hiệu, yêu cầu hạn chế biên độ ở cổng ra từ 1 mức giá trị nào đó.

Ở mạch 2.16a khi $U_v > 0$, D dẫn điện và trên tải nhận được sóng nửa hình sin với giá trị đỉnh thấp hơn trị đỉnh của U_v một lượng bằng giảm áp thuận trên diốt (0,7V); còn khi U_v chuyển sang pha âm ($U_v < 0$) diốt không dẫn điện do đó điện áp trên tải bằng 0. Tương tự với hình 2.16b khi $U_v < 0$, diốt D dẫn điện và trên tải có điện áp cực tính âm biên độ đỉnh bằng $-U_{Vp} + 0,7V$ còn khi $U_v > 0$, diốt không dẫn điện và điện áp trên tải bằng 0.



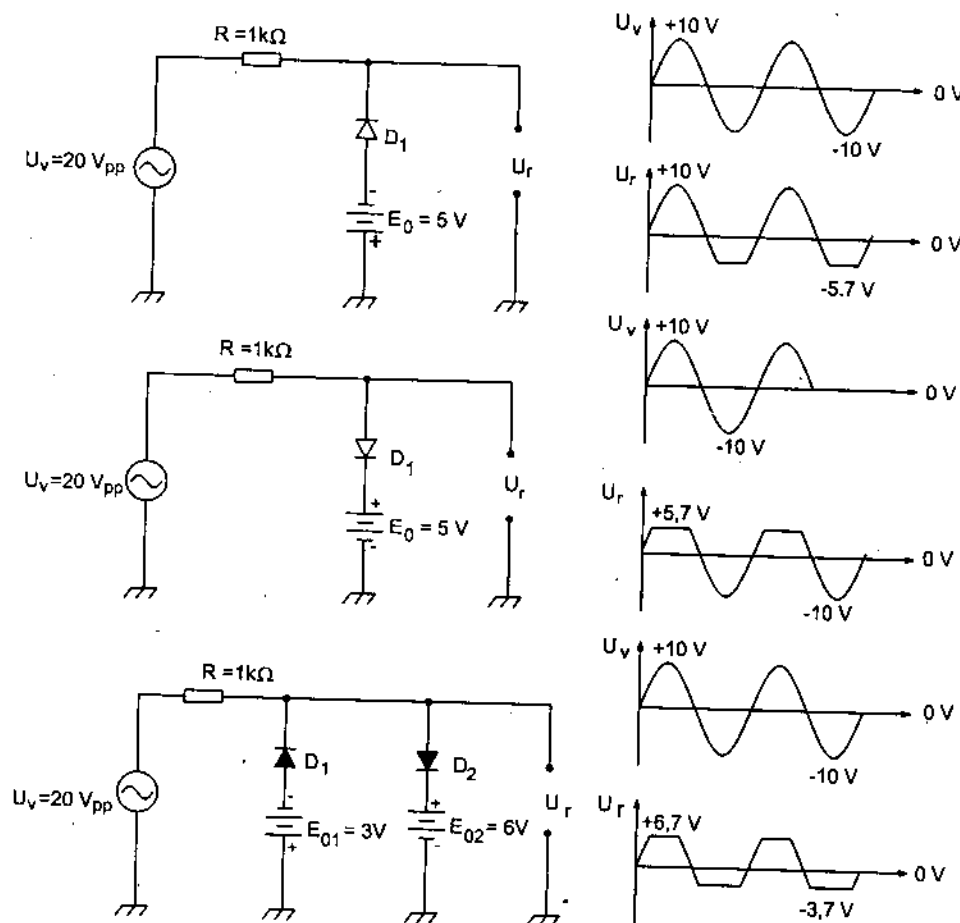
Hình 2.16. a) Mạch hạn chế nối tiếp phía dưới mức 0V (hạn chế âm)
b) Mạch hạn chế nối tiếp phía trên ở mức 0V (hạn chế dương)
c, d) Dạng điện áp tương ứng ở cổng vào và cổng ra



Hình 2.17 Mạch hạn chế âm (a) và hạn chế dương (b)
kiểu song song với dạng điện áp tương ứng ở cổng vào và ở cổng ra c) và d)

Ở các mạch hình 2.17a và b khi sử dụng mô hình gần đúng loại 2 của điốt chú ý giảm áp trên điốt là $0,7V$ (khi điốt dẫn ứng với bán kỳ âm của điện áp vào ở hình 2.17c hay ứng với bán kỳ dương ở hình 2.17d). Do điốt nối song song với tải nên giảm áp này chính là điện áp ra hay là ngưỡng hạn chế. Trong bán kỳ còn lại điốt không dẫn điện và với điện trở tải đủ lớn ($R_t \gg R$), điện áp ra trên tải có giá trị xấp xỉ giá trị của điện áp vào ở bán kỳ này dạng sóng vào và sóng ra được thể hiện trên hình 2.17c và d.

Trên hình 2.18a, b, c đưa ra các mạch hạn chế dùng nguồn phụ phân cực cho điốt, khi đó các mức ngưỡng hạn chế dưới (hình 2.18a) hay mức ngưỡng



Hình 2.18. a) Mạch hạn chế dưới ở mức $(E_0 + U_D) = -5V - 0,7V = -5,7V$.
 b) Mạch hạn chế trên ở mức $E_0 + U_D = 5,7V$
 c) Mạch hạn chế cả 2 phía trên ở mức ngưỡng $E_{02} + U_{D2} = 6,7V$
 và dưới ở mức ngưỡng $-E_{01} - U_{D1} = -3,7V$

hạn chế trên (hình 2.18b) hay các mức ngưỡng hạn chế hai phía (hình 2.18c) sẽ dịch đi tương ứng một lượng $E_0 + U_D = E_0 + 0,7V$; Ví dụ trên hình 2.18c: $\bar{D}_2$ phối hợp với E_{02} tạo ra mức ngưỡng hạn chế trên là $+6,7V$ và $\bar{D}_1$ phối hợp với nguồn phân cực E_{01} tạo ra mức ngưỡng hạn chế dưới là $-3V - 0,7V = -3,7V$. Trong khoảng giữa hai mức ngưỡng các nhánh song song sẽ không dẫn điện và trong điều kiện R_1 đủ lớn hơn R thì điện áp ra lặp lại điện áp vào, còn ở ngoài khoảng ngưỡng thì hoặc nhánh có $\bar{D}_2$ dẫn điện (vùng điện áp vào dương hơn mức $6,7V$) hoặc nhánh có $\bar{D}_1$ dẫn điện (vùng điện áp vào âm hơn mức $-3,7V$).

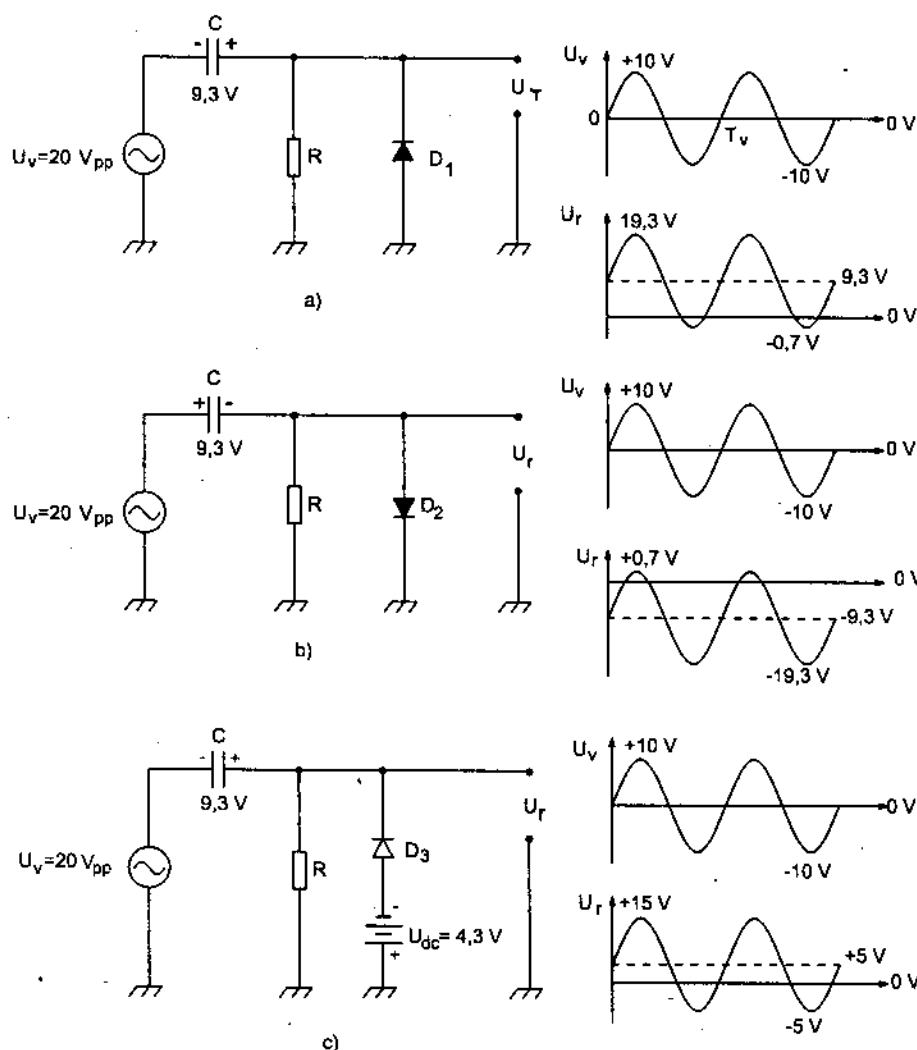
2.5.6. Mạch ghim mức

Các mạch ghim mức thường được sử dụng để hồi phục mức 1 chiều của sóng vào. Dạng điển hình được cho trên hình 2.19; trong đó mạch 2.19a thực hiện ghim ở mức dương, mạch 2.19b ghim ở mức âm và hình 2.19c thực hiện ghim ở mức tùy ý do chọn điện áp phân cực ban đầu thích hợp cho diốt. Các đồ thị minh họa dạng sóng vào và sóng ra của các mạch trên thể hiện các tính chất quan trọng nhất của mạch và giá trị các mức ghim trong từng trường hợp.

a) Trong hình 2.19a lúc U_v (với biên độ $20V_{pp}$) ở bán kỳ âm $\bar{D}_1$ dẫn điện, C được nạp tới điện áp $-U_{vp} + U_D = -10V + 0,7V = -9,3V$.

Khi U_v chuyển sang bán kỳ dương diốt $\bar{D}_1$ không dẫn điện, C phóng điện qua điện trở R . Nếu chọn hằng số thời gian của mạch phóng $\tau_{ph} = RC$ đủ lớn (phóng đủ chậm) $RC \geq 10 T_v$, khi đó tụ C có vai trò như nguồn 1 chiều có giá trị $9,3V$ nối tiếp với U_v và do vậy diốt $\bar{D}_1$ chỉ dẫn điện trong một khoảng thời gian hẹp, lân cận lúc U_v đạt tới giá trị biên độ đỉnh âm, phần lớn khoảng thời gian còn lại $\bar{D}_1$ không dẫn điện. Chúng ta lưu ý rằng biên độ đỉnh - đỉnh của điện áp lối ra là $19,3V - (-0,7V) = 20V_{pp}$ tức là bằng U_{vpp} . Từ đồ thị ta cũng có nhận xét là trục của điện áp xoay chiều sau khi qua mạch ghim đã tự động dịch từ mức $0V$ lên mức $+9,3V$.

b) Việc phân tích đối với hình 2.19b hoàn toàn tương tự như trên với mức điện áp nạp trên tụ lúc này là $+9,3V$, do vậy tương đương như việc diốt $\bar{D}_2$ được đạt tới một điện áp phân cực $-9,3V$ vào anốt, kết quả là $\bar{D}_2$ chỉ dẫn điện ở khoảng thời gian hẹp khi U_v ở gần đỉnh biên độ dương, trục điện áp xoay chiều sau khi qua mạch ghim 2.19b đã tự động dịch từ mức $0V$ xuống mức $-9,3V$ (xem đồ thị minh họa).



Hình 2.19. Các mạch hồi phục điện áp một chiều (mạch ghim)

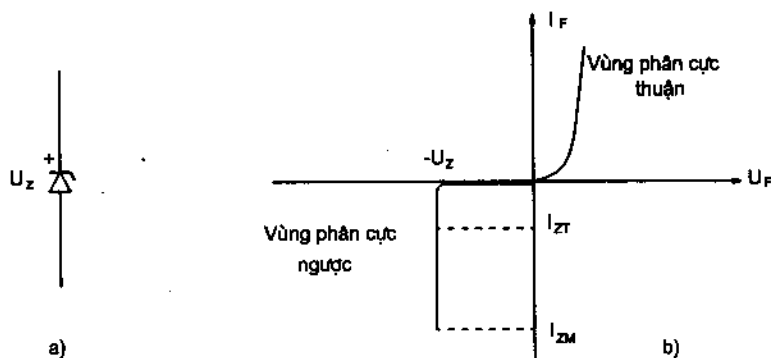
c) Với mạch điện hình 2.19c D_3 chỉ dẫn điện khi điện áp vào giảm tới mức dưới $-4,3\text{V} - 0,7\text{V} = -5\text{V}$, lúc U_v đạt tới biên độ đỉnh âm -10V thì điện áp nạp được trên tụ C là $+5\text{V}$ (cực tính như trên hình vẽ), do vậy dạng sóng ra có đỉnh dương là $+15\text{V}$ và đỉnh âm là -5V , nghĩa là trục của sóng xoay chiều đã dịch từ 0V lên $+5\text{V}$ sau khi qua mạch điện hình 2.19c. Như vậy thành phần một chiều của sóng $U_v(t)$ đã được hồi phục ở giá trị $+5\text{V}$ khi qua mạch 2.19c.

2.5.7. Một số ứng dụng của diốt đặc biệt

A. Các tính chất của diốt zener

Khác với diốt chỉnh lưu thông thường không được phép làm việc trong vùng sát chế độ đánh thủng, diốt zener là một dạng diốt đặc biệt có thể làm việc trong vùng đánh thủng của đặc tuyến von – ampe tổng quát của diốt hình 2.20.

1. Từ đặc tuyến von ampe hình 2.20b đối với diốt zener Silicon ta thấy có hai chế độ đặc trưng : Ở vùng phân cực thuận, diốt zener hoạt động như một diốt chỉnh lưu thông thường với điện áp rơi trên nó là 0,7V lúc dẫn điện thuận; Ở vùng phân cực ngược, chỉ khi qua giới hạn điện áp đánh thủng $-U_Z$, dòng điện qua diốt zener mới tăng mạnh và được gọi là dòng zener I_Z . Cần lưu ý rằng điện áp $-U_Z$ giữ gần như không đổi trong khi dòng zener qua diốt thay đổi mạnh nghĩa là diốt zener có thể dùng làm một phần tử điều chỉnh để ổn định điện áp một chiều. Tuy nhiên nhận xét trên chỉ đúng khi $|I_Z| \geq I_{ZT}$



Hình 2.20. a) Ký hiệu quy ước của diốt zener và mạch tương đương ;
b) Đặc tuyến von – ampe của diốt zener

Ở đây I_{ZT} là giá trị dòng zener nhỏ nhất mà hiệu ứng zener bắt đầu thể hiện (bắt đầu xảy ra hiệu ứng đánh thủng zener) ví dụ với diốt zener 1N4742A có $U_Z = 12,0V$ ta có dòng $I_{ZT} = 21mA$.

2. Tham số định mức quan trọng nhất của diốt zener là công suất định mức P_Z của nó, đó là công suất tiêu tán trên diốt khi có dòng I_Z chảy qua:

$$P_Z = U_Z \cdot I_Z$$

Ví dụ với diốt zener 1N4742A dòng I_Z qua nó bằng 30mA, điện áp trên 2 cực giữa K và A của nó là 12V thì P_Z tính được :

$$P_Z = U_Z \cdot I_Z = 12V \cdot 30mA = 360 \text{ mW}$$

Giá trị công suất tiêu tán cực đại cho phép trên diốt zener là P_{ZM} được tính từ dòng cho phép cực đại chảy qua diốt I_{ZM}

$$P_{ZM} = U_Z \cdot I_{ZM} \text{ hay } I_{ZM} = \frac{P_{ZM}}{U_Z} \text{ ví dụ } \frac{P_{ZM} = 1W}{U_Z = 10V} = I_{ZM} = 100mA .$$

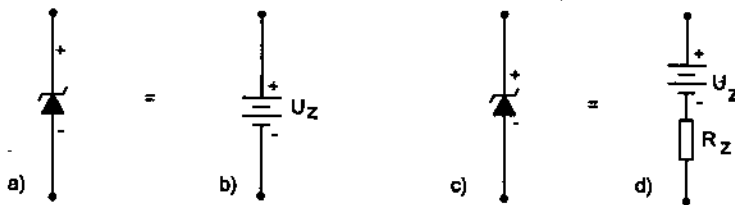
Trong mọi điều kiện làm việc cần bảo đảm điều kiện $I_Z < I_{ZM}$ và do đó $P_Z < P_{ZM}$.

3. Một tham số định mức quan trọng khác là điện trở (trở kháng) zener ký hiệu R_Z mang ý nghĩa là điện trở trong của diốt zener khi sử dụng nó như một nguồn điện áp có sức điện động hở mạch là U_Z (hình 2.19a). Kết quả là do ảnh hưởng của R_Z (có giá trị tương đối nhỏ, mang tính chất chung của một nguồn áp), điện áp zener trên diốt sẽ thay đổi 1 chút khi dòng qua nó thay đổi theo quan hệ cùng pha, tức là khi I_Z tăng thì U_Z tăng theo.

4. Có thể xấp xỉ diốt zener bằng hai mô hình gần đúng trên hình 2.21.

Hình 2.21a coi diốt zener là một nguồn áp lý tưởng với nội trở $R_Z = 0$.

Hình 2.21b coi diốt zener là một nguồn áp thực tế với nội trở là R_Z .



Hình 2.21. Các mô hình gần đúng của diốt zener

Theo hình 2.20b điện áp trên diốt zener U_Z biến đổi 1 lượng ΔU_Z khi dòng qua diốt I_Z thay đổi 1 lượng ΔI_Z do có mặt điện trở R_Z :

$$\Delta U_Z = \Delta I_Z \cdot R_Z \quad (2.9)$$

Điện áp tổng cộng trên diốt zener gồm hai phần:

$$U_Z + I_Z \cdot R_Z = U_r \quad (2.10)$$

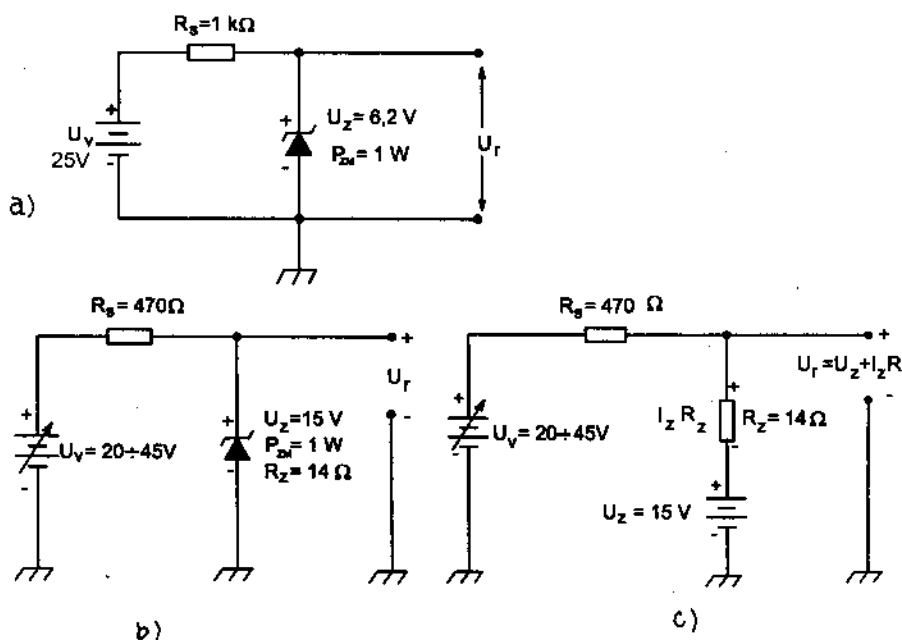
B. BỘ ĐIỀU CHỈNH (ỔN ĐỊNH) ĐIỆN ÁP DÙNG DIỐT ZENER (Đ_Z)

1. Trường hợp không tải (hình 2.22)

Trong mạch 2.22a khi $U_Z = 6,2V$, dòng qua diốt zener bằng :

$$I_Z = \frac{U_V - U_Z}{R_S} = \frac{25V - 6,2V}{1k\Omega} = 18,8mA.$$

Khi chọn Đ_Z có $U_Z = 10V$ thì $I_Z = \frac{25V - 10V}{1k\Omega} = 15mA.$



Hình 2.22. Bộ điều chỉnh điện áp dùng Đ_Z khi không tải

Trong mạch 2.22b ta hãy dùng gần đúng loại 2 để tính I_{Zmin} và I_{Zmax} và qua đó U_{Zmin} và U_{Zmax} . Điện trở tổng cộng của mạch là :

$$R_T = R_S + R_Z = 470\Omega + 14\Omega = 484\Omega$$

$$\text{Tại lúc } U_V = U_{Vmin} = 20V \text{ ta có } I_{Zmin} = \frac{20V - 15V}{470\Omega + 14\Omega} = 10,33mA$$

$$\text{Khi } U_V = U_{Vmax} = 45V ; \quad I_{Zmax} = \frac{45V - 15V}{484\Omega} = 61,98mA$$

Khi đó điện áp ra tương ứng là:

$$U_{r\min} = U_Z + I_{Z\min} \cdot R_Z = 15V + (10,33mA \cdot 14\Omega) = 15,14V$$

$$U_{r\max} = U_Z + I_{Z\max} \cdot R_Z = 15V + (61,98mA \cdot 14\Omega) = 15,86V$$

Vậy sự biến đổi của điện áp zener (do U_V thay đổi) là :

$$\begin{aligned} \Delta U_Z &= 15,86V - 15,14V = 0,72V = \Delta I_Z \cdot R_Z \text{ (theo hệ thức 2.9)} \\ &= (61,98mA - 10,33mA) \cdot 14\Omega = 0,72V \end{aligned}$$

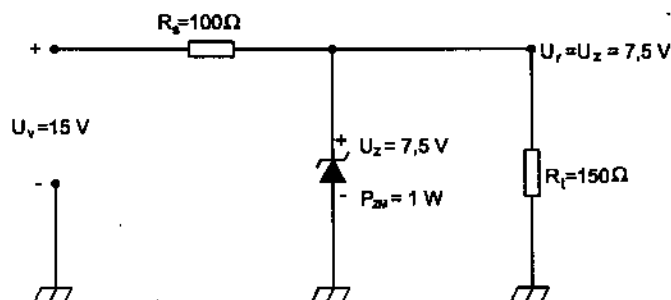
Điện trở trong của nguồn ổn áp được định nghĩa :

$$R_r = \frac{\Delta U_r}{\Delta I_r} = \frac{\Delta U_r}{|\Delta I_Z|} = \frac{15,86V - 15,14V}{61,98mA - 10,33mA} = 14\Omega$$

Hệ số ổn định điện áp (khi không tải) được định nghĩa là :

$$S = \frac{\Delta U_r}{\Delta U_r} = \frac{45V - 20V}{15,86V - 15,14V} = 34,7$$

2. Trường hợp có tải (hình 2.23)



Hình 2.23. Bộ điều chỉnh ổn áp khi có tải

Điện áp rơi trên R_S được xác định bởi:

$$U_{RS} = U_V - U_Z = 15V - 7,5V = 7,5V$$

Dòng qua R_S là:
$$I_S = \frac{U_{RS}}{R_S} = \frac{7,5V}{100\Omega} = 75mA$$

Dòng điện trên tải bằng :
$$I_L = \frac{U_Z}{R_L} = \frac{7,5V}{150\Omega} = 50mA$$

(dùng mô hình gần đúng thứ nhất hình 2.21a của diốt zener)

Do diốt zener nối song song với tải nên:

$$I_S = I_Z + I_L$$

Từ đó
$$I_Z = I_S - I_L = 75mA - 50mA = 25mA$$

Dòng cực đại cho phép đi qua $\mathcal{D}_Z$ là:

$$I_{Z\max} = \frac{P_{ZM}}{U_Z} = \frac{1W}{7,5V} = 133,3mA$$

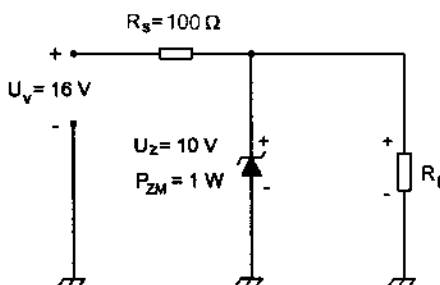
Công suất tiêu tán trên $\mathcal{D}_Z$ là:

$$P_Z = I_Z \cdot U_Z = 25mA \cdot 7,5V = 187,5mW$$

3. Xét mạch điện hình 2.24 khi R_t biến thiên từ 200Ω tới 500Ω . ta hãy khảo sát sự thay đổi các tham số của mạch (dùng mô hình gần đúng dạng 2.21a của diốt zener).

Dòng điện qua điện trở R_S là:

$$I_S = \frac{U_V - U_Z}{R_S} = \frac{16V - 10V}{100\Omega} = 60mA$$



Hình 2.24. Mạch ổn áp dùng diốt zener khi có tải R_t thay đổi

dòng I_S sẽ không thay đổi khi điện trở tải thay đổi.

Khi $R_t = 200\Omega$, ta có:

$$I_{t\max} = \frac{U_Z}{R_{t\min}} = \frac{10V}{200\Omega} = 50mA$$

Từ đây dòng cực tiểu qua diốt zener là:

$$I_{Z\min} = I_S - I_{t\max} = 60mA - 50mA = 10mA$$

Khi $R_t = 500\Omega$ ta có

$$I_{t\min} = \frac{U_Z}{R_{t\max}} = \frac{10V}{500\Omega} = 20mA$$

Từ đó dòng cực đại qua diốt zener là:

$$I_{Z\max} = I_S - I_{t\min} = 60mA - 20mA = 40mA.$$

Kết quả là khi R_t thay đổi làm dòng tải biến thiên một lượng :

$$\Delta I_t = I_{t\max} - I_{t\min} = 50mA - 20mA = 30mA.$$

Dòng điện qua $\mathcal{D}_Z$ sẽ biến thiên một lượng tương ứng: $\Delta I_Z = I_{Z\max} - I_{Z\min} = 40mA - 10mA = 30mA$. Dẫn tới hai kết luận quan trọng với các cấu trúc ổn định điện áp dạng này là:

- Mạch hình 2.22, 2.23 và 2.24 luôn có tính chất san bằng độ mất ổn định của điện áp vào với đặc trưng hệ số ổn áp $S = \frac{\Delta U_V}{\Delta U_r} \gg 1$ và có tính chất của một nguồn điện áp với điện trở mạch ra R_r nhỏ.

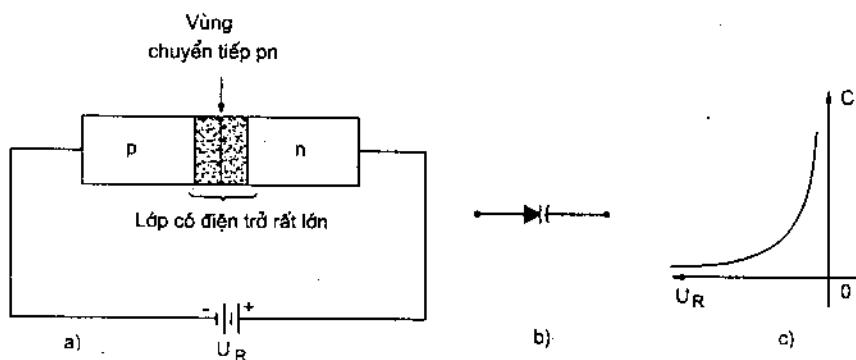
- Gia số dòng điện biến thiên trên tải và trên Đ_Z luôn bằng nhau

$$|\Delta I_Z| = |\Delta I_t|$$

Với hướng biến thiên của hai dòng điện này luôn ngược chiều nhau.

C. Điốt biến dung (điốt varicap - VD)

Cấu tạo, ký hiệu quy ước và đặc tuyến biến đổi điện áp – điện dung của điốt varicap (VD) được cho trên hình 2.25.

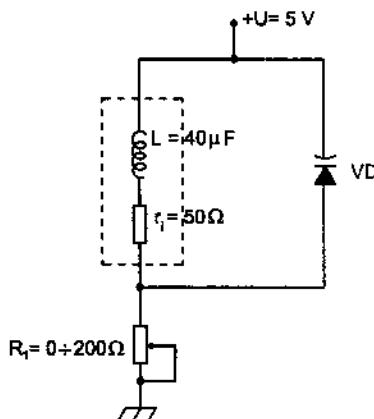


Hình 2.25

Một ứng dụng điển hình của VD để thực hiện biến đổi tần số cộng hưởng riêng của một khung dao động LC theo điện áp tác động lên VD cho trên hình 2.26.

Tính chất quan trọng nhất của VD là dưới tác động của một điện áp phân cực ngược ($U_{AK} < 0$), điện dung của điốt thay đổi theo quy luật đồ thị hình 2.25c. Nếu xét trong một vùng đủ hẹp của đặc tuyến biến đổi này, có thể xem quan hệ giữa ΔU_R và ΔC là tuyến tính.

Ở mạch điện hình 2.26, nguồn một chiều $U = +5V$ phân cực ngược cho VD thông qua bộ chia áp gồm điện trở $r_i = 50\Omega$ là điện trở riêng của lõi cuộn dây có giá trị điện cảm $L = 40\mu H$ và một điện trở mạch ngoài có thể biến đổi giá trị từ 0Ω đến 200Ω . Điện áp phân cực cho điốt tính bởi:



Hình 2.26

$U_R = \frac{r_i}{r_i + R_1} \cdot U$ theo chiều từ K tới A của VD.

Khi $R_1 = 0\Omega$ ta có : $U_{R_1} = \frac{50\Omega}{50\Omega + 0\Omega} \cdot 5V = +5V$

Khi $R'_1 = 200\Omega$ ta có : $U_{R'_1} = \frac{50\Omega}{50\Omega + 200\Omega} \cdot 5V = 1V$

Nghĩa là khi cho R_1 biến thiên trong khoảng $0 - 200\Omega$ điện áp phân cực ngược cho VD thay đổi trong khoảng từ $5V$ tới $1V$.

Ta giả thiết rằng theo đồ thị hình 2.25c giá trị điện dung của VD khi đó thay đổi tương ứng:

$$C_1(U_{R_1} = 5V) = 10pF$$

$$C_2(U_{R_2} = 1V) = 39,58pF$$

Điều này làm tần số cộng hưởng riêng của khung dao động song song LC thay đổi từ giá trị f_{ch1} tới f_{ch2} được tính bởi:

$$f_{ch1} = \frac{1}{2\pi\sqrt{LC_1}} = \frac{1}{2\pi\sqrt{40\mu H \cdot 10pF}} = 4 \cdot 10^6 Hz = 4MHz$$

$$f_{ch2} = \frac{1}{2\pi\sqrt{LC_2}} = \frac{1}{2\pi\sqrt{40\mu H \cdot 39,58pF}} = 7,957 \cdot 10^6 Hz = 7,957MHz$$

Một điều cần lưu ý là nếu giá trị điện áp U_R phân cực cho VD biến thiên theo một quy luật tin tức nào đó ta đã nhận được dao động có tần số biến thiên theo quy luật tin tức thể hiện ở : $\frac{\Delta f_{ch}}{f_{ch}} = -\frac{1}{2} \frac{\Delta C}{C}$ hay lối ra là một tín hiệu được điều chế tần số và trong mọi trường hợp cần đảm bảo điện áp trên VD không có giá trị dương cũng như không quá âm tới ngưỡng điện áp đánh thủng VD.

D. Điốt phát quang LED

Điốt phát quang LED được chế tạo thường từ các hợp chất $A_{III}B_V$ trong bảng tuần hoàn Mendeleev, pha tạp chất bán dẫn điện loại p hay loại n tới mức gần suy biến (xem phần 2.1).

Khi phân cực thuận LED nhờ hiện tượng các hạt dẫn bị kích thích nhảy mức từ vùng hóa trị lên vùng dẫn, sau đó các cơ chế tái hợp hạt dẫn cho phép chúng nhảy mức trở từ vùng dẫn về vùng hóa trị có kèm theo việc phát

ra một bức xạ quang có tần số (màu sắc) phù hợp với khoảng cách năng lượng của hai trạng thái tham gia quá trình. Điện áp ngưỡng (giảm áp thuận) rơi trên LED thường cao hơn diốt Silicon phù hợp với các màu ánh sáng khác nhau trong dải bước sóng từ 550nm đến trên 900nm.

Ví dụ: ánh sáng màu đỏ điện áp ngưỡng là 1,6V đến 2V

màu cam: 2,2V đến 3V

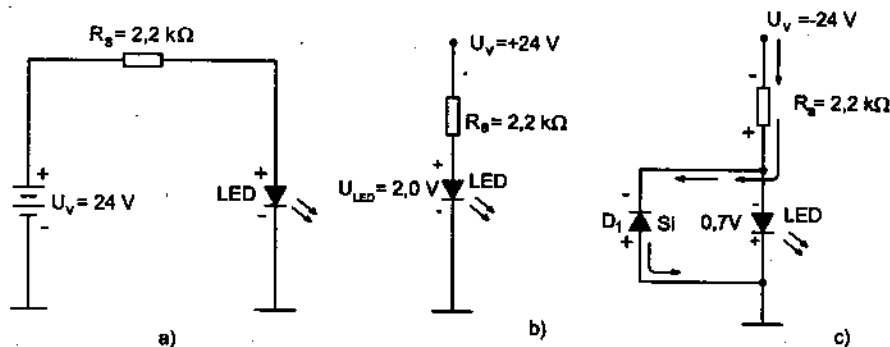
màu xanh lá cây : 2,7V đến 3,2V

màu vàng : 2,4V đến 3,2V

màu xanh da trời: 3,0V đến 5V

Xét mạch hình 2.27a. Nếu điện áp thuận trên LED (ví dụ màu đỏ) là 2,0V thì dòng qua LED là:

$$I_{LED} = \frac{U_V - U_{LED}}{R_S} = \frac{24V - 2V}{2,2k\Omega} = 10mA$$



Hình 2.27.

Nếu cần dòng qua LED là 25mA, ta phải chọn điện trở hạn dòng R_S có giá trị:

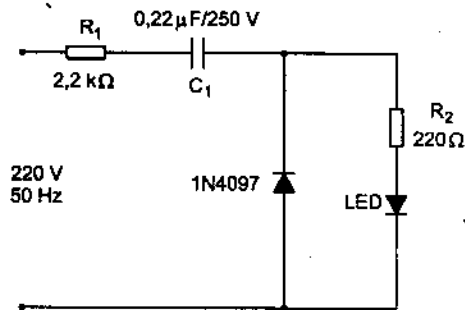
$$R_S = \frac{U_V - U_{LED}}{I_{LED}} = \frac{24V - 2V}{25mA} = 880\Omega$$

Trị số tiêu chuẩn cho phép ta chọn $R_S = 910\Omega$ với sai số 5%.

Phần lớn các LED có điện áp đánh thủng thấp (từ 3V đến 15V), nên khi sử dụng cần quan tâm đặc biệt tới điện áp ngược đặt lên nó có giá trị đủ nhỏ. Một phương pháp đơn giản chống đánh thủng LED cho trên mạch hình 2.27c bằng cách đấu song song với LED (ngược chiều) một diốt Silicon ở chế độ luôn mở,

nghĩa là điện áp ngược đặt lên LED có giá trị tối đa là 0,7V đúng bằng điện áp ngưỡng của diốt Silicon.

Một ví dụ ứng dụng dùng LED báo điện áp lưới 220V (có hay không có) cho trên hình 2.28. Với tần số điện lưới công nghiệp 50Hz, trở kháng của $C_1 = 0,22\mu\text{F}/250\text{V}$ khoảng $12\text{k}\Omega$, khi nối tiếp với $R_1 = 2,2\text{k}\Omega$ cho ta một dòng điện qua LED có giá trị khoảng 15mA. Ở nửa chu kỳ âm, D_1 có nhiệm vụ dẫn điện và qua đó bảo vệ LED khỏi bị đánh thủng trong điều kiện điện áp ngưỡng đánh thủng khá nhỏ (chỉ vài V).



Hình 2.28

CÂU HỎI VÀ BÀI TẬP

Câu hỏi ôn tập

1. Hãy phân biệt 3 loại chất bán dẫn điện thường gặp : chất bán dẫn thuần khiết (sạch) chất bán dẫn tạp chất loại n và chất bán dẫn tạp chất loại p về các mặt : đồ thị vùng năng lượng, tính dẫn điện, cấu trúc tinh thể. Chất bán dẫn tạp chất suy biến là gì ?

2. Tính dẫn điện không đối xứng của 1 tiếp xúc pn (là bản chất của một diốt bán dẫn) thể hiện như thế nào ? Bằng cách nào khi dùng một đồng hồ vạn năng có thể xác định xem tính chất này của diốt tốt hay không tốt ?

3. Các nhận xét quan trọng rút ra từ dạng đặc tuyến von-ampe của diốt là gì ? qua đó cần lưu ý những tính chất này trong thực tế như thế nào để sử dụng nó tốt nhất.

4. Mô hình gần đúng của diốt dùng để làm gì ? 3 dạng mô hình thường gặp được thể hiện như thế nào ?

5. Cách phân biệt điện trở 1 chiều và điện trở xoay chiều của diốt ?

a) Đặc tuyến von-ampe của diốt có độ dốc càng lớn thì điện trở xoay chiều của diốt càng lớn có đúng không ? Vì sao ?

b) Dòng điện chạy qua diốt tăng lên thì điện trở động (xoay chiều) của diốt sẽ thay đổi như thế nào ? Chứng minh qua 1 ví dụ thực tế.

6. Trong các mạch điện chỉnh lưu toàn sóng (2 nửa chu kỳ) dùng diốt bán dẫn :

a) Giải thích chế độ làm việc của các diốt khi có tụ lọc C mắc song song với tải R, khi giá trị của C tăng lên thì thời gian làm việc của các diốt (thời gian dẫn dòng điện) tăng theo có đúng không ? Vì sao ?

b) Khi chọn điện trở tải R tăng lên thì giá trị điện áp 1 chiều thuần túy (1 chiều sạch) tăng theo tại sao ?

c) Điện áp ngược đặt lên mỗi diốt lúc không dẫn dòng điện bằng bao nhiêu (khi có tụ C) ?

d) Dòng điện cực đại (giá trị đỉnh) đi qua mỗi diốt lúc nó dẫn điện bằng bao nhiêu khi biết dòng trên tải R (giá trị đỉnh) là $I_0 = 200\text{mA}$.

7. Khi nào người ta cần dùng mạch chỉnh lưu bội áp ? Ưu điểm và nhược điểm của chúng là gì ? Khi cần dòng điện tiêu thụ trên tải lớn dùng mạch chỉnh lưu bội áp có lợi không ? Vì sao ?

8. a) Mạch hạn chế dùng diốt để làm gì ?

Phân biệt 2 dạng mạch hạn chế nối tiếp và hạn chế song song ? Mạch hạn chế phía trên và mạch hạn chế phía dưới ? Khi mức ngưỡng cần hạn chế lớn hơn biên độ của tín hiệu vào có dùng mạch hạn chế được không ?

b) Với mạch hạn chế kiểu nối tiếp hay kiểu song song khi điện trở tải (R_L) ở mạch ra càng lớn thì mạch làm việc càng gần lý tưởng (càng tốt) vì sao ? Khi R_L giảm dần thì điều gì sẽ xảy ra làm ảnh hưởng tới chất lượng của mạch ?

9. Mạch ghim có đặc điểm gì khác so với mạch hạn chế. Nói rằng khi dùng mạch ghim người ta có thể dịch giá trị điện áp 1 chiều của tín hiệu ở cổng vào 1 giá trị nào đó trong khi giá trị xoay chiều của tín hiệu vẫn được bảo toàn có đúng không ? hãy chứng minh qua một ví dụ tự chọn.

10. Ổn định điện áp 1 chiều dùng diốt zener :

a) Tại sao dòng chảy qua diốt zener lại có chiều từ K tới A?

b) Khi biết điện áp trên diốt zener là $U_Z = 10\text{V}$ và công suất cực đại của nó là $P_{ZM} = 3\text{W}$ thì dòng cực đại đi qua nó là bao nhiêu ?

c) Nếu biết điện trở lúc làm việc ở chế độ đánh thủng của diốt zener là R_Z thì điện áp trên diốt xác định (theo mô hình gần đúng loại 3) như thế nào ?

Hãy tính giá trị điện áp trên diốt biết $U_Z = 6,3\text{V}$; $R_Z = 4\Omega$ khi dòng đi qua diốt là $I_{Z1} = 20\text{mA}$ và $I_{Z2} = 50\text{mA}$?

Xác định sai số ΔU_Z trong trường hợp này.

d) Hãy chứng minh hệ thức $\Delta I_t = -\Delta I_Z$ ở đây ΔI_t và ΔI_Z là độ biến thiên dòng trên tải và dòng qua diốt khi mắc R_t vào với R_t thay đổi $95\Omega \div 170\Omega$, $R_S=100\Omega$, $U_V=15V$; U_Z , R_Z như trường hợp câu c.

Bài tập áp dụng

Bài 2.1. Cho mạch điện chỉnh lưu hình B2.1

1. Khi cho tải điện trở $R = 100\Omega$ (chưa có C)

Hãy tính các tham số của mạch: điện áp hiệu dụng U_S , điện áp đỉnh U_{SP} , điện áp một chiều U_R và dòng một chiều I_R .

Tính dòng qua diốt, điện áp ngược đặt lên diốt và tần số sóng trên R.

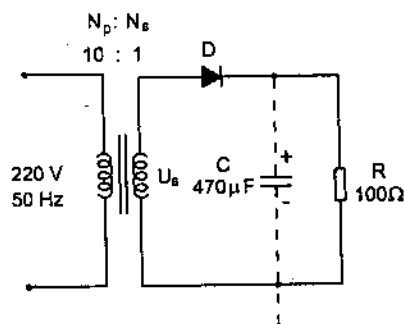
2. Khi mắc tụ $C = 470\mu F$ song song với R (xem đường đứt nét)

Hãy tính lại các tham số ở câu trên, nhận xét kết quả thu được. Tính điện áp đập mạch trên tụ C: U_{SS} .

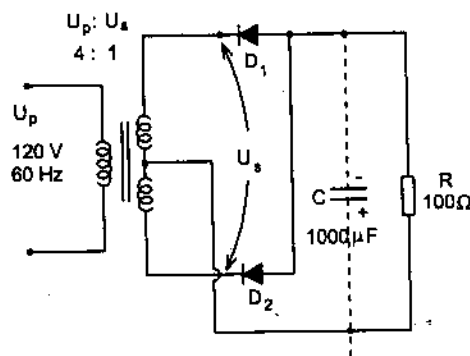
3. Khi chọn $C = 1000\mu F$, $R = 200\Omega$ có thay đổi gì trong các tham số đã tính ở câu 2, giải thích lý do sự thay đổi này.

Bài 2.2. Cho mạch điện chỉnh lưu hình B2.2

1. Khi tải $R = 100\Omega$ (chưa có C). Hãy tính các tham số dòng điện và điện áp của mạch (như câu 1 của bài 1)



Hình B2.1



Hình B2.2

2. Cho thêm tụ $C = 1000\mu F$ vào mạch. Hãy xác định lại các tham số đã tính ở câu 1. Tính điện áp đập mạch U_{SS} trên tụ C.

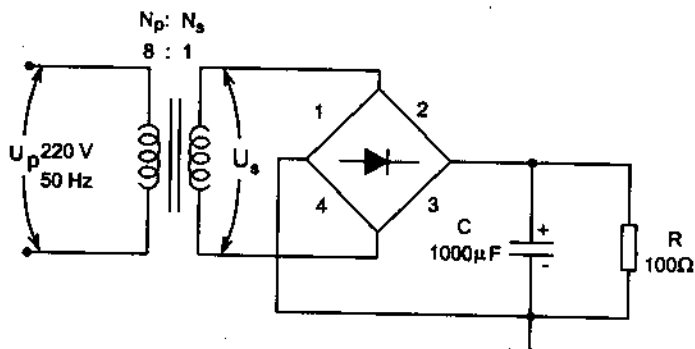
3. Tăng điện trở tải $R = 250\Omega$ điện áp U_{ss} có gì thay đổi. Hãy tính lại tham số xoay chiều và một chiều trên tải.

Bài 2.3. Xét mạch chỉnh lưu cầu toàn-sóng hình B2.3

1. Tính các tham số của mạch khi $R = 100\Omega$ (chưa có tụ C): Điện áp, dòng (hiệu dụng, đỉnh) trên thứ cấp U_S , U_{SP} , I_S , I_{SP}

Điện áp, dòng điện một chiều trên tải U_R , I_R

Dòng điện qua mỗi diốt, điện áp ngược trên mỗi diốt và tần số điện áp đập mạch trên tải.



Hình B2.3

2. Mắc thêm tụ $C = 1000\mu F$, hãy xác định lại các tham số đã tính ở câu 1
Nhận xét kết quả thu được, tính điện áp đập mạch trên tải U_{ss} .

3. Khi đổi chiều tất cả các diốt D_1 đến D_4 . Các tham số nào trong mạch sẽ thay đổi và cần chú ý thay đổi những gì kèm theo trong mạch điện đã cho.

Bài 2.4. Xét mạch điện chỉnh lưu hình B2.4.

1. Hãy giải thích hoạt động của mạch

Vẽ dạng sóng U_S , U_{R1} , U_{R2} minh họa

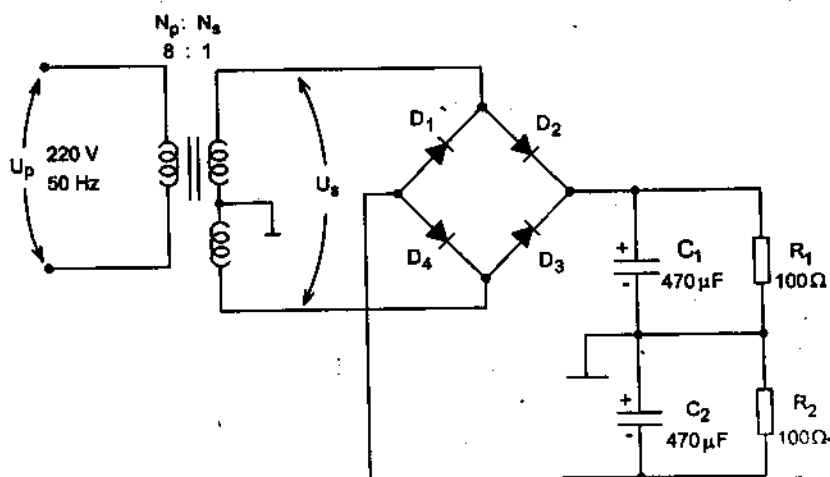
2. Tính các tham số của mạch:

Dòng điện và điện áp một chiều trên tải

Dòng qua mỗi diốt

Điện áp ngược đặt trên diốt

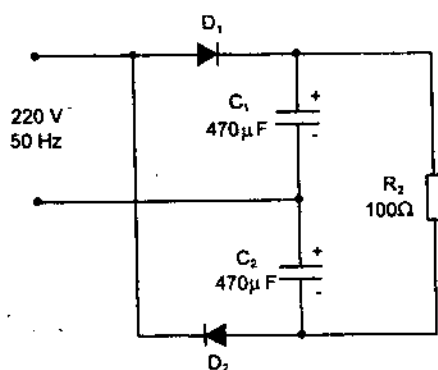
Điện áp đập mạch trên tải (giá trị biên độ đỉnh – đỉnh và tần số)



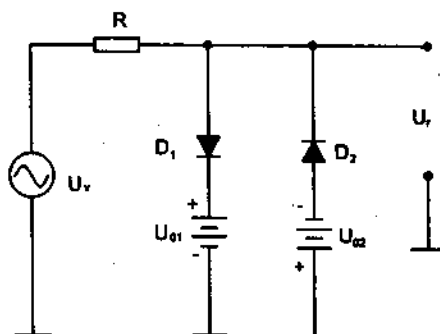
Hình B2.4

Bài 2.5. Cho mạch hình B2.5. Phân tích hoạt động của mạch

Hãy dùng mô hình gần đúng loại 1 của diốt để tính điện áp một chiều trên tải $R = 100\text{ }\Omega$, tính điện áp chịu đựng cho phép của C_1, C_2 . Khi dùng các mô hình gần đúng khác (loại 2 và loại 3) thì kết quả trên có gì thay đổi ?



Hình B2.5



Hình B2.6

Bài 2.6. Cho mạch hình B2.6

1. Hãy xác định dạng đặc tuyến truyền đạt điện áp U_r theo U_v của mạch.

2. Vẽ dạng $U_r(t)$ khi $U_v(t)$ có dạng hình sin biên độ đỉnh – đỉnh là $30V_{pp}$.
 Biết $U_{01} = 2,5V$; $U_{02} = 7,5V$; $R = 1k\Omega$.

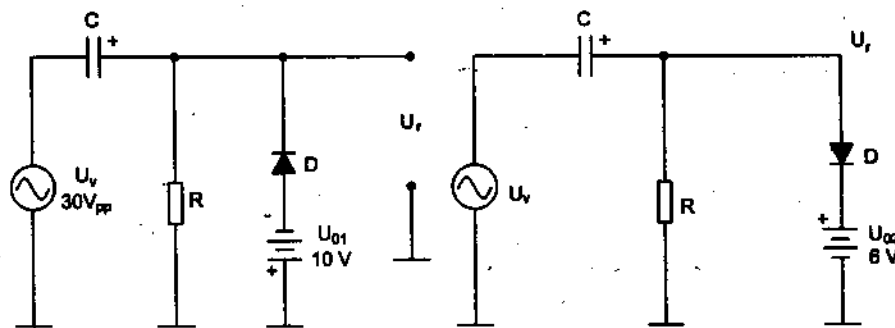
3. Nếu cho $U_v(t)$ dạng tam giác với các tham số sau:

Chu kỳ $T = 20ms$, đi qua gốc tọa độ, thời gian quét thuận $t_q = 15ms$.
 Biên độ đỉnh – đỉnh $20V_{pp}$. Hãy vẽ dạng $U_r(t)$ và xác định các tham số về biên độ và thời gian của $U_r(t)$.

Bài 2.7. Cho mạch hình B2.7

1. Hãy vẽ dạng sóng $U_r(t)$ khi $U_v(t)$ là hình sin có biên độ $30V_{pp}$ chu kỳ $20ms$.

2. Nếu cho $U_v(t)$ có dạng tam giác cân, cùng giá trị biên độ $30V_{pp}$ chu kỳ $20ms$ và $U_v(0) = +15V$. Hãy vẽ dạng $U_r(t)$ và xác định các tham số của U_r .

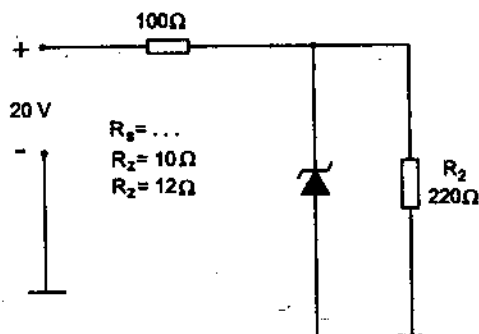


Hình B2.7

Bài 2.8. Cho mạch hình B2.8

Hãy tính các tham số của mạch:

1. Dòng trên R_S , dòng trên R và dòng trên DZ .
2. Xác định P_{ZM} , P_Z của zener diốt.
3. Xác định hệ số ổn định điện áp S và điện trở ra của mạch.



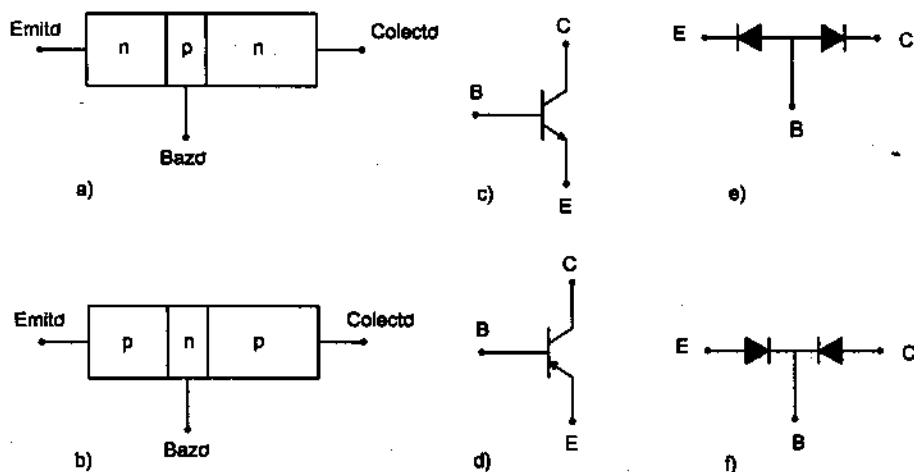
Hình B2.8

Chương 3

TRANZITO LƯỜNG CỰC (BJT)

3.1. CẤU TẠO CỦA TRANZITO LƯỜNG CỰC (BJT)

BJT là 1 hệ thống gồm 3 lớp bán dẫn tạp chất cho tiếp xúc công nghệ xen kẽ nhau, do đó hình thành 1 hệ gồm 2 tiếp xúc pn phi tuyến tính (hình 3.1a) rất gần nhau, kết hợp với 3 tiếp xúc tuyến tính (tiếp xúc Ommic) để đưa ra 3 điện cực được gọi lần lượt là emitter (cực phát) base (cực gốc) và collector (cực góp) viết tắt là cực E, B, C tương ứng. Có hai kết cấu đặc trưng có dạng npn (hình 3.1a) và dạng pnp (hình 3.1b) với các ký hiệu quy ước trên hình 3.1c và 3.1d tương ứng. Như vậy có thể mô tả 1 cách quy ước tranzito bao gồm 2 điốt D_{EB} và D_{CB} mắc đối nhau với 3 cực ra E, B, C (hình 3.1.e, f). Các đặc điểm công nghệ quan trọng nhất khi chế tạo BJT là :



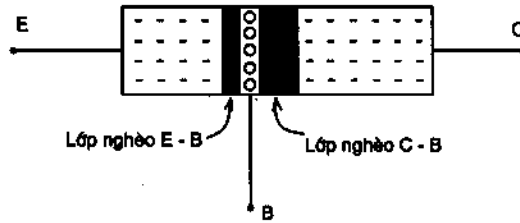
Hình 3.1. Mô hình cấu tạo của BJT loại npn (a) loại pnp (b)
ký hiệu quy ước của chúng (c) và (d).
Mô tả cấu tạo để phân tích BJT theo chế độ các điốt (e) và (f).

1. Mức độ pha tạp chất của chất bán dẫn làm vùng E là mạnh nhất, vùng B pha nhẹ hơn và làm vùng C pha ít nhất. Từ đó điện trở khối của vùng C là lớn nhất, vùng B vừa phải và của vùng E là nhỏ nhất.

2. Ban đầu xuất phát từ đế có điện trở cao dùng làm vùng colectơ thực hiện tạo ra vùng bazơ trong đế (bằng công nghệ khuếch tán plana) sau đó trên vùng B vừa tạo ra, tiếp tục công nghệ khuếch tán lần thứ 2 để có vùng E trong vùng B.

3. Vùng B được chế tạo rất mỏng và đặc biệt pha tạp chất không đồng đều hay pha thêm tạp chất để nhằm giảm thời gian sống của các hạt thiểu số trong nó.

4. Đối với vật liệu có nguồn gốc từ Silicon, hàng rào điện thế cho cả hai diốt giữa bazơ – emitơ và bazơ – colectơ đều bằng 0,7V (hình 3.2, tuy nhiên vùng điện



Hình 3.2

tích không gian (lớp nghèo) của tiếp xúc bazơ – emitơ mỏng hơn nhiều so với của tiếp xúc B – C điều này xuất phát từ đặc điểm cấu tạo thứ nhất đã nêu trên.

3.2. CÁCH MẮC BJT, CHẾ ĐỘ LÀM VIỆC VÀ CÁC QUAN HỆ DÒNG ĐIỆN TRONG BJT

1. Tùy theo việc chọn cực nào làm điểm chung – tức là điểm có điện thế 0V về xoay chiều cho cổng vào và cổng ra (nếu coi BJT như 1 mạng có 1 cổng vào và 1 cổng ra), sẽ có 3 kiểu mắc BJT trong mạch: kiểu mắc bazơ chung (viết tắt là BC – hình3.3a), kiểu mắc emitơ chung (viết tắt là EC – hình3.3c) và kiểu mắc colectơ chung (viết tắt là CC). Trong kiểu mắc EC dòng I_B là dòng điện vào, điện áp U_{BE} là điện áp vào, dòng ra là I_C , điện áp ra là U_{CE} . Trong kiểu mắc BC : I_E là dòng vào I_C là dòng ra, U_{EB} là điện áp vào, U_{CB} là điện áp ra : còn trong kiểu mắc CC : I_B là dòng vào, I_E là dòng ra, U_{BC} là điện áp vào và U_{EC} là điện áp ra. Quan hệ giữa các dòng điện và điện áp lối vào và lối ra cho ta các đặc tuyến von-ampe của BJT đó là :

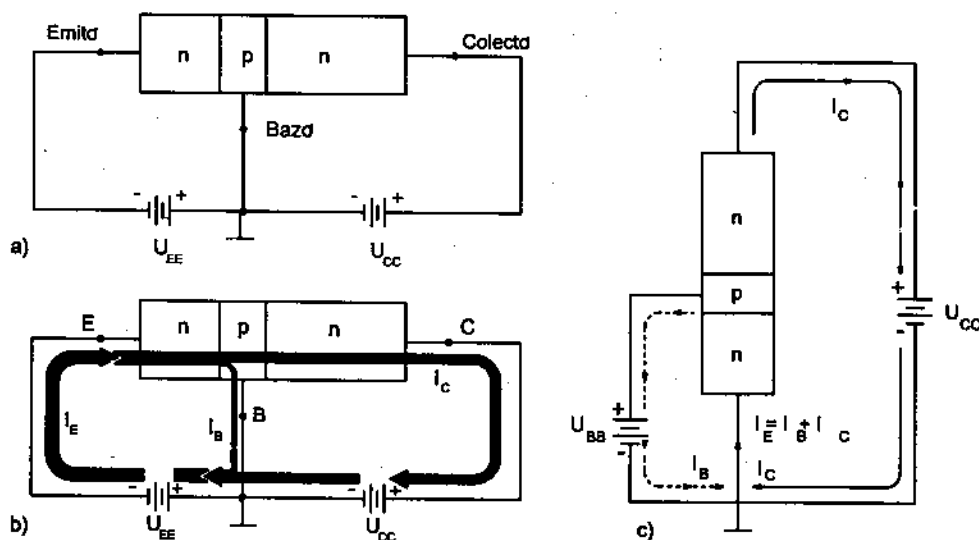
- Đặc tuyến vào : $I_{\text{vào}} = f_1 (U_{\text{vào}})$ khi cho I_{ra} hay U_{ra} là hằng số.
- Đặc tuyến ra : $I_{\text{ra}} = f_2 (U_{\text{ra}})$ khi cho $I_{\text{vào}}$ hay $U_{\text{vào}}$ là hằng số.

• Đặc tuyến truyền đạt $I_{ra} = f_3 (U_{vào})$ khi cho $I_{vào}$ hay U_{ra} là hằng số.

2. Trên hình 3.1e hay f, với 2 diốt trong cấu tạo, có 4 cách làm việc khác nhau của BJT, ta gọi tương ứng là 4 chế độ cơ bản của BJT.

- Chế độ khuếch đại có được khi diốt B – E phân cực thuận (mở), diốt B–C phân cực ngược (khóa).
- Chế độ khuếch đại đảo khi $\overline{D}_{BE}$ khóa $\overline{D}_{BC}$ mở.
- Chế độ bão hòa xảy ra khi cả 2 diốt đều mở.
- Chế độ cắt dòng xảy ra khi cả hai diốt đều bị khóa.

Chế độ khuếch đại là điển hình nhất khi sử dụng BJT như một phần tử tuyến tính để khuếch đại tín hiệu xoay chiều, trong khi chế độ bão hòa và cắt dòng là 2 trường hợp giới hạn, BJT khi đó làm việc như một khóa (chuyển mạch) điện tử với hai trạng thái phân biệt: dòng nhỏ, áp lớn (cắt dòng) và dòng lớn, áp nhỏ (bão hòa).



Hình 3.3

Ở chế độ khuếch đại, yêu cầu cơ bản nhất là diốt B–E phải mở với điện áp rơi trên nó là 0,7V (Silicon) hay 0,3V (Geman), diốt B–C phải khóa, yêu cầu này được các nguồn V_{EE} và V_{CC} thỏa mãn. Khi đó dòng hạt đa số từ vùng E được phun qua diốt BE mở vào vùng B, sau đó tiếp tục khuếch tán sâu qua vùng B và bị cuốn (gia tốc) trong điện trường phân cực ngược (cho diốt B–C) tới cực C tạo thành các dòng điện I_E , I_B và I_C tương ứng (hình 3.3b). Ở đây dòng emitơ I_E là dòng hạt xuất phát từ E, dòng bazơ I_B là dòng tái hợp hạt tại vùng B (có giá trị rất nhỏ) và dòng colectơ I_C là dòng hạt tới được cực C.

3. Theo cách mô tả trên, có các quan hệ dòng điện sau:

$$I_E = I_B + I_C \quad (3.1)$$

$$\alpha_{dc} = \frac{I_C}{I_E} \quad (3.2)$$

α_{dc} là hệ số truyền đạt dòng điện của BJT (ở chế độ 1 chiều).

Hệ số khuếch đại dòng điện (ở chế độ 1 chiều) được định nghĩa:

$$\beta_{dc} = \frac{I_C}{I_B} \quad (3.3)$$

Từ các biểu thức định nghĩa (3.2) và (3.3) suy ra:

$$\alpha_{dc} = \frac{\beta_{dc}}{1 + \beta_{dc}} \quad (3.4)$$

và

$$\beta_{dc} = \frac{\alpha_{dc}}{(1 - \alpha_{dc})} \quad (3.5)$$

Hãy lấy một số ví dụ minh họa các hệ thức dòng điện nêu trên:

Ví dụ 1. Sử dụng hệ thức (3.1) xác định các dòng điện còn lại của BJT

a) Một BJT có dòng $I_C = 4,98A$; $I_B = 20mA$.

Vậy dòng emitơ là: $I_E = I_C + I_B = 4,98A + 0,02A = 5A$.

b) BJT có dòng emitơ $I_E = 100mA$; $I_B = 1,96mA$.

Vậy dòng colectơ là $I_C = I_E - I_B = 100mA - 1,96mA = 98,04mA$.

c) BJT có dòng $I_E = 50mA$; $I_C = 49mA$.

Vậy dòng bazơ là $I_B = I_E - I_C = 50mA - 49mA = 1mA$.

Ví dụ 2. Hãy xác định hệ số α_{dc} và β_{dc} của BJT có $I_E = 15mA$; $I_B = 60\mu A$.

a) Trước tiên xác định $\alpha_{dc} = \frac{I_C}{I_E} = \frac{I_E - I_B}{I_E}$ thay số ta có:

$$\alpha_{dc} = \frac{15mA - 60\mu A}{15mA} = 0,996$$

b) Xác định $\beta_{dc} = \frac{I_C}{I_B} = \frac{I_E - I_B}{I_B}$ thay số đã cho, ta có:

$$\beta_{dc} = \frac{15mA - 60\mu A}{60\mu A} = \frac{14,94mA}{0,06mA} \approx 249$$

Ví dụ 3. BJT có $I_C = 10mA$; $I_B = 50\mu A$

Xác định α_{dc} và β_{dc} :

$$\beta_{dc} = \frac{I_C}{I_B} = \frac{10mA}{50\mu A} = 200$$

$$\alpha_{dc} = \frac{\beta_{dc}}{1 + \beta_{dc}} = \frac{200}{1 + 200} = 0,995$$

Ví dụ 4. Cho BJT có $\beta_{dc} = 150$; $I_B = 75\mu A$

Tính I_E , I_C và α_{dc} :

$$I_C = \beta_{dc} \cdot I_B = 150 \cdot 75\mu A = 11,25mA$$

$$I_E = I_C + I_B = 11,25mA + 75\mu A = 11,325mA$$

Có thể xác định hệ số α_{dc} dựa vào hệ thức (3.2) hay (3.4)

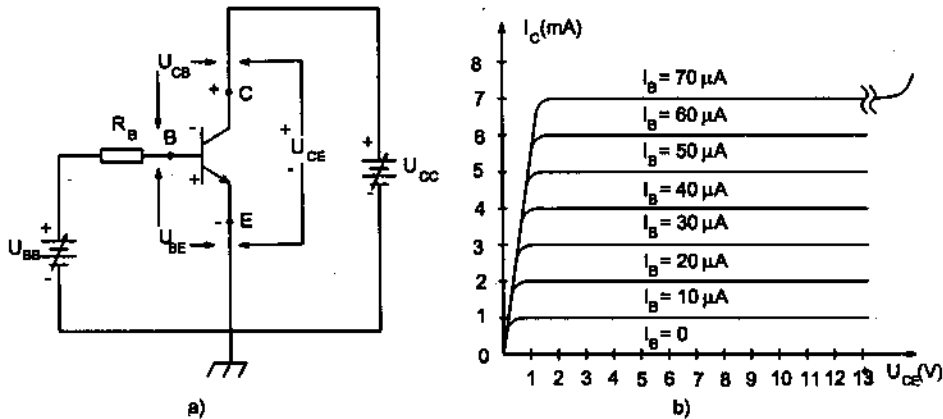
Theo (3.2) có:

$$\alpha_{dc} = \frac{I_C}{I_E} = \frac{11,25mA}{11,325mA} = 0,993$$

Theo (3.4) có

$$\alpha_{dc} = \frac{\beta_{dc}}{1 + \beta_{dc}} = \frac{150}{1 + 150} = 0,993$$

Hình 3.4a đưa ra kiểu mắc EC với 2 nguồn nuôi V_{BB} và V_{CC} có thể thay đổi nhằm xác định đặc tuyến von ampe trong chế độ chưa có nguồn xoay chiều tác động (chế độ tĩnh). Hình 3.4b là họ đặc tuyến ra cho quan hệ dòng colectơ I_C phụ thuộc vào điện áp colectơ – emitơ U_{CE} . Ta thấy rõ trên đặc tuyến có 4 vùng làm việc khác nhau của BJT:

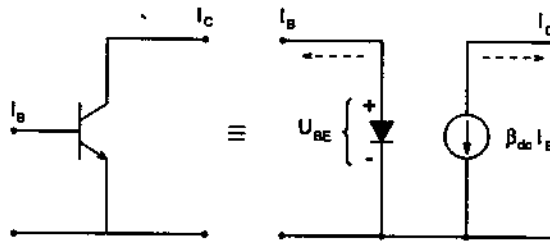


Hình 3.4

- Vùng có dòng $I_B = 0$ gọi là chế độ cắt dòng, lúc đó $I_C \approx 0$ (nếu không tính tới dòng điện ngược của điốt bazơ – colectơ).
- Vùng có dòng I_B vừa phải (vài chục μA với BJT công suất nhỏ) dòng I_C chịu sự điều khiển của dòng I_B gọi là chế độ khuếch đại tích cực.

- Vùng có dòng I_B tương đối lớn, do đó dòng I_C cũng lớn gọi là chế độ bão hòa, khi đó I_B mất tác dụng điều khiển I_C .

- Vùng có điện áp U_{CE} quá lớn : dòng I_C tăng mạnh gọi là chế độ bị đánh thủng (của diốt bazơ – colector) đây là chế độ mà BJT không được phép rơi vào để tránh hư hỏng.



Hình 3.5

Khi làm việc ở vùng tích cực, BJT có thể được mô tả theo mạch điện tương đương hình 3.5.

Để đánh giá chất lượng cũng như giới hạn phạm vi sử dụng, phân loại BJT người ta dựa vào các tham số gồm 2 nhóm:

Nhóm các tham số giới hạn chỉ ra các giá trị tối đa hay năng lực làm việc về dòng điện, điện áp, công suất, nhiệt độ hay tần số của BJT mà người sử dụng cần quan tâm và nhóm các tham số định mức để xác định chế độ làm việc về 1 chiều và về xoay chiều của BJT.

Có thể đưa ra một số tham số điển hình sau:

- Điện áp đánh thủng các tiếp xúc EB, tiếp xúc CB và tiếp xúc CE chẳng hạn với loại 2N3904 có

$$U_{CB_0} = 60V; U_{CE_0} = 40V; U_{EB_0} = 6V$$

- Công suất tiêu tán cực đại trên tranzito $P_{d(max)}$

Theo định nghĩa $P_d = U_{CE} \cdot I_C$ (3.6)

$$P_{d(max)} = U_{CEmax} \cdot I_{Cmax}$$

Ví dụ trên hình 3.4 với $I_B = 50\mu A$; $\beta_{dc} = 100$; $U_{CC} = U_{CE} = 10V$ ta có $P_d = 10V \cdot 100 \cdot 50\mu A = 50mW$.

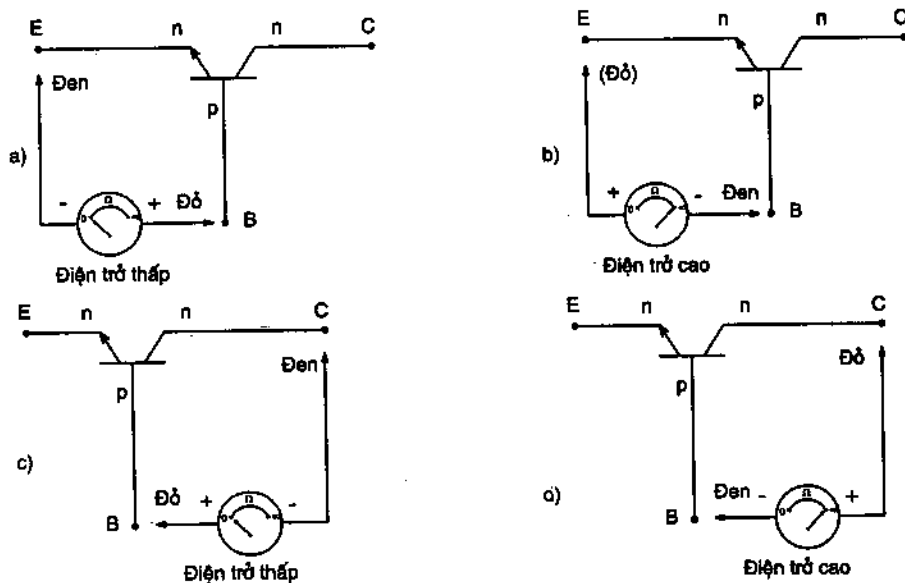
Nếu cho trước $P_{dmax} = 0,5W$ ta sẽ xác định được dòng colector cực đại ứng với $U_{CE} = 20V$ là :

$$I_{C(max)} = \frac{P_{d(max)}}{U_{CE}} = \frac{0,5W}{20V} = 25mA$$

Công suất P_d thường được tính ở 25°C , khi tăng nhiệt độ lên, công suất P_d và $P_{d\max}$ của BJT giảm đi khoảng $2\text{mW}/^\circ\text{C}$ (với loại tranzito công suất nhỏ).

Ví dụ cho $P_{d(\max)} = 350\text{mW}$, tính ở 25°C

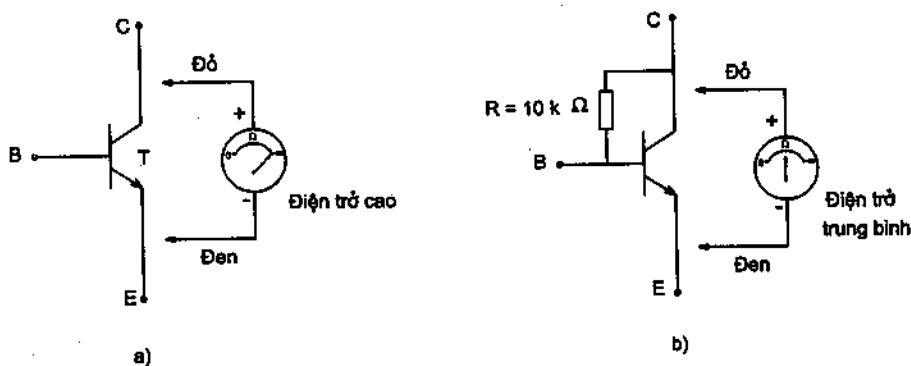
Xác định giá trị $P_{d(\max)}$ tại 50°C khi $\frac{\partial P_d}{\partial T^\circ} = -2,8\text{mW}/^\circ\text{C}$



Hình 3.6. Kiểm tra diot BE và BC bằng đồng hồ AVO

(a), (b) thử diot BE

(c), (d) thử diot BC



Hình 3.7. Dùng đồng hồ AVO thử kiểm tra BJT hoạt động ở chế độ tích cực.

Sự thay đổi công suất tiêu tán trên BJT được tính bởi :

$$\Delta P_d = \Delta T.(-2,8\text{mW}) = (50^\circ\text{C} - 25^\circ\text{C})(-2,8\text{mW})/^\circ\text{C} = 70 \text{ mW}$$

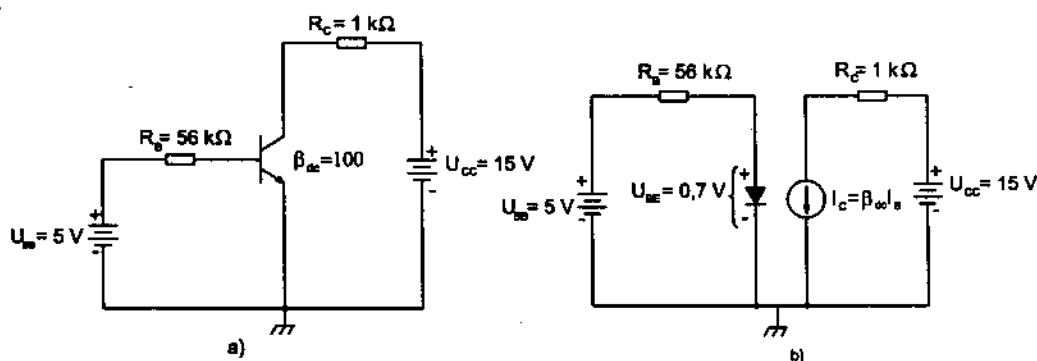
Vậy $P_{d(\max)}^* = P_{d(\max)} - \Delta P_d = 280\text{mW}$

Trên hình 3.6 đưa ra cách thử để kiểm tra BJT bằng đồng hồ đo ôm. Hình 3.6a và b cho phép kết luận diốt BE tốt khi điện trở đo theo 2 chiều là chênh lệch nhau nhiều. Hình 3.6c, d cho phép kết luận tương tự về diốt B – C. Phép thử trên hình 3.7 cho phép kết luận hoạt động của BJT ở chế độ tích cực còn tốt hay không, đây là các phép thử đơn giản nhất để xác định chất lượng của BJT.

3.3. PHÂN CỰC CHO BJT

Để BJT sẵn sàng làm việc với các tín hiệu xoay chiều (ví dụ ở chế độ khuếch đại) cần thực hiện phân cực một chiều cho nó nhằm đưa điện áp và dòng điện một chiều tới các cực bazơ, colectơ và emitor của BJT. Nếu biết trước các giá trị nguồn nuôi một chiều, các điện trở hạn chế dòng, β_{dc} của BJT và điện áp phân cực $U_{BE} = 0,7\text{V}$ với BJT loại Silicon, ta có thể xác định điểm làm việc một chiều của BJT : Q (I_{CQ} , U_{CEQ}) và quỹ tích của các điểm Q có thể gọi là đường tải một chiều.

3.3.1. Mạch phân cực cơ bản



Hình 3.8

Hình 3.8a đưa ra cách phân cực đơn giản nhất (gọi là phân cực bazơ). Nguồn U_{BB} cung cấp điện áp phân cực thuận cho diốt B–E để đạt được $U_{BE} = 0,7\text{V}$,

R_B để chọn dòng cực bazơ I_B . Nguồn U_{CC} cung cấp điện áp phân cực ngược cho diốt B-C với điện trở R_C để hạn chế dòng colectơ I_C . Với tranzito loại npn ta cần đạt được điều kiện $U_C > U_B > U_E$, còn với BJT loại pnp cần có $U_C < U_B < U_E$ ở đây U_C, U_B, U_E là các điện thế một chiều tương ứng trên các cực của BJT. Hình 3.8b là mạch điện tương đương một chiều của mạch hình 3.8a.

Từ mạch hình 3.8a tính được dòng bazơ :

$$I_B = \frac{U_{BB} - U_{BE}}{R_B} = \frac{5V - 0,7V}{56k\Omega} = 76,78\mu A$$

Dòng colectơ I_C xác định bởi :

$$I_C = \beta_{dc} \cdot I_B = 100 \cdot 76,78\mu A \approx 7,68mA$$

Điện áp giữa C và E có thể tìm được :

$$\begin{aligned} U_{CE} &= U_{CC} - I_C \cdot R_C \\ &= 15V - (7,68mA \cdot 1k\Omega) \\ &= 15V - 7,68V = 7,32V \end{aligned} \quad (3.7)$$

Từ hệ thức (3.7) chú ý là khi tăng dòng I_C luôn làm giảm U_{CE} và ngược lại dòng I_C giảm sẽ làm tăng U_{CE} .

3.3.2. Phân cực bằng dòng bazơ

Ta có thể chỉ dùng 1 nguồn U_{CC} làm cả hai nhiệm vụ phân cực cho bazơ và colectơ như trên hình 3.9a. Khi đó, dòng I_B được xác định từ hệ thức (3.8)

$$I_B = \frac{U_{CC} - U_{BE}}{R_B} \quad (3.8)$$

Thay số liệu ta có:

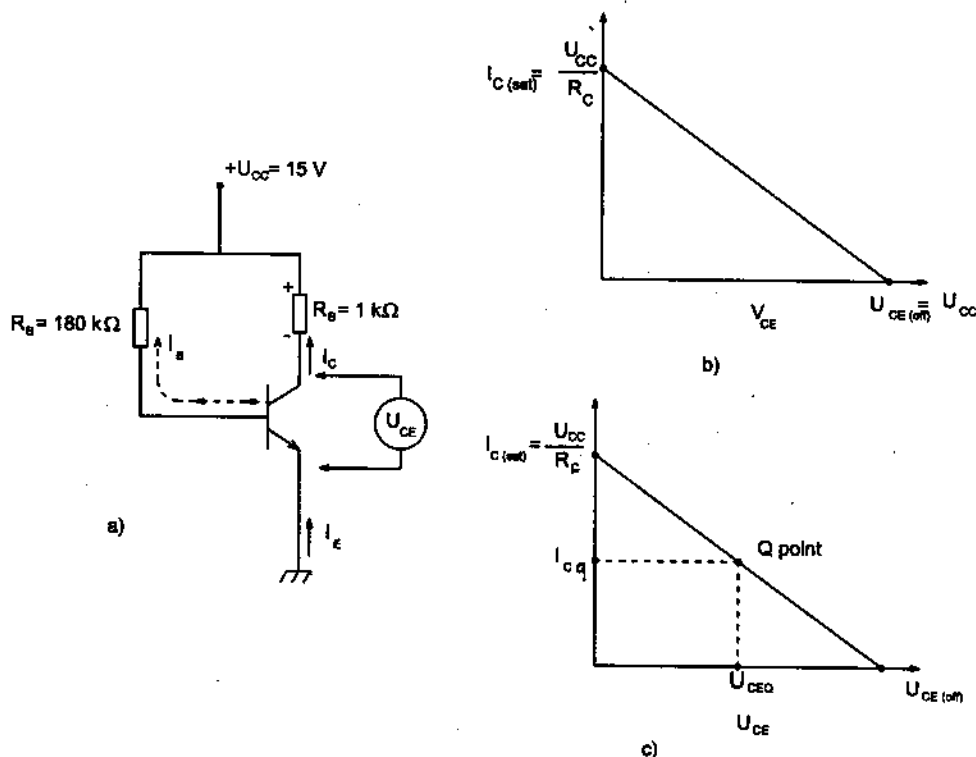
$$I_B = \frac{15V - 0,7V}{180k\Omega} = \frac{14,3V}{180k\Omega} = 79,44\mu A$$

$$I_C = \beta_{dc} \cdot I_B = 100 \cdot 79,44\mu A = 7,94mA$$

$$\begin{aligned} U_{CE} &= U_{CC} - I_C \cdot R_C = 15V - (7,94mA \cdot 1k\Omega) \\ &= 15V - 7,94V = 7,06V \end{aligned}$$

Theo định nghĩa đường tải 1 chiều là tập hợp tất cả các cặp giá trị có thể có của I_C và U_{CE} , đây chính là đồ thị biểu diễn quan hệ I_C và U_{CE} hệ thức 3.7,

là phương trình đường thẳng có hệ số góc âm. Các điểm giới hạn của đường tải một chiều là:



Hình 3.9

- Ở trạng thái hở mạch của BJT dòng $I_C = 0$ khi đó:

$$U_{CE(hm)} = U_{CC} \quad (3.9)$$

- Ở trạng thái ngắn mạch của BJT áp $U_{CE} = 0$ khi đó

$$I_{C(ngm)} = \frac{U_{CC}}{R_C} \quad (3.10)$$

Đường tải một chiều được cho trên hình 3.9 b. Để đảm bảo chế độ khuếch đại tốt nhất, người ta thường chọn các giá trị điểm làm việc một chiều có tọa độ ở khoảng giữa đường tải một chiều (hình 3.9c)

$$I_{CQ} \approx 0,5 I_{C(ngm)} \quad (3.11)$$

$$U_{CEQ} \approx 0,5 U_{CE(hm)}$$

Ví dụ 1. Xét chế độ một chiều của BJT cho trên hình 3.10a

$$\text{Tính dòng } I_B = \frac{U_{CC} - U_{BE}}{R_B} = \frac{12V - 0,7V}{390k\Omega} = 28,97\mu A$$

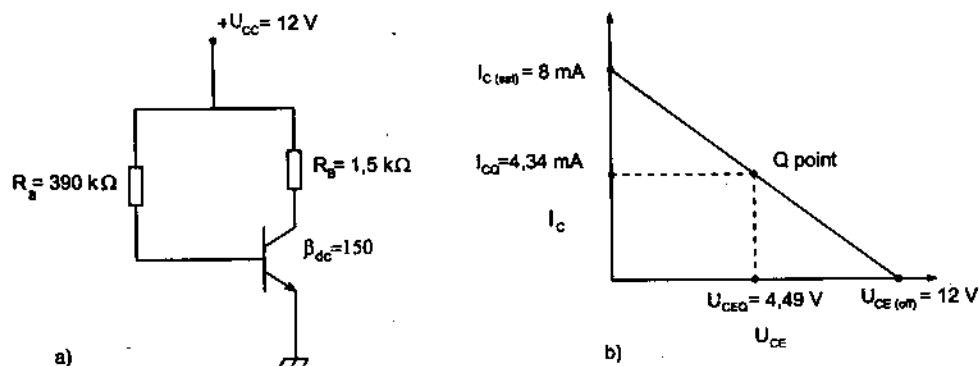
$$I_C = \beta_{dc} \cdot I_B = 150 \cdot 28,97\mu A = 4,34mA$$

$$\begin{aligned} U_{CE} &= U_{CC} - I_C \cdot R_C \\ &= 12V - (4,34mA \cdot 1,5k\Omega) \\ &= 12V - 6,51V = 5,49V \end{aligned}$$

$$I_{C(ngm)} = \frac{U_{CC}}{R_C} = \frac{12V}{1,5k\Omega} = 8mA$$

$$U_{CE(hm)} = U_{CC} = 12V$$

Kết quả tính toán cho trên đồ thị hình 3.10b. Các mạch phân cực hình 3.9a hay hình 3.10a có nhược điểm là điểm Q kém ổn định vì nhiệt.



Hình 3.10

3.3.3. Phân cực dùng mạch chia áp

Xét mạch phân cực hình 3.11a, ở đây dùng cặp điện trở R_1, R_2 để cung cấp điện áp 1 chiều tới cực bazơ, giả thiết dòng điện trên các điện trở này chọn đủ lớn hơn dòng bazơ ($I_{R_1}, I_{R_2} \gg I_B$) ta có:

$$\begin{aligned} U_B &= \frac{R_2}{R_1 + R_2} U_{CC} \\ &= \frac{5,1k\Omega}{27k\Omega + 5,1k\Omega} \cdot 15V = 2,38V \end{aligned} \quad (3.12)$$

$$U_E = U_B - U_{BE} = 2,38V - 0,7V = 1,68V$$

$$I_E = \frac{U_E}{R_E} = \frac{1,68V}{240\Omega} = 7mA$$

do hệ số $\beta_{dc} = 100$ có thể xấp xỉ $I_E \approx I_C$

$$I_C \approx I_E = 7mA$$

Điện áp trên cực C tính bởi:

$$U_C = U_{CC} - I_C \cdot R_C = 15V - (7mA \cdot 1k\Omega) \\ = 15V - 7V = 8V$$

$$U_{CE} = U_{CC} - I_C(R_C + R_E) \quad (3.13) \\ = 15V - 7mA(1k\Omega + 240\Omega) \\ = 15V - 8,68V = 6,32V$$

Các điểm nút của đường tải một chiều xác định bởi:

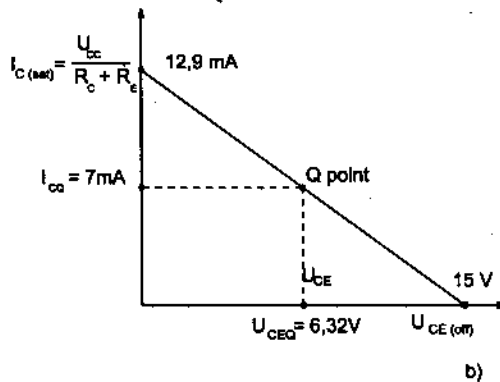
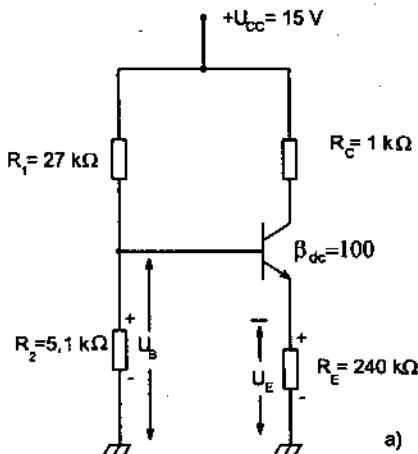
$$I_{C(ngm)} = \frac{U_{CC}}{R_C + R_E} \quad (3.14)$$

$$U_{CE(hm)} = U_{CC} \quad (3.15)$$

Thay số vào ta có $I_{C(ngm)} = \frac{15V}{1k\Omega + 240\Omega} = 12,09mA$

$$U_{CE(hm)} = 15V$$

Các kết quả tính chế độ một chiều của mạch hình 3.11a cho trên đồ thị hình 3.11b.



Hình 3.11.

Ví dụ 2: Xét mạch phân cực một chiều cho BJT loại pnp hình 3.12

Ở đây, để đảm bảo điều kiện $U_C \ll U_B < U_E$ đối với loại pnp ta dùng nguồn $U_{CC} < 0$ (đây không phải là cách duy nhất – xem phân cực đảo ở tiết sau). Từ đó:

$$V_B = \frac{(-U_{CC})}{R_1 + R_2} R_2 =$$

$$= \frac{(-12V)}{6,2k\Omega + 33k\Omega} \cdot 6,2k\Omega = -1,89V$$

$$U_E = U_B - U_{BE} = -1,89V - (-0,7V)$$

$$= -1,19V$$

$$I_E \approx I_C = \frac{U_E}{R_E} = \frac{1,19V}{500\Omega} = 2,38mA$$

$$U_C = -U_{CC} + I_C R_C = -12V + (2,38mA \cdot 2k\Omega)$$

$$= -12V + 4,76V = -7,24V$$

$$U_{CE} = -U_{CC} + I_C (R_C + R_E)$$

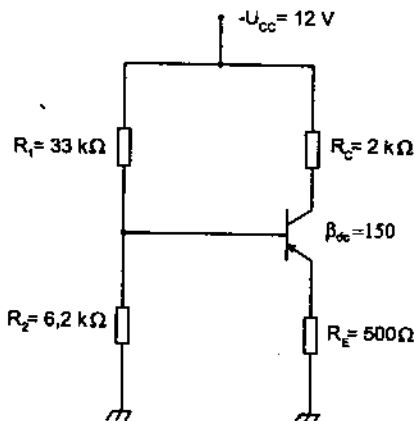
$$= -12V + 2,38mA (2k\Omega + 500\Omega)$$

$$= -12V + 5,95V = -6,05V$$

Đường tải có các trị số giới hạn:

$$I_{C_{ngm}} = \frac{|-U_{CC}|}{R_C + R_E} = \frac{12V}{2k\Omega + 500\Omega} = 4,8mA$$

$$U_{CE_{hm}} = -U_{CC} = -12V$$



Hình 3.12. Mạch phân cực bằng bộ chia áp cho BJT loại pnp.

3.3.4. Phân cực bằng dòng emitter

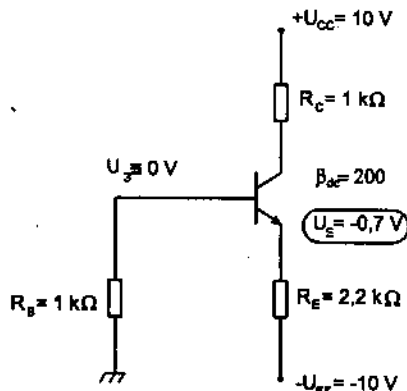
Mạch phân cực bằng dòng I_E thường gặp khi nguồn nuôi 1 chiều có 2 cực tính $U_{CC} > 0$ và $U_{EE} < 0$ (hình 3.13). Loại phân cực này, giống như cấu trúc

loại dùng bộ chia nhờ có sự tham gia của điện trở R_E (H.3.11a và 3.12) trong mạch emitter thực hiện hồi tiếp âm dòng điện 1 chiều nên tính chất ổn định của điểm công tác Q đặc biệt là ổn định về nhiệt được nâng cao rõ rệt.

Trong mạch hình 3.13, dòng emitter được tính theo hệ thức (3.16)

$$I_E = \frac{U_{EE} - U_{BE}}{R_E} \quad (3.16)$$

$$= \frac{10V - 0,7V}{2,2k\Omega} = 4,23mA$$



Hình 3.13. Mạch phân cực bằng bộ chia áp cho BJT loại pnp.

Có thể tính chính xác hơn bằng hệ thức (3.17) nếu quan tâm tới điện trở R_B (tức là coi điện thế cực B khác 0V 1 chút).

$$I_E = \frac{U_{EE} - U_{BE}}{R_E + \frac{R_B}{\beta_{dc}}} \quad (3.17)$$

$$= \frac{10V - 0,7V}{2,2k\Omega + \frac{1k\Omega}{200}} = 4,21mA$$

So sánh với kết quả trên có sai lệch : $4,23mA - 4,21mA = 20\mu A$

Tức là điện thế cực B nếu tính chính xác sẽ là:

$$U_B = 20\mu A \cdot 1k\Omega = 20mV$$

Điện thế trên cực C xác định bởi :

$$U_C = U_{CC} - I_C \cdot R_C$$

$$= 10V - 4,23mA \cdot 1k\Omega$$

$$= 10V - 4,23V = 5,77V$$

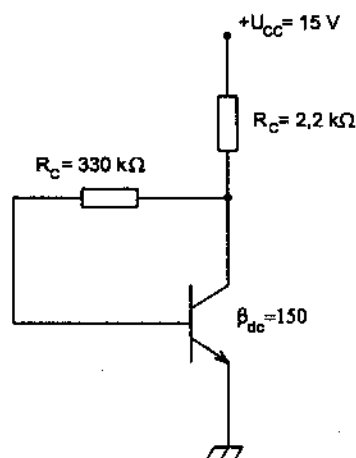
Từ đó điện áp U_{CE} xác định bởi

$$U_{CE} = U_C - U_E = 5,77V - (-0,7V)$$

$$= 6,47V$$

3.3.5. Phân cực kiểu hồi tiếp điện áp

Trên hình 3.14 điện trở R_B thay vì nối tới nguồn U_{CC} , như mạch phân cực bằng dòng bazơ hình 3.9a hay hình 3.10a, lại được nối tới colectơ. Có thể coi đây là một dạng cải tiến của kiểu phân cực bằng dòng I_B , tuy nhiên nhờ có đường liên hệ trực tiếp qua R_B từ cực C về cực B cả thành phần 1 chiều và xoay chiều tức là có thực hiện hồi tiếp âm về điện áp 1 chiều nên chất lượng ổn định của điểm làm việc một chiều Q được nâng cao rõ rệt. Ta có thể minh họa như sau: giả thiết β_{dc} tăng khi nhiệt độ tăng, điều này làm I_C tăng và do đó



Hình 3.14.

điện áp rơi trên R_C là $I_C R_C$ tăng, điện áp $U_{CE} = U_{CC} - I_C R_C$ giảm và điện áp rơi trên R_B giảm, do đó làm giảm dòng bazơ I_B kéo theo I_C giảm và qua 1 vòng (hồi tiếp) dòng I_C đã được bù kiểu ngược pha và điểm làm việc Q nhờ đó được ổn định tốt hơn trước đây (so với mạch hình 3.9a). Trong trường hợp ngược lại, giả thiết β_{dc} giảm, quá trình dẫn tới dòng I_C tăng bù lại trạng thái ban đầu I_C giảm do β_{dc} giảm. Dòng colectơ I_C được tính theo hệ thức (3.18)

$$I_C = \frac{U_{CC} - U_{BE}}{R_C + \frac{R_B}{\beta_{dc}}} \quad (3.18)$$

$$= \frac{15V - 0,7V}{2,2k\Omega + \frac{330k\Omega}{150}} = \frac{14,3V}{4,4k\Omega} = 3,25mA$$

do đó điện áp colectơ – emitter xác định bởi:

$$U_{CE} = U_{CC} - I_C R_C$$

$$= 15V - 3,25mA \cdot 2,2k\Omega$$

$$= 15V - 7,15V = 7,85V$$

Đường tải 1 chiều được xác định bởi các hệ thức (3.9) và (3.10):

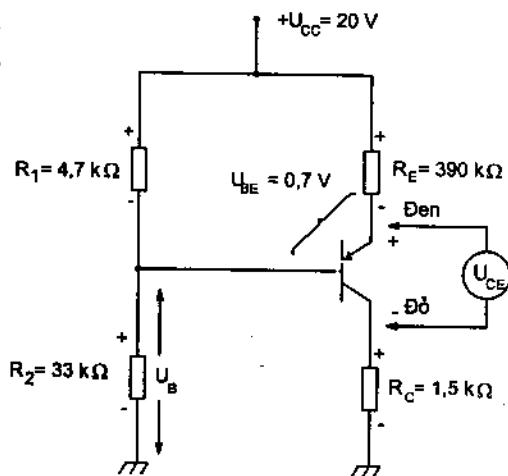
$$I_{C_{(ngm)}} = \frac{U_{CC}}{R_C}; \quad U_{CE_{(hm)}} = U_{CC}$$

$$I_{C_{(ngm)}} = \frac{15V}{2,2k\Omega} \approx 6,82mA; \quad U_{CE_{(hm)}} = 15V$$

3.3.6. Phân cực đảo

Chế độ phân cực đảo được sử dụng khi cần phân cực cho BJT loại pnp bằng 1 nguồn U_{CC} cực tính dương, điều này phù hợp với môi trường làm việc của nhiều BJT khác loại npn mà không cần phải dùng nguồn nuôi cực tính âm riêng cho loại pnp. Trên mạch hình 3.15 cần chú ý đảm bảo điều kiện $U_{BE} = -0,7V$ và $U_{CE} < 0$ để BJT làm việc ở chế độ khuếch đại thông thường. Ta tính điện thế trên cực bazơ :

$$\begin{aligned} U_B &= \frac{R_2}{R_1 + R_2} \cdot U_{CC} = \\ &= \frac{33k\Omega}{4,7k\Omega + 33k\Omega} \cdot 20V = 17,5V \end{aligned}$$



Hình 3.15. Mạch phân cực đảo cho loại pnp

Tiếp theo điện thế trên emitter :

$$U_E = U_B + U_{BE} = 17,5V + 0,7V = 18,2V$$

Điện áp trên điện trở R_E xác định bởi:

$$U_{R_E} = U_{CC} - U_E = 20V - 18,2V = 1,8V$$

Từ đó có dòng $I_E \approx I_C$ bằng:

$$I_C = \frac{U_{R_E}}{R_E} = \frac{1,8V}{390\Omega} = 4,61mA$$

Điện áp trên cực C là:

$$U_C = I_C R_C = 4,61mA \cdot 1,5k\Omega = 6,91V$$

Từ đây tính được U_{CE}

$$U_{CE} = U_C - U_E = 6,91V - 18,2V = -11,29V$$

3.4. MẠCH KHUẾCH ĐẠI ĐIỆN ÁP DÙNG BJT

Với 3 kiểu mắc BJT trong mạch, ta nhận được 3 dạng mạch khuếch đại điện áp mắc kiểu emítơ chung (EC), mắc kiểu colectơ chung (CC) và mắc kiểu bazơ chung (BC). Khi sử dụng làm 1 phần tử khuếch đại, BJT đã thực hiện được việc làm lớn điện áp, dòng điện hay công suất của một tín hiệu xoay chiều đặt ở cổng vào nhờ một quá trình biến đổi năng lượng có điều khiển. Để thực hiện được nhiệm vụ này, BJT cần được lựa chọn và đặt trước một chế độ 1 chiều thích hợp tới các cực của nó (xem phần 3.3) tùy theo yêu cầu và mục đích đặt ra.

Các chế độ thường gặp nhất là :

- Chế độ A khi sử dụng để khuếch đại điện áp, khuếch đại công suất nhỏ
- Chế độ B hay chế độ AB thường gặp ở mạch khuếch đại công suất
- Chế độ C hay chế độ D thường gặp ở mạch khóa chuyển mạch điện tử hay mạch khuếch đại công suất phát sóng.

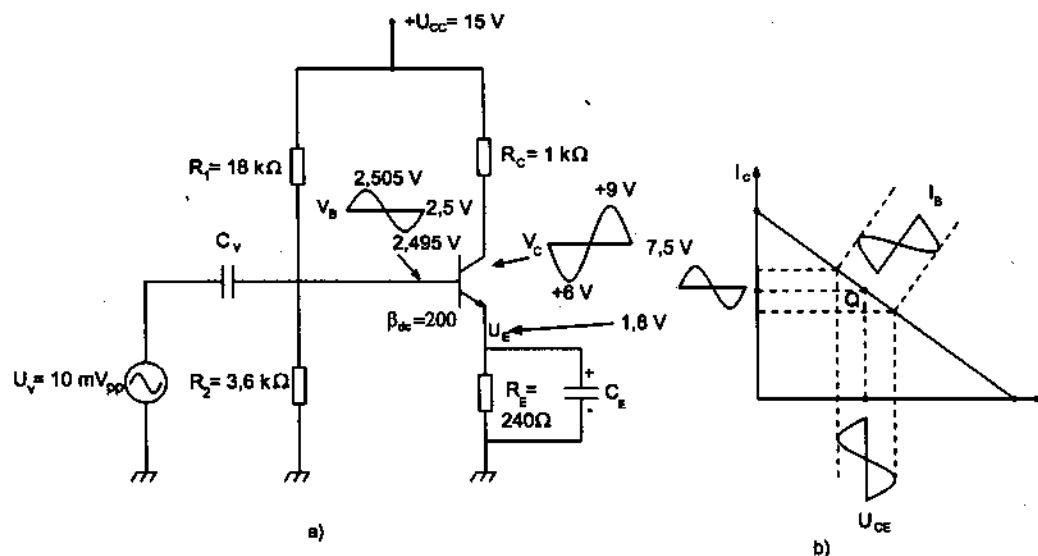
Trong phần này, khi xét các mạch khuếch đại điện áp, chế độ công tác chủ yếu của BJT (với vai trò là phần tử khuếch đại tích cực) là chế độ A với $U_{BE} = 0,7V$ (tranzito loại Silicon).

3.4.1. Tầng khuếch đại mắc emítơ chung (EC)

Mạch điện nguyên lý 1 tầng khuếch đại điện áp mắc EC cho trên hình 3.16a. Chú ý sự có mặt của tụ điện C_V (gọi là tụ ghép mạch vào) nhằm chống ảnh hưởng của nội trở của nguồn tín hiệu xoay chiều tới chế độ 1 chiều của tầng khuếch đại đang xét (cách ly 1 chiều giữa BJT và nguồn tín hiệu vào), sự có mặt của tụ C_E nhằm nối ngắn mạch điện trở R_E về xoay chiều đảm bảo trở kháng cực E so với 0V là rất thấp.

Khi có tín hiệu xoay chiều (ngắn mạch qua tụ C_V) tác động tới bazơ, dòng điện bazơ thay đổi 1 lượng i_B gây ra sự thay đổi tương ứng của dòng colectơ 1 lượng i_C qua đó trên colectơ ta nhận được 1 điện áp xoay chiều U_{CE} . Hệ số khuếch đại dòng điện xoay chiều của BJT được định nghĩa là tỷ số giữa 2 dòng điện này:

$$\beta = \frac{i_C}{i_B} \quad (3.19)$$



Hình 3.16

- a) Mạch điện nguyên lý một tầng khuếch đại mắc EC ;
 b) Mô tả hoạt động của BJT khi điểm làm việc Q trượt trên đường tải.

1. Phân tích chế độ 1 chiều của mạch hình 3.16a, khi chưa tác động điện áp xoay chiều U_v , áp dụng các kết quả đã có ở tiết 3.3 về phân cực một chiều ta nhận được :

$$U_B = \frac{R_2}{R_1 + R_2} \cdot U_{CC} = \frac{3,6k\Omega}{18k\Omega + 3,6k\Omega} \cdot 15V = 2,5V$$

$$U_E = U_B - U_{BE} = 2,5V - 0,7V = 1,8V$$

$$I_E = \frac{U_E}{R_E} = \frac{1,8V}{240\Omega} = 7,5mA$$

$$\begin{aligned} U_C &= U_{CC} - I_C R_C \\ &= 15V - 7,5mA \cdot 1k\Omega = 15V - 7,5V = 7,5V \end{aligned}$$

$$\begin{aligned} U_{CE} &= U_{CC} - I_C (R_C + R_E) \\ &= 15V - 7,5mA (1k\Omega + 240\Omega) \\ &= 15V - 9,3V = 5,7V \end{aligned}$$

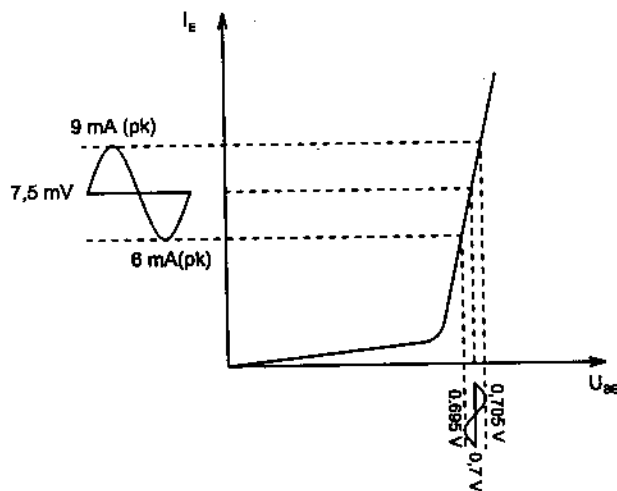
Trị số điểm giới hạn đường tải một chiều : $I_{C(ngm)}, U_{CE(hm)}$ là :

$$I_{C(ngm)} = \frac{U_{CC}}{R_C + R_E} = \frac{15V}{1k\Omega + 240\Omega} \approx 12,04mA$$

$$U_{CE(hm)} = U_{CC} = 15V.$$

2. Phân tích chế độ xoay chiều (khi có tác động điện áp xoay chiều ở cổng vào, chưa mắc điện trở tải R_L tại cổng ra).

a) Hình 3.17 mô tả quan hệ đặc tuyến $I_E (U_{BE})$ của mạch bazơ – emitơ của BJT. Khi $U_v = 0$, $U_{BE} = 0,7V$, dòng emitơ giả sử $I_{E_0} = 7,5mA$, khi U_v tăng lên (+ 5mV), $U_{BE_1} = 705mV$ tương ứng với dòng $I_{E_1} = 9mA$, còn khi U_v giảm (- 5mV) $U_{BE_2} = 695mV$, dòng I_{E_2} lúc đó là 6mA. Điện áp colectơ khi đó là:



Hình 3.17. Quan hệ dòng I_E phụ thuộc áp V_{BE} của mạch bazơ – emitơ.

$$U_{C_1} = U_{CC} - I_C R_C \approx 15V - 9mA \cdot 1k\Omega = 6V$$

$$U_{C_2} = 15V - 6mA \cdot 1k\Omega = 9V$$

Kết quả là điện áp ra có biên độ đỉnh tới đỉnh là :

$$U_{C_2} - U_{C_1} = 9V - 6V = 3V_{pp}$$

Trong khi biên độ đỉnh tới đỉnh của điện áp cổng vào là :

$$U_{BE_1} - U_{BE_2} = 705mV - 695mV = 10mV_{pp}$$

Mạch khuếch đại điện áp hình 3.16a đã đạt được một hệ số khuếch đại điện áp khi không tải là:

$$A_v = \frac{U_r}{U_v} = \frac{3V_{pp}}{10mV_{pp}} = 300 \text{ lần} \quad (3.20)$$

đồng thời khi U_v tăng (dương lên) dòng i_c tăng làm U_{CE} giảm và ngược lại, nghĩa là có quan hệ ngược pha giữa điện áp ở cổng ra và ở cổng vào.

b) Điện trở xoay chiều của diốt bazơ – emitơ được xác định bởi hệ thức 3.21 (xem mạch tương đương hình 3.18a)

Từ hệ thức định nghĩa

$$r_e = \frac{U_T}{I_C} \approx \frac{U_T}{I_E} \text{ có } r_e = \frac{25\text{mV}}{I_E} \quad (3.21)$$

Với mạch hình 3.16a ta có

$$r_e = \frac{25\text{mV}}{7,5\text{mA}} = 3,33\Omega$$

c) Sơ đồ tương đương xoay chiều của mạch hình 3.16a được cho trên hình 3.18b là dạng đầy đủ có tính tới các phần tử ngắn mạch C_v , C_E và nguồn một chiều U_{CC} và hình 3.18c là dạng đã thu gọn. Khi thiết lập sơ đồ tương đương cần chú ý các điểm sau:

- Trở kháng của C_v , và của C_E ở tần số của tín hiệu vào.

$$X_{C_v} = \frac{1}{j2\pi f C_v} \rightarrow 0$$

$$X_{C_E} = \frac{1}{j2\pi f C_E} \rightarrow 0$$

- Nội trở của nguồn U_{CC} rất nhỏ nên ở chế độ xoay chiều, có thể coi nguồn là 1 phần tử ngắn mạch.

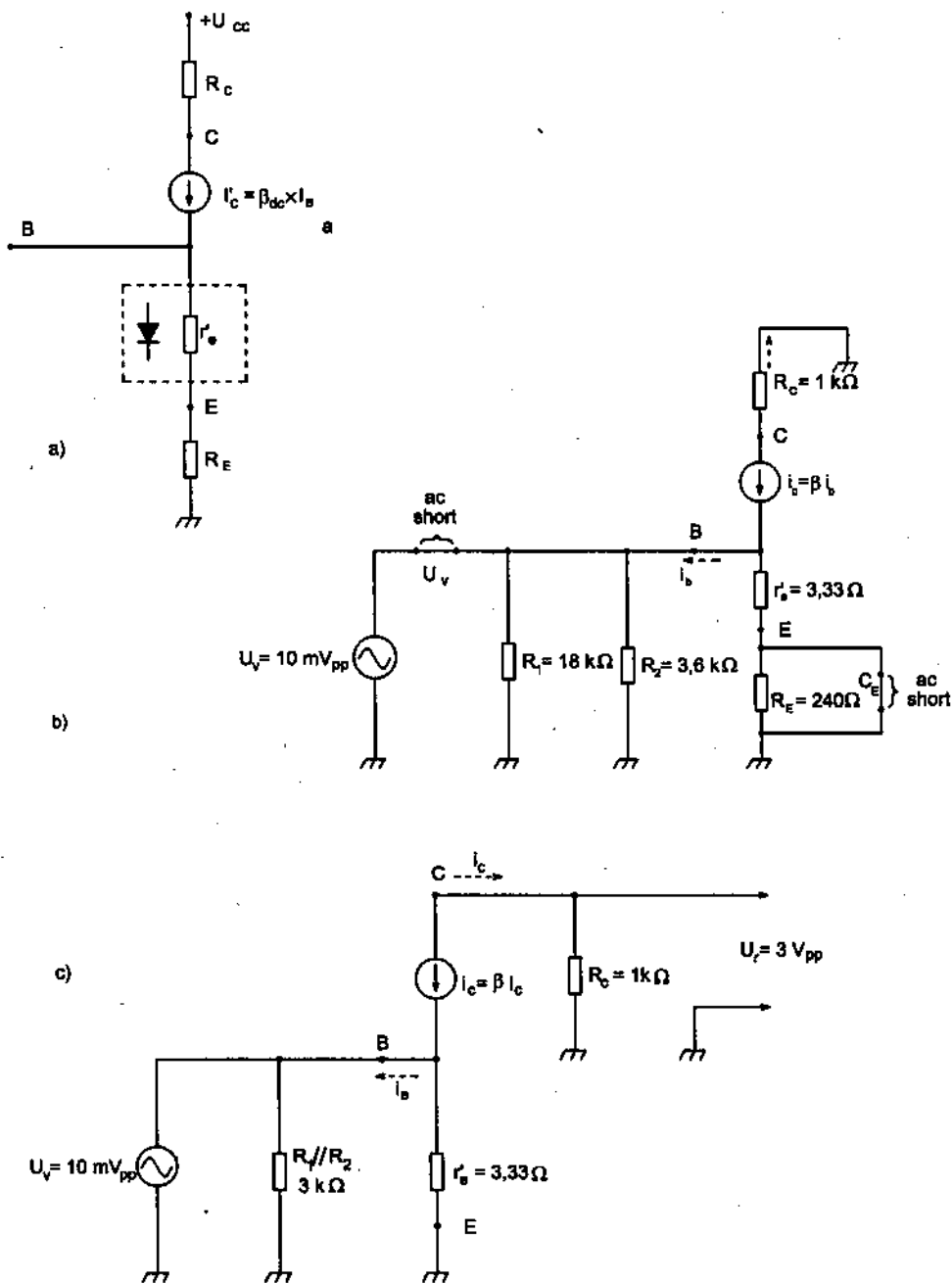
- Diốt emitơ sẽ được thay thế bằng điện trở tương đương r_e có giá trị tính bởi công thức (3.21), (ở đây 25mV là giá trị điện thế nhiệt $U_T = \frac{kT}{q}$ ở nhiệt độ 300K).

- Các điện trở của bộ chia áp R_1 và R_2 thông qua nguồn U_{CC} ngắn mạch được nối song song nhau về xoay chiều.

Theo hệ thức định nghĩa (3.20) hệ số khuếch đại điện áp là:

$$A_v = \frac{U_r}{U_v} \text{ với } U_r = i_C \cdot R_C ; \quad U_v = i_E \cdot r_e$$

nếu xấp xỉ $i_C \approx i_E$ thì $U_v = i_C r_e$



Hình 3.18

- a) Mạch tương đương điện trở xoay chiều của diốt emitor
 b) Mạch tương đương đầy đủ của sơ đồ hình 3.16a
 c) Mạch tương đương thu gọn của 3.18b

Từ đó có hệ số khuếch đại điện áp khi lối ra chưa mắc R_t ($R_t \rightarrow \infty$)

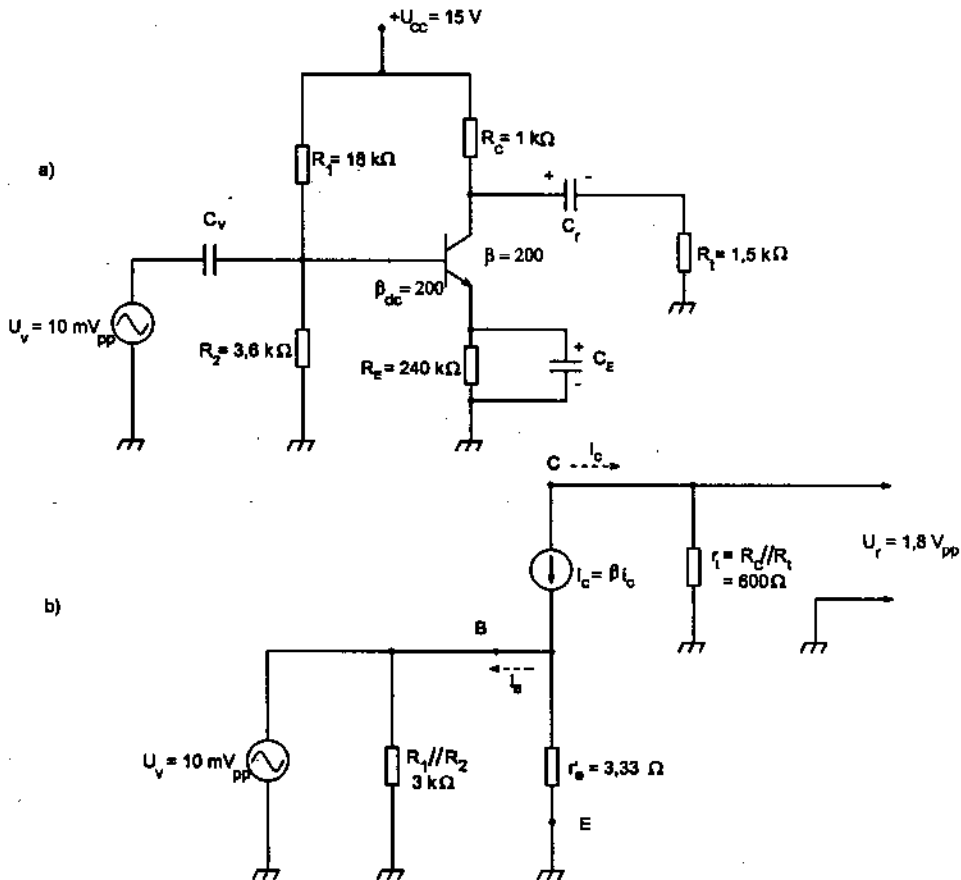
$$A_{v_{\infty}} = \frac{U_r}{U_v} = \frac{i_C \cdot R_C}{i_C \cdot r_e} = \frac{R_C}{r_e} \quad (3.22)$$

$$= \frac{1k\Omega}{3,33\Omega} = 300 \text{ lần}$$

Điện áp xoay chiều tại lối ra (khi chưa mắc tải) là $U_{r(\infty)}$

$$U_{r(\infty)} = A_{v_{(\infty)}} \cdot U_v = 300 \cdot 10mV_{pp} = 3V_{pp}$$

3. Ta hãy xét mạch điện hình 3.16a khi nối với tải tiêu thụ $R_t = 1,5k\Omega$ tại cổng ra qua 1 tụ ghép C_r (ngắn mạch xoay chiều) – hình 3.19.



Hình 3.19

a) Mạch EC khi mắc R_t ; b) Sơ đồ tương đương xoay chiều của mạch 3.19a

Tải xoay chiều của mạch 3.19a là :

$$r_t = R_C // R_L = \frac{R_C \cdot R_L}{R_C + R_L} = \frac{1k\Omega \cdot 1,5k\Omega}{1k\Omega + 1,5k\Omega} \\ = 0,6 k\Omega = 600 \Omega$$

Hệ số khuếch đại điện áp khi có R_L hữu hạn là:

$$A_v = \frac{i_C \cdot r_t}{i_C \cdot r_e} = \frac{r_t}{r_e} = \frac{600\Omega}{3,33\Omega} = 180 \quad (3.23)$$

Khi đó trên R_L ta nhận được điện áp ra bằng:

$$U_r = A_v \cdot U_v = 180 \cdot 10mV_{pp} = 1,8V_{pp}$$

Kết luận: hệ số khuếch đại điện áp A_v hay điện áp ra U_r giảm khi điện trở xoay chiều mạch collector giảm (khi mắc $R_L // R_C$).

4. Xét mạch điện hình 3.20a khi ta tách điện trở R_E thành 2 phần:
 $R_E = R'_E + r_E = 180\Omega + 60\Omega = 240\Omega$

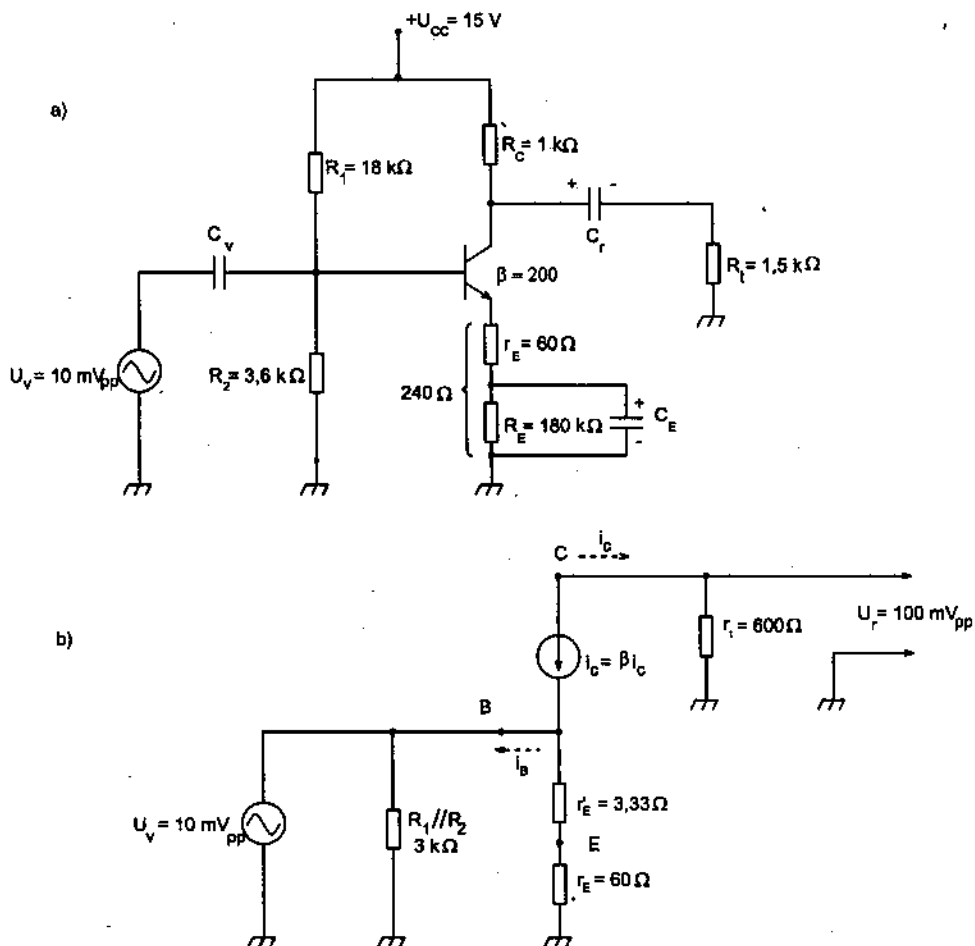
Tụ C_E được nối song song với R'_E nhằm thoát xoay chiều trên R'_E dòng emitter chảy qua r_E gồm cả thành phần 1 chiều và xoay chiều. Khi đó mạch tương đương xoay chiều của 3.20a có dạng hình 3.20b và việc tính hệ số khuếch đại từ mạch tương đương cần được điều chỉnh lại như sau:

$$A_v = \frac{U_r}{U_v} = \frac{i_C \cdot r_t}{r_C(r'_e + r_E)} = \frac{r_t}{r'_e + r_E} \quad (3.24) \\ = \frac{600\Omega}{3,33\Omega + 60\Omega} = 9,47 \text{ lần.}$$

do $r'_e \ll r_E$ có thể viết lại gần đúng $A_v \approx \frac{r_t}{r_E} = 10 \text{ lần}$

Kết quả là việc có hồi tiếp âm (dòng điện xoay chiều) trên r_E làm hệ số khuếch đại điện áp giảm mạnh so với trước khi chưa có hồi tiếp.

5. Ta giả thiết khi làm việc nhiệt độ môi trường tác động lên BJT thay đổi trước tiên làm U_{BE} thay đổi (xem chương 2 – đặc tuyến von ampe của diốt) và do đó r'_e thay đổi từ $3,33\Omega$ đến $6,67\Omega$.



Hình 3.20

(a) Mạch EC khi mắc điện trở r_E tạo hồi tiếp âm dòng xoay chiều

(b) Mạch tương đương của hình 3.20(a) ở chế độ xoay chiều.

* Với mạch hình 3.19a ta nhận được sự thay đổi hệ số khuếch đại A_v :

$$A_v = \frac{r_l}{r_c} = \frac{600\Omega}{6,67\Omega} \approx 90 \text{ lần}$$

nghĩa là $\frac{\Delta A_v}{A_v} \cdot 100\% = \frac{90}{180} = 50\%$

* Với mạch hình 3.20a ta có:

$$A_v = \frac{r_l}{r_E + r_c} = \frac{600\Omega}{60\Omega + 6,67\Omega} \approx 9 \text{ lần}$$

nghĩa là $\frac{\Delta A_v}{A_v} \cdot 100\% = \frac{0,47}{9,47} \approx 4,96\%$

Như vậy là hồi tiếp âm làm tăng độ ổn định tương đối của hệ số khuếch đại điện áp A_v (hay độ mất ổn định của A_v với ví dụ trên đã giảm đi 10 lần) qua đó méo phi tuyến tính cũng giảm.

6. Trở kháng vào và trở kháng ra của các mạch hình 3.19a và 3.20a được xác định như sau:

* Từ hình 3.19a có: $U_v = i_C \cdot r_e' \quad i_v = i_b$

Theo định nghĩa :

$$Z_{v(B)} = \frac{U_v}{i_v} = \frac{i_C \cdot r_e'}{i_B} = \beta \cdot r_e' \quad (3.25)$$

là trở kháng vào nhìn từ cực B vào BJT.

Trở kháng vào chung của tầng EC cần để ý tới các điện trở phân cực R_1 và R_2 . Khi đó Z_v được tính bởi hệ thức (3.26)

$$Z_v = R_1 // R_2 // Z_{v(B)} \quad (3.26)$$

Thay số liệu ở mạch 3.19b ta có

$$Z_{v(B)} = \beta \cdot r_e' = 200 \cdot 3,33\Omega = 667\Omega$$

$$Z_v = 667\Omega // 18k\Omega // 3,6k\Omega = 545,6\Omega$$

Nghĩa là trở kháng vào của mạch khuếch đại mắc EC tương đối nhỏ.

* Từ hình 3.20b ta có:

$$Z_{v(B)} = \beta(r_e' + r_E)$$

$$= 200(3,33\Omega + 60\Omega) = 12,67k\Omega$$

$$Z_v = 12,67\Omega // 18k\Omega // 3,6k\Omega = 2,425k\Omega$$

Kết quả là nhờ có r_E trở kháng vào của mạch 3.20a tăng lên 5 lần so với mạch 3.19a.

* Trở kháng ra được tính theo định nghĩa từ mạch collector nhìn vào (hình 3.19b, 3.20b) ta có

$$Z_r \approx R_C = 1k\Omega.$$

* Khi nối nguồn tín hiệu U_i có nội trở R_{ng} , do mắc nối tiếp với Z_v nên tín hiệu xoay chiều sẽ bị suy hao trên bộ chia ở cổng vào gồm R_{ng} và Z_v .

Kết quả là với mạch hình 3.19a ảnh hưởng của R_{ng} tới cổng vào mạnh hơn (do có Z_v nhỏ) so với ảnh hưởng của cùng R_{ng} tới mạch hình 3.20a.

3.4.2. Tầng khuếch đại mắc colectơ chung (CC)

Tầng khuếch đại mắc CC thường dùng để khuếch đại dòng điện và khuếch đại công suất, hệ số khuếch đại điện áp của nó (sẽ chứng minh dưới đây) xấp xỉ bằng 1. Tín hiệu ra lấy trên emitor luôn cùng pha với tín hiệu vào trên bazơ nên nó còn có tên gọi là bộ lặp emitor. Các tính chất quan trọng khác như trở kháng vào tương đối lớn và trở kháng ra tương đối nhỏ rất phù hợp với vai trò là 1 bộ khuếch đại đệm với nguồn tín hiệu hay đệm với tải tiêu thụ.

1. Ta bắt đầu bằng việc xác định chế độ 1 chiều của mạch khuếch đại mắc kiểu CC hình 3.21a.

Điện áp cực bazơ :

$$\begin{aligned} U_B &= \frac{R_1}{R_1 + R_2} \cdot U_{CC} \\ &= \frac{5,6k\Omega}{4,7k\Omega + 5,6k\Omega} \cdot 15V = 8,15V \end{aligned}$$

Điện áp 1 chiều trên emitor :

$$\begin{aligned} U_E &= U_B - U_{BE} \\ &= 8,15V - 0,7V = 7,45V \end{aligned}$$

Dòng 1 chiều trên emitor :

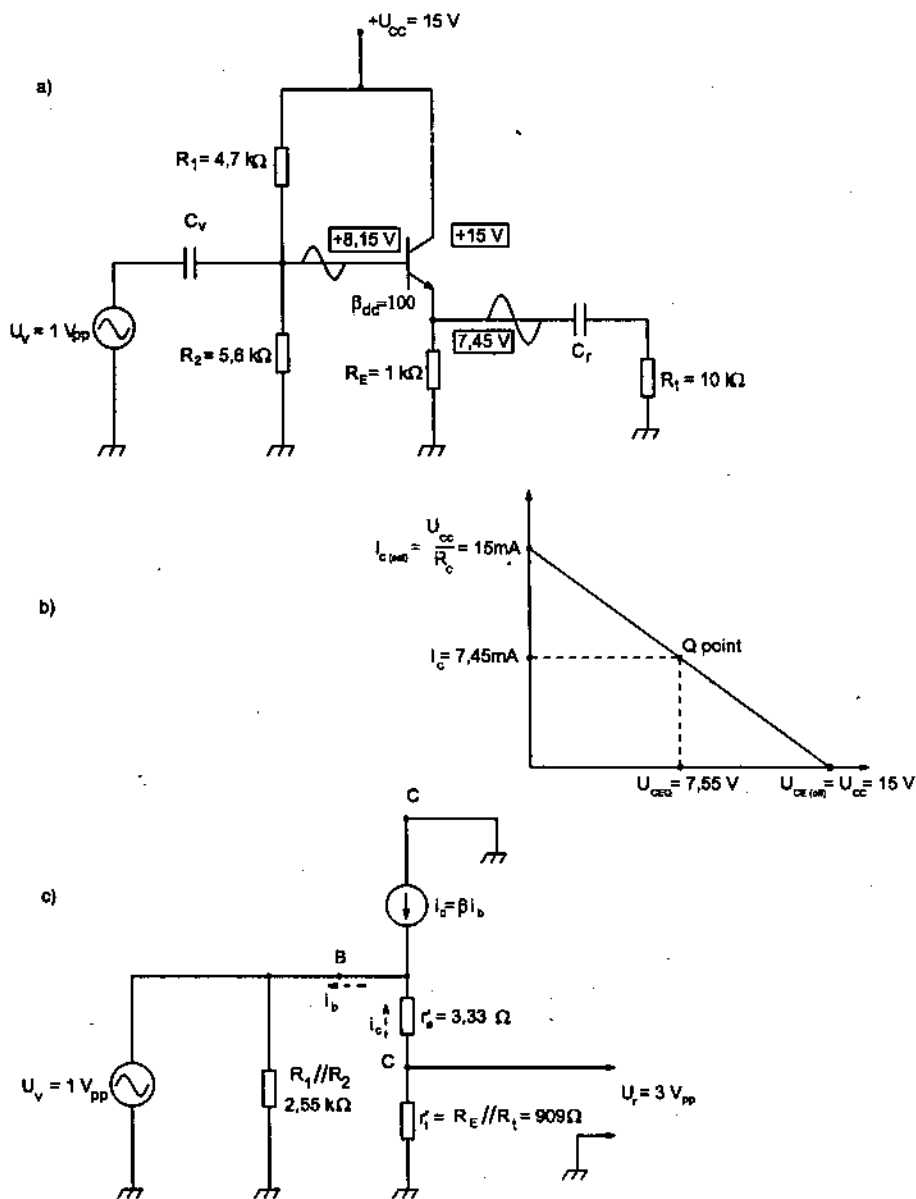
$$I_E = \frac{U_E}{R_E} = \frac{7,45V}{1k\Omega} = 7,45mA$$

$$I_C \approx I_E = 7,45mA$$

Từ đây điện áp colectơ emitor là:

$$U_{CE} = U_{CC} - U_E = 15V - 7,45V = 7,55V$$

Chú ý rằng điện áp 1 chiều trên colectơ bằng U_{CC} do được nối trực tiếp.



Hình 3.21.

a) Mạch nguyên lý CC ; b) Chế độ 1 chiều ; c) Sơ đồ tương đương xoay chiều

Các điểm giới hạn của đường tải 1 chiều xác định bởi:

$$I_{C(\text{ngm})} = \frac{U_{CC}}{R_E} = \frac{15V}{1k\Omega} = 15mA$$

$$U_{CE(\text{hm})} = U_{CC} = 15V$$

Các thông số 1 chiều được cho trên đồ thị hình 3.21b.

2. Chế độ xoay chiều khi mắc $U_v = 1V_{pp}$ và $R_t = 10k\Omega$.

a) Mạch điện tương đương xoay chiều cho trên hình 3.21c

Ở đây điện trở xoay chiều của điốt emitơ :

$$r_e' = \frac{25mV}{I_E} = \frac{25mV}{7,45mA} = 3,35\Omega$$

r_t là tải xoay chiều trong mạch emitơ xác định bởi:

$$r_t = R_E // R_t = \frac{R_E \cdot R_t}{R_E + R_t} = \frac{1k\Omega \cdot 10k\Omega}{1k\Omega + 10k\Omega} = 909\Omega$$

b) Tính hệ số khuếch đại điện áp :

Từ mạch tương đương hình 3.21c ta có:

$$U_r = i_e \cdot r_t$$

$$U_v = i_e(r_e' + r_t)$$

$$\text{hay } A_v = \frac{U_r}{U_v} = \frac{i_e \cdot r_t}{i_e(r_e' + r_t)} = \frac{r_t}{r_e' + r_t} \quad (3.28)$$

chú ý rằng $r_e' \ll r_t$ thì $A_v \approx \frac{r_t}{r_t} = 1$

Trong mạch 3.21a có:

$$A_v = \frac{909\Omega}{3,35\Omega + 909\Omega} = 0,996$$

khi chưa mắc $R_t = 10k\Omega$ thì

$$A_{v(\infty)} = \frac{1k\Omega}{3,35\Omega + 1k\Omega} = 0,996$$

Nghĩa là hiệu ứng mắc tải R_t hữu hạn không ảnh hưởng tới $A_v \approx 1$.

Hệ số khuếch đại dòng điện và hệ số khuếch đại công suất:

$$A_i = \frac{i_r}{i_v} \approx \frac{i_c}{i_b} = \beta$$

$$A_p = A_v \cdot A_i = 1 \cdot \beta = \beta$$

c) Trở kháng vào nhìn từ cực bazơ :

$$Z_{v(B)} = \frac{U_v}{i_v} = \frac{i_c(r'_e + r_i)}{i_b}$$

(với $U_v = i_c(r'_e + r_i) \approx i_c(r'_e + r_i)$; $i_v = i_b$)

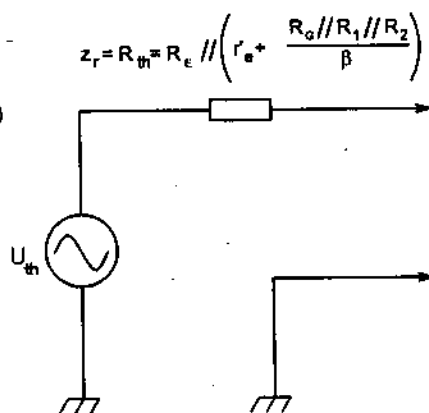
$$Z_{v(B)} \approx \beta(r'_e + r_i) \quad (3.29)$$

$$Z_v = Z_{v(B)} // R_1 // R_2 \quad (3.30)$$

với mạch 3.21a theo 3.29 và 3.30 có

$$Z_{v(B)} \approx 100(3,35\Omega + 909\Omega) = 91,23k\Omega$$

$$Z_v = 91,23k\Omega // 4,7k\Omega // 5,6k\Omega = 2,48 k\Omega.$$



Hình 3.22

Trở kháng ra nhìn từ mạch emitter theo mạch tương đương hình 3.21c có:

$$Z_r = R_E // \left(r'_e + \frac{R_{ng} // R_1 // R_2}{\beta} \right) \quad (3.31)$$

Có thể biểu diễn theo định lý Thevenin về nguồn tương đương kết quả (3.31) trên hình 3.22. Cũng từ hệ thức (3.31) thấy rõ Z_r tương đối nhỏ và do cụm điện trở r'_e nối tiếp với số hạng thứ hai có giá trị tương đương r'_e quyết định.

3.4.3. Tầng khuếch đại Darlington

Hình 3.23 là 1 biến dạng của tầng CC ghép 1 cặp tranzito T_1 và T_2 liên tiếp thường được gọi là kiểu mắc Darlington. Ưu điểm cơ bản của mạch là có trở kháng vào rất lớn, trở kháng ra nhỏ và hệ số khuếch đại rất lớn.

$$\beta_{tổng} = \beta_1 \cdot \beta_2 = 200 \cdot 200 = 40.000 \quad (3.32)$$

1. Chế độ 1 chiều :

$$U_{B1} = \frac{R_2}{R_1 + R_2} \cdot U_{CC} = \frac{2,2M\Omega}{1M\Omega + 2,2M\Omega} = 13,75V$$

$$U_{B2} = U_{B1} - 2U_{BE} = 13,75V - 1,4V = 12,35V$$

Dòng emitor của T_2 :

$$I_{E_2} = \frac{U_{E_2}}{R_E} = \frac{12,35V}{1k\Omega} = 12,35mA$$

$$I_{E_1} = \frac{I_{E_2}}{\beta_2} = \frac{12,35mA}{200} = 61,75\mu A$$

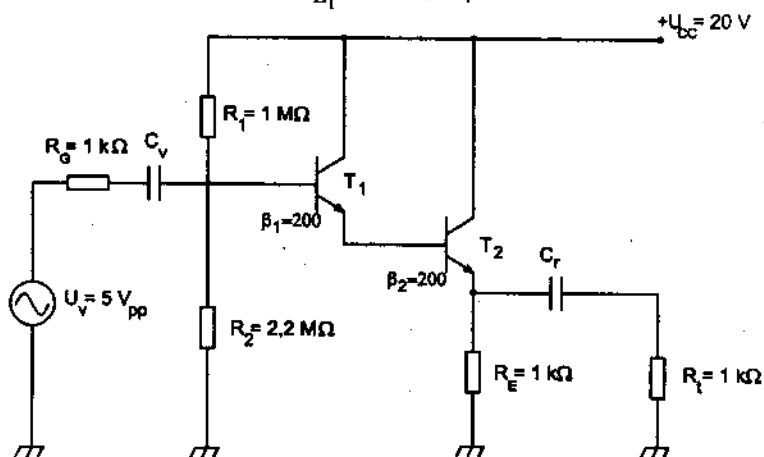
2. Chế độ xoay chiều :

- Điện trở xoay chiều của điốt emitor T_2 :

$$r_{e_2} = \frac{25mV}{I_{E_2}} = \frac{25mV}{12,35mA} = 2,02\Omega$$

- Điện trở xoay chiều của điốt emitor T_1 :

$$r_{e_1} = \frac{25mV}{I_{E_1}} = \frac{25mV}{61,75\mu A} = 404,85\Omega$$



Hình 3.23. Bộ khuếch đại Darlington

- Tải xoay chiều $r_t = R_E // R_t$

$$= 1k\Omega // 1k\Omega = 0,5k\Omega = 500\Omega$$

- Trở kháng vào nhìn từ bazơ của T_2 : theo hệ thức (3.29):

$$\begin{aligned} Z_{v(B_2)} &= \beta_2(r_{e_2} + r_t) \\ &= 200(2,02\Omega + 500\Omega) = 100,4k\Omega \end{aligned}$$

giá trị $Z_{v(B_2)}$ chính là tải tương đương xoay chiều của T_1 :

$$r_{t(1)} = Z_{v(B_2)}$$

do đó:

$$\begin{aligned}Z_{v(B_1)} &= \beta_1 [r_{e_1} + Z_{v(B_2)}] \\&= 200 (404,85\Omega + 100,4k\Omega) \\&= 20,16 M\Omega\end{aligned}$$

Có thể xác định theo hệ thức gần đúng

$$\begin{aligned}Z_{v(B_1)} &= \beta_1 \cdot \beta_2 \cdot r_t \\&= 40.000 \cdot 500\Omega = 20M\Omega\end{aligned} \quad (3.33)$$

Trở kháng vào của mạch hình 3.23

$$\begin{aligned}Z_v &= Z_{v(B_1)} // R_1 // R_2 = \\&= 20,16M\Omega // 1M\Omega // 2,2 M\Omega \\&= 664,8k\Omega\end{aligned}$$

Hiệu ứng ghép nguồn có nội trở $R_{ng} = 1k\Omega$ làm điện áp vào cực B_1 là:

$$\begin{aligned}U_{v(B)} &= \frac{Z_v}{R_{ng} + Z_v} \cdot U_v \\&= \frac{664,8k\Omega}{1k\Omega + 664,8k\Omega} \cdot 5V_{pp} = 4,99V_{pp}\end{aligned}$$

3.4.4. Tầng khuếch đại mắc bazơ chung (BC)

So với tầng EC và CC, tầng mắc BC ít dùng hơn, nó cho phép nhận được hệ số khuếch đại điện áp và hệ số khuếch đại công suất cao nhưng hệ số khuếch đại dòng điện lại nhỏ hơn 1. Trở kháng vào quá nhỏ là 1 nhược điểm lớn của tầng mắc BC (là nguyên nhân chính dẫn tới nó ít được sử dụng hơn). Việc sử dụng tầng BC thích hợp với các nguồn tín hiệu có nội trở thấp (tương đương như điện trở ra của tầng mắc CC) và thích hợp ở vùng tần số làm việc cao do tần số giới hạn trên của hệ số α cao hơn của hệ số β nhiều lần.

Hình 3.24a là mạch điện nguyên lý 1 tầng mắc BC, sơ đồ tương đương 1 chiều cho trên hình 3.24b và mạch tương đương xoay chiều cho trên hình 3.24c.

1. Chế độ 1 chiều của mạch hình 3.24a

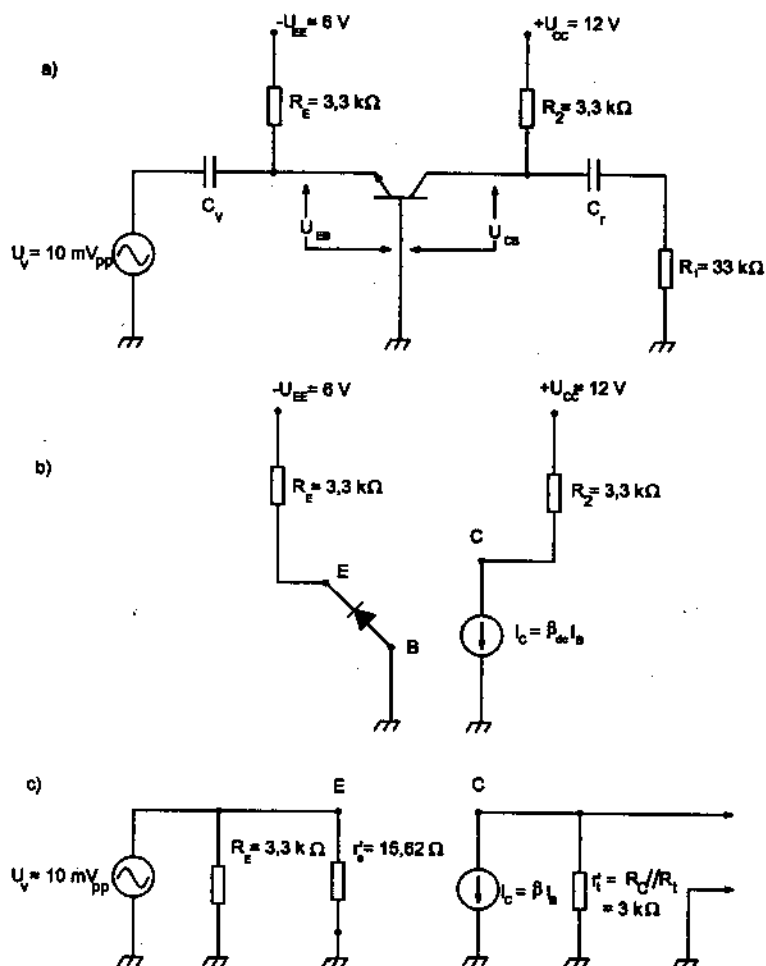
Dòng emitter 1 chiều xác định bởi hệ thức (3.34)

$$I_E = \frac{U_{EE} - U_{CE}}{R_E} = \frac{6V - 0,7V}{3,3k\Omega} = 1,6mA \approx I_C$$

(chú ý điện áp 1 chiều trên emitter $U_E = -0,7V$ so với $U_B = 0V$)

Điện áp 1 chiều giữa collector và bazơ là:

$$\begin{aligned} U_{CB} &= U_{CC} - I_C R_C \\ &= 12V - (1,6mA \cdot 3,3k\Omega) = 12V - 5,28V \\ &= 6,72V \end{aligned}$$



Hình 3.24

- a) Mạch điện nguyên lý tầng khuếch đại BC ;
- b) Sơ đồ tương đương 1 chiều ;
- c) Sơ đồ tương đương xoay chiều

$$\begin{aligned}\text{Dòng ngắn mạch } I_{C(\text{ngm})} &= \frac{U_{CC} + |V_{EE}|}{R_C + R_E} \\ &= \frac{12\text{V} + 6\text{V}}{3,3\text{k}\Omega + 3,3\text{k}\Omega} = 2,73\text{mA}\end{aligned}$$

$$\text{Điện áp hở mạch } U_{CB(\text{hm})} = V_{CC} = +12\text{V}$$

2. Chế độ xoay chiều khi tác động tín hiệu điện áp $U_v = 10\text{mV}_{pp}$.

- Điện trở xoay chiều của diốt emitter :

$$r_e' = \frac{25\text{mV}}{I_E} = \frac{25\text{mV}}{1,6\text{mA}} = 15,62\Omega$$

- Tải xoay chiều :

$$\begin{aligned}r_t &= R_C // R_L = 3,3\text{k}\Omega // 33\text{k}\Omega \\ &= 3\text{k}\Omega\end{aligned}$$

- Hệ số khuếch đại điện áp :

$$U_r = i_c \cdot r_t$$

$$U_v = i_e \cdot r_e' \approx i_c r_e'$$

$$A_v = \frac{U_r}{U_v} = \frac{i_c \cdot r_t}{i_c r_e'} = \frac{r_t}{r_e'}$$

$$= \frac{3\text{k}\Omega}{15,62\Omega} = 192$$

$$\begin{aligned}\text{Điện áp ra: } U_r &= A_v \cdot U_v = 192 \cdot 10\text{mV}_{pp} \\ &= 1,92\text{V}_{pp}\end{aligned}$$

• Tầng khuếch đại BC không làm đảo pha tín hiệu, do tín hiệu vào đặt tới cực E nếu có cực tính dương sẽ làm dòng collector giảm, do đó điện áp trên R_C giảm theo và điện áp trên collector sẽ tăng lên, nghĩa là điện áp xoay chiều ở lối vào (giữa E và B) và ở lối ra (giữa C và B) biến thiên cùng pha nhau.

• Trở kháng vào của mạch BC nhìn từ cực E vào mạch (xem sơ đồ tương đương xoay chiều hình 3.24c)

$$Z_{v(E)} = \frac{U_v}{i_v} = \frac{i_e r_e'}{i_e} = r_e'$$

Từ lối vào ta có $Z_v = Z_{v(E)} // R_E = r_e' // R_E$

tuy nhiên vì $R_E = 3,3k\Omega \gg r_e'$ nên

$$Z_v \approx Z_{v(E)} = r_e' = 15,62\Omega$$

Nếu tính chính xác ta có:

$$Z_v = 3,3k\Omega // 15,62\Omega = 15,54\Omega$$

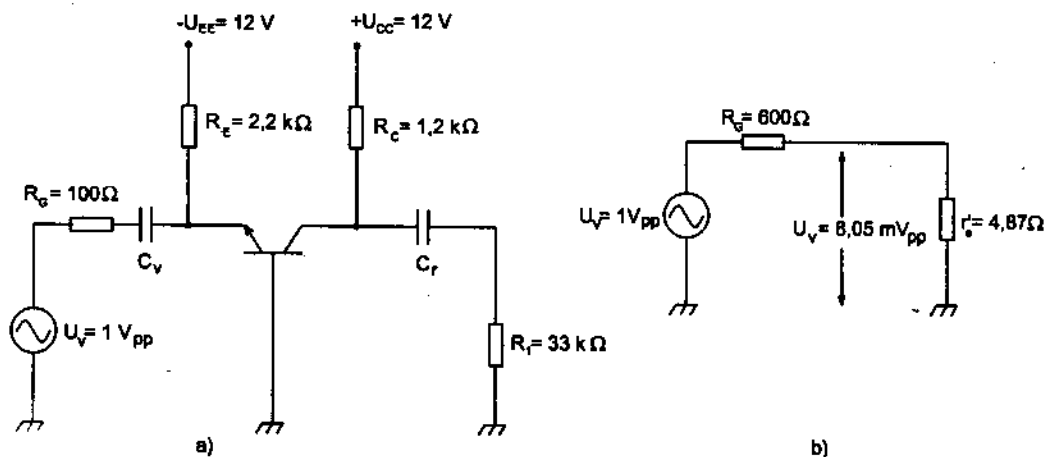
Rõ ràng mạch BC cho kết quả là trở kháng vào nhỏ nhất trong 3 kiểu mắc.

• Xét mạch hình 3.25a, ta hãy tính điện áp xoay chiều tại lối ra :

$$I_E = \frac{U_{EE} - U_{BE}}{R_E} = \frac{12V - 0,7V}{2,2k\Omega} = 5,13mA$$

Điện trở xoay chiều của diốt emitơ là:

$$r_e' = \frac{25mV}{I_E} = \frac{25mV}{5,13mA} = 4,87\Omega$$



Hình 3.25. Ảnh hưởng của $R_{nguồn}$ tới mạch BC

Tải xoay chiều của mạch hình 3.25a là

$$r_t = R_C // R_T = 1,2k\Omega // 3,3k\Omega = \frac{1,2k\Omega \cdot 3,3k\Omega}{1,2k\Omega + 3,3k\Omega} = 880\Omega$$

Hệ số khuếch đại điện áp bằng:

$$A_v = \frac{r_t}{r_e'} = \frac{880\Omega}{4,87\Omega} = 180,7$$

- Với nguồn tín hiệu có nội trở $R_{ng} = 600\Omega$ cho ta mạch tương đương xoay chiều ở cổng vào trên hình 3.25b.

Khi đó điện áp đặt vào cực E (trên điện trở $Z_v = r_e'$ của mạch BC) là:

$$U_{v(E)} = \frac{U_v}{R_{ng} + r_e} \cdot r_e$$

$$= \frac{1V_{pp}}{600\Omega + 4,87\Omega} \cdot 4,87\Omega = 8,05mV_{pp}$$

Ta nhận được điện áp ra trên mạch colectơ là:

$$U_r = A_v \cdot U_{v(E)}$$

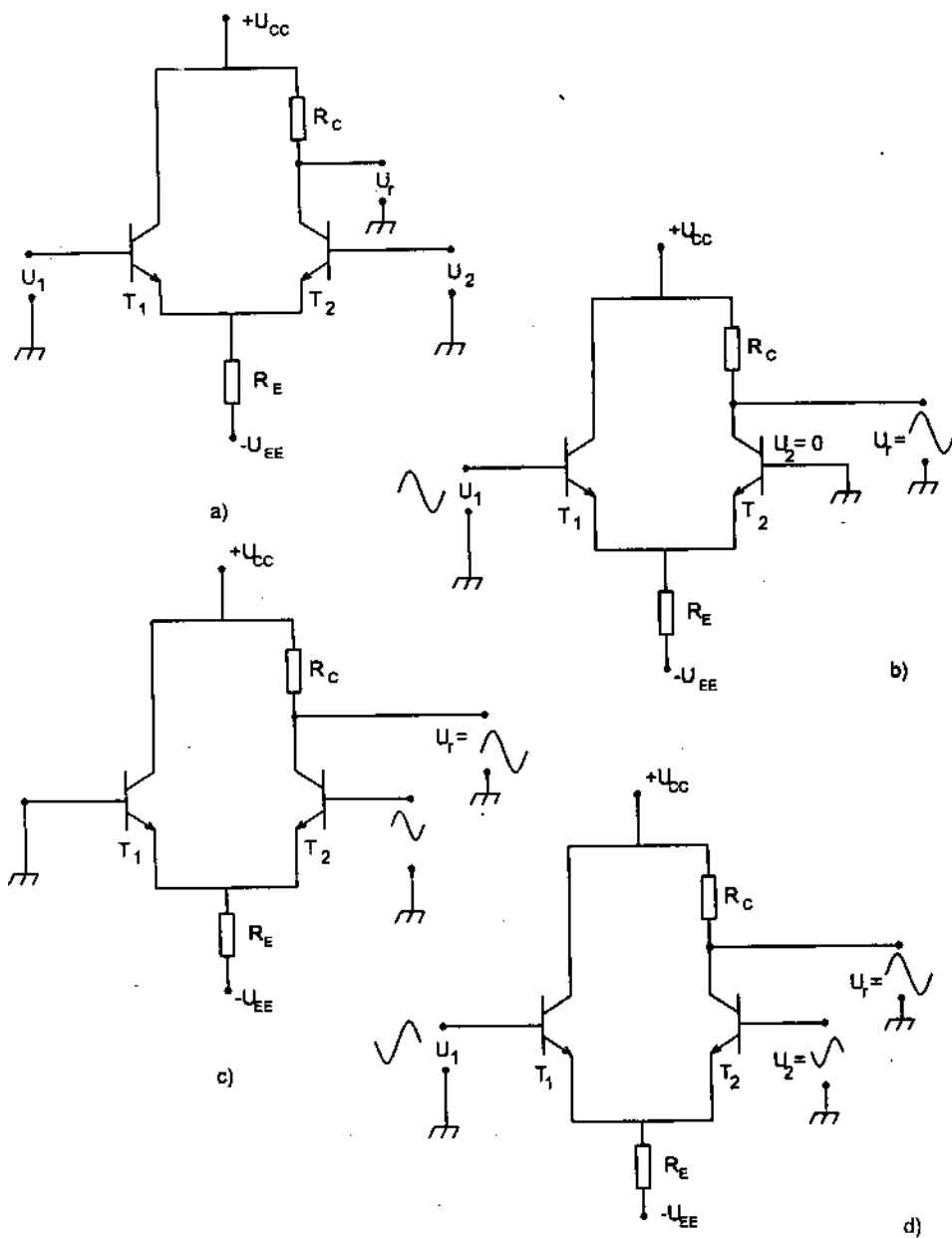
$$= 180,7 \cdot 8,05mV_{pp} = 1,45V_{pp}$$

Kết luận : do $Z_v \approx r_e'$ quá nhỏ, tăng khuếch đại mắc BC mặc dù có hệ số khuếch đại điện áp đủ lớn ($A_v = 180,7$ lần) nhưng tại mạch vào, tín hiệu đã bị suy giảm trên nội trở nguồn $R_{ng} = 600\Omega$ mất 99% chỉ còn 1% được đưa tới emitor để mạch khuếch đại, nhược điểm của BC được thấy rõ qua việc phân tích mạch 3.25.

3.5. MẠCH KHUẾCH ĐẠI ĐIỆN ÁP KIỂU VI SAI

1. Mạch khuếch đại vi sai thường là tầng đầu tiên của vi điện tử tuyến tính (xem chương 5) và tính chất của tầng khuếch đại vi sai sẽ quyết định các tính chất cơ bản của vi điện tử tuyến tính (IC tuyến tính) có thể tóm tắt các tính chất cơ bản của 1 tầng khuếch đại vi sai là:

- Có cấu trúc đối xứng với các tham số của T_1 và T_2 giống nhau.
- Có thể khuếch đại các tín hiệu có dải tần số từ 0Hz (1 chiều) tới 1 tần số có giới hạn khoảng 10^6 Hz.
- Thường có 2 cổng vào và 1 cổng ra (hình 3.26a) với tải là điện trở colectơ R_C hay tốt hơn là 1 tranzito nguồn dòng điện, tương tự điện trở emitor R_E cũng có thể được thay thế bởi 1 nguồn ổn dòng.
- Chỉ khuếch đại các thành phần là hiệu số giữa 2 tín hiệu vào không khuếch đại các thành phần cùng dấu và cùng độ lớn (thành phần đồng pha) tác động tới 2 cổng vào, tính chất này gọi là khả năng chống (nén) nhiễu đồng pha.



Hình 3.26. Tầng khuếch đại vi sai

a) Mạch điện nguyên lý với 2 cổng vào và 1 cổng ra

b) Sử dụng đầu vào không đảo ($U_2 = 0$)

c) Sử dụng đầu vào có đảo pha ($U_1 = 0$)

d) Sử dụng lối vào đối xứng $U_1, U_2 \neq 0$

Từ hình 3.26b và c thấy rõ: Cổng vào của T_1 gọi là lối vào không đảo pha vì khi đó tín hiệu ra cùng pha với tín hiệu vào, cổng vào của T_2 gọi là lối vào có đảo pha vì tín hiệu ra lúc này (lấy trên collector của T_2) ngược pha với tín hiệu vào. Nếu tác động vào bazơ của T_1 điện áp U_1 , bazơ của T_2 điện áp U_2 thì khi đó điện áp ra xác định bởi hệ thức (3.25) (xem hình 3.26d)

$$U_r = A_d (U_1 - U_2) \quad (3.35)$$

Với A_d gọi là hệ số khuếch đại điện áp vi sai.

Khi $U_1 = U_2 = 0V$, lối ra có điện áp bằng $U_C = U_{CC} - I_C R_C$

2. Phân tích chế độ 1 chiều tăng khuếch đại vi sai :

Trên hình 3.27a cả hai bazơ của T_1 và T_2 được nối đất qua điện trở $R_{B1} = R_{B2} = 1k\Omega$ điều này là bắt buộc để điện thế 1 chiều U_B xấp xỉ $0V$, nếu không tranzito với mạch bazơ hở sẽ ở chế độ cắt dòng ($I_B = I_C = 0$).

Trong trường hợp lý tưởng T_1 và T_2 có tham số giống hệt nhau.

Dòng điện 1 chiều qua điện trở emitor R_E (thường gọi là dòng chuỗi) được tính theo hệ thức (3.36)

$$I_o = \frac{|U_{EE}| - U_{BE}}{R_E} \quad (3.36)$$

với $U_{BE} = 0,7V$ có:

$$I_o = \frac{15V - 0,7V}{10k\Omega} = 1,43mA$$

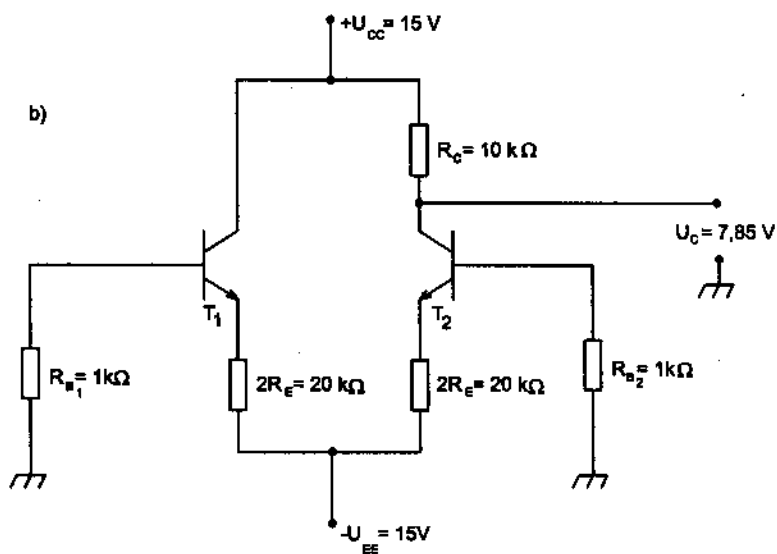
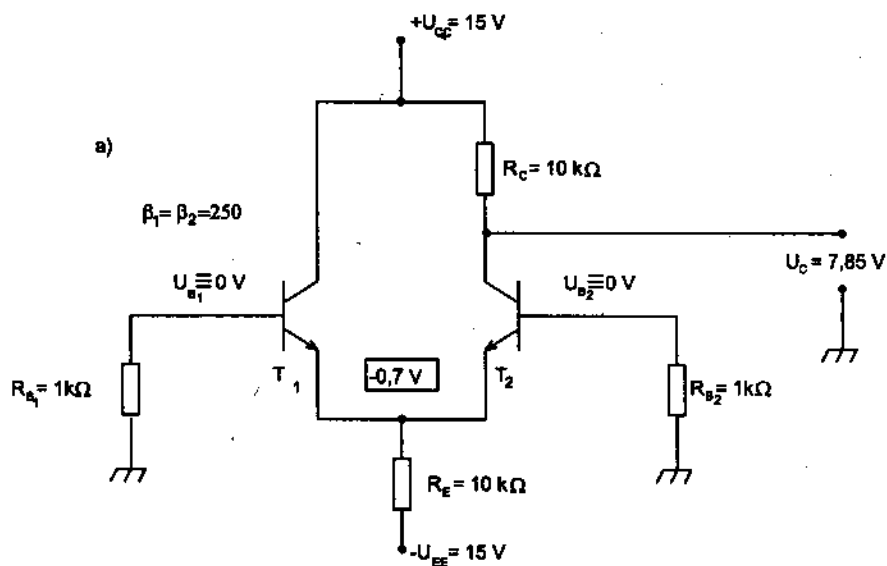
Từ đó dòng emitor của mỗi tranzito là:

$$I_{E1} = I_{E2} = I_E = \frac{I_o}{2} \quad \text{hay} \quad I_E = \frac{|U_{EE}| - U_{BE}}{2R_E} \quad (3.37)$$

Từ hệ thức (3.37) có thể vẽ mạch tương đương hình 3.27b trong đó mỗi tranzito T_1 và T_2 có 1 điện trở emitor riêng có trị số là $2R_E = 20k\Omega$

$$I_{E1} = I_{E2} = \frac{I_o}{2} = \frac{1,43mA}{2} = 715\mu A$$

hay
$$I_{E1} = I_{E2} = \frac{15V - 0,7V}{2.10k\Omega} = 715\mu A \text{ theo (3.37)}$$



Hình 3.27.

Tăng khuếch đại vi sai ở chế độ tĩnh

Điện áp 1 chiều trên collector là:

$$\begin{aligned}U_C &= U_{CC} - I_C R_C \text{ với gần đúng } I_C \approx I_E \text{ có:} \\&= 15V - 715\mu A \cdot 10k\Omega \\&= 15V - 7,15V = 7,85V\end{aligned}$$

Điện thế 1 chiều này sẽ tồn tại ngay cả khi hai bazơ của T_1 và T_2 có cùng mức điện thế, thể hiện tính chất nén (chống nhiễu) đồng pha của cấu trúc đang xét.

Điện thế trên các cực bazơ B_1 và B_2 nếu tính chính xác bằng:

$$\begin{aligned}I_B &= \frac{I_C}{\beta} = \frac{715\mu A}{250} = 2,86\mu A \\U_{B_1} &= U_{B_2} = I_B R_B = 2,86\mu A \cdot 1k\Omega = 2,86mV\end{aligned}$$

tuy nhiên vì chúng quá nhỏ nên có thể coi $U_{B_1} = U_{B_2} \approx 0V$.

3. Phân tích chế độ xoay chiều của tầng khuếch đại vi sai :

Hệ số khuếch đại vi sai :

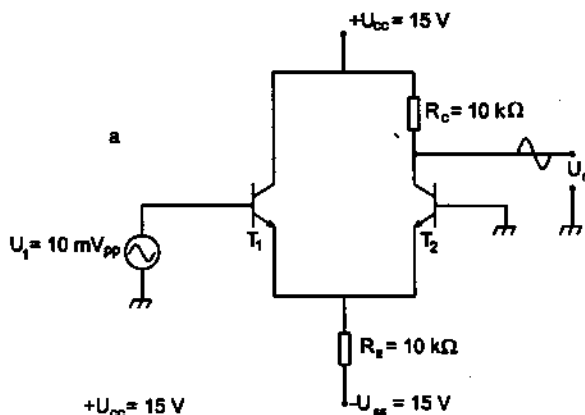
Xét mạch hình 3.28a ở đó tác động điện áp vào U_1 tới cổng vào Bazơ của T_1 , cổng vào còn lại nối tới 0V. Để việc phân tích rõ ràng hơn, ta vẽ lại mạch hình 3.28a thành mạch hình 3.28b khi có T_1 là 1 tầng khuếch đại đơn mắc CC và T_2 là 1 tầng khuếch đại đơn tiếp theo mắc BC. Điện áp lối ra sẽ cùng pha với U_1 vì cả hai tầng CC và BC mắc liên tiếp nhau đều không đảo pha (vì lý do này cổng vào T_1 gọi là cổng vào không đảo pha). Sơ đồ tương đương xoay chiều của mạch hình 3.28a được vẽ trên hình 3.28c và khi có điều kiện $R_E \gg r_{e2}$ đưa về mạch thu gọn hình 3.28d. Vì đối xứng tham số của T_1 và T_2 ta có $I_{E_1} = I_{E_2}$

$$\begin{aligned}\text{do đó } r_{e_1} &= r_{e_2} = \frac{25mV}{I_{E_1}} = \frac{25mV}{I_{E_2}} \\&= \frac{25mV}{715\mu A} \approx 35\Omega\end{aligned}$$

$$U_v = 2i_c r_e'$$

$$U_r = i_c R_C$$

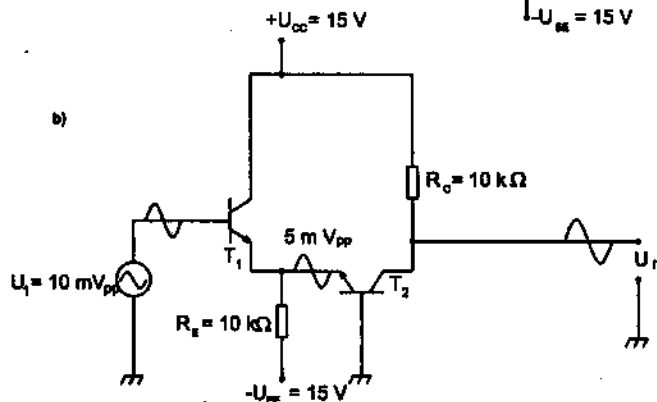
a)



Hình 3.28

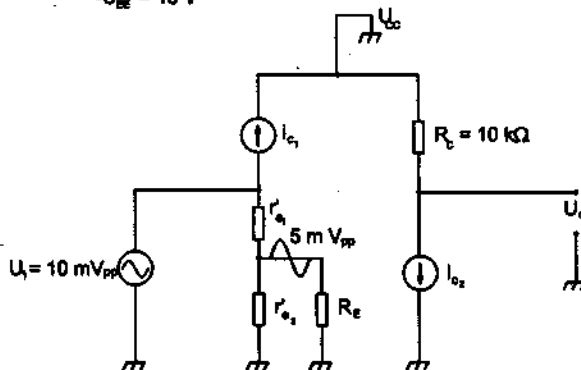
(a) Tầng khuếch đại vi sai khi tác động không đối xứng
 $U_1 = 10 \text{ mVpp}$
 $U_2 = 0$

b)



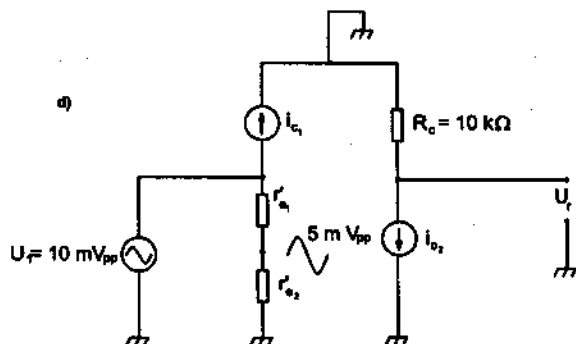
(b) Vẽ lại mạch 3.28a trong đó T_1 mắc CC; T_2 mắc BC.

c)



(c) Mạch tương đương xoay chiều của mạch hình 3.28a

d)



(d) Mạch tương đương thu gọn của hình 3.28a khi $R_E \gg r_{e2}$

hệ số khuếch đại vi sai

$$A_d = \frac{U_r}{U_v} = \frac{i_c R_C}{2i_c r_e}$$

$$A_d = \frac{R_C}{2r_e} \quad (3.38)$$

Thay các giá trị số vào (3.38) ta có:

$$A_d = \frac{10k\Omega}{2,35\Omega} = 142,86$$

Điện áp ra xoay chiều sẽ bằng:

$$U_r = A_d \cdot U_v = 142,86 \cdot 10mV_{pp} = 1,42 V_{pp}$$

Hoàn toàn tương tự nếu tác động tại cổng vào bazơ T_2 điện áp U_2 , cổng vào T_1 nối 0V ta sẽ nhận được hệ số khuếch đại vi sai tính đối với cổng vào đảo pha:

$$A_d = -\frac{R_C}{2r_e} \quad (3.39)$$

Khi tác động đồng thời U_1 và U_2 tại cổng vào tương ứng, điện áp tại cổng ra tính bởi hệ thức (3.40)

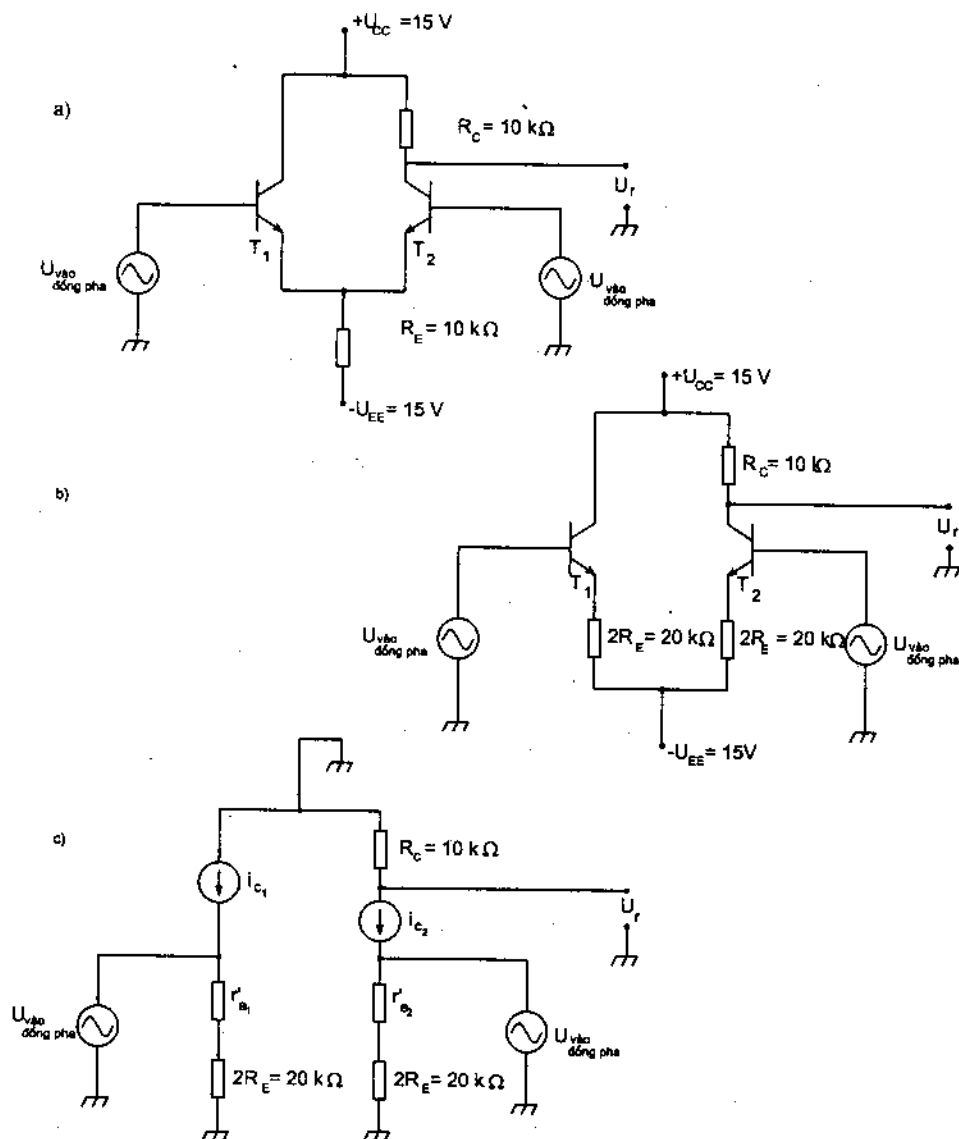
$$U_r = \frac{R_C}{2r_e} (U_1 - U_2) \quad (3.40)$$

lưu ý khi $U_1 - U_2 = 0$, điện áp tại cổng ra khi đó $U_{ro} = U_C = 7,85V$ với mạch hình 3.28a và giá trị điện áp tổng cộng tại lối ra là $U_r + U_{ro}$.

b) Hệ số khuếch đại đồng pha: Xét mạch hình 3.29a trong đó các điện áp tín hiệu tác động vào 2 cổng vào có cùng trị số và cùng pha nhau ta gọi chúng là các điện áp đồng pha (U_v đồng pha), tương tự trước đây vì $I_{E1} = I_{E2} = \frac{1}{2} I_o$ nên có thể tách điện trở R_E như mạch hình 3.29b và sơ đồ tương đương xoay chiều tương ứng ở hình 3.29c. Từ đó ta có :

$$U_r = i_c R_C$$

$$U_v \text{ đồng pha} = i_c (r_e' + 2R_E)$$



Hình 3.29. a) Mạch khảo sát hệ số khuếch đại đồng pha
b) Mạch điện tương đương
c) Sơ đồ tương đương xoay chiều

Hệ số khuếch đại đồng pha được định nghĩa :

$$A_{\text{đồng pha}} = \frac{i_c R_C}{i_c (r'_e + 2R_E)} \text{ hay } A_{\text{đồng pha}} = \frac{R_C}{2R_E} \quad (3.41)$$

vì $r'_e \ll 2R_E$

Với $R_C = 10k\Omega$; $R_E = 10k\Omega$ ta có:

$$A_{\text{đồng pha}} = \frac{R_C}{2R_E} = \frac{10k\Omega}{20k\Omega} = 0,5$$

Hệ số nén đồng pha N được định nghĩa bởi hệ thức (3.42)

$$N = \frac{A_d}{A_{\text{đồng pha}}} \quad (3.42)$$

Với mạch 3.29a hệ số nén đồng pha N được tính:

$$N(\text{dB}) = 20 \lg \frac{A_d}{A_{\text{đồng pha}}} = 20 \lg \frac{142,86}{0,5}$$

$$N(\text{dB}) = 20 \lg 285,7 = 49,1 \text{ dB}$$

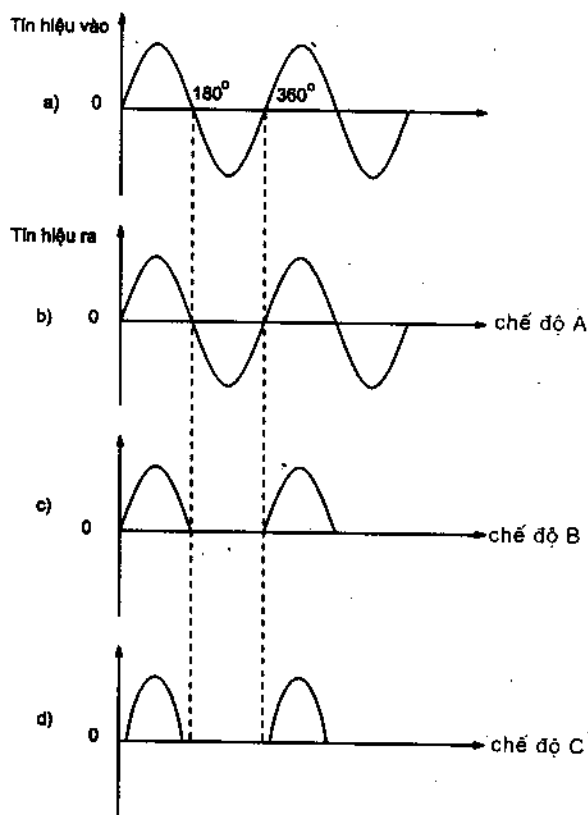
Nghĩa là hệ số khuếch đại vi sai trội hơn hệ số khuếch đại đồng pha (nén đồng pha) 285,7 lần tương đương với hệ số N có giá trị là 49,1 dexibel.

3.6. MẠCH KHUẾCH ĐẠI CÔNG SUẤT

Với nhiệm vụ làm lớn công suất của tín hiệu trước khi đưa tới tải sử dụng, mạch khuếch đại công suất cần thỏa mãn yêu cầu chính là:

- Cho phép đạt tới một công suất ra tối ưu theo yêu cầu của tải sử dụng
- Yêu cầu các loại méo tín hiệu do nó gây ra nhỏ, do thường mạch khuếch đại công suất phải làm việc với các tín hiệu vào có biên độ lớn vì là tầng khuếch đại cuối cùng.
- Hiệu suất (hiệu quả) sử dụng năng lượng cao (được đánh giá bằng tỷ số giữa công suất có ích và tổng công suất phải chi phí cho nó).

Một tầng khuếch đại công suất có thể làm việc ở các chế độ khuếch đại khác nhau như thể hiện trên hình 3.30 khi tín hiệu vào có dạng ví dụ là 1 hàm điều hòa (hình 3.30a). Tín hiệu ra tương ứng khi tầng khuếch đại công suất làm việc ở chế độ A (hình 3.30b), chế độ B (hình 3.30c) hay chế độ C (hình 3.30d) tức là dòng điện trên mạch ra sẽ có giá trị khác 0 trong suốt cả chu kỳ của tín hiệu vào (chế độ A) hoặc chỉ có trong một nửa chu kỳ của tín hiệu vào (chế độ B) hoặc có trong thời gian ngắn hơn một nửa chu kỳ của tín hiệu vào (chế độ C), ví dụ $\leq 120^\circ$. Từ đồ thị minh họa này ta thấy rõ mức độ méo phi tuyến tăng dần từ chế độ A tới chế độ C trong khi đó hiệu quả sử dụng năng lượng cũng cao dần lên.



Hình 3.30. Các chế độ khác nhau của 1 tầng khuếch đại công suất

3.6.1. Mạch khuếch đại công suất đơn ở chế độ A

Tranzito khuếch đại mắc EC ở chế độ A, phân cực bằng dòng I_B (hình 3.31a)

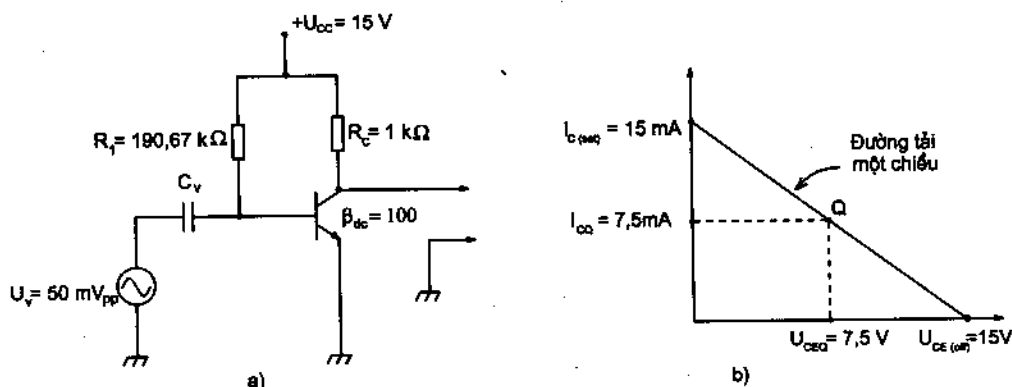
1. Chế độ 1 chiều của BJT thể hiện trên hình 3.31b với

$$I_{CQ} \approx \beta_{dc} \cdot I_B = 100 \cdot \frac{15V - 0,7V}{190,67k\Omega} = 7,5mA$$

$$U_{CEQ} = U_{CC} - I_C R_C$$

$$= 15V - 7,5mA \cdot 1k\Omega = 7,5V$$

$$U_{CE(hm)} = U_{CC} = 15V; \quad I_{C(ngm)} = \frac{U_{CC}}{R_C} = \frac{15V}{1k\Omega} = 15mA$$



Hình 3.31.

2. Chế độ xoay chiều khi không tải

Chế độ xoay chiều ban đầu được tính như với 1 tầng EC khuếch đại điện áp :

$$A_v = \frac{R_C}{r_c} = \frac{1k\Omega}{25mV/7,5mA} = \frac{1k\Omega}{3,33\Omega} = 300$$

Từ đó điện áp xoay chiều lối ra

$$\begin{aligned} U_r &= A_v \cdot U_v \\ &= 300 \cdot 50mV_{pp} = 15V_{pp} \end{aligned}$$

- Công suất tiêu tán trên tranzito công suất :

$$P_d = U_{CEQ} \cdot I_{CQ} \quad (3.44)$$

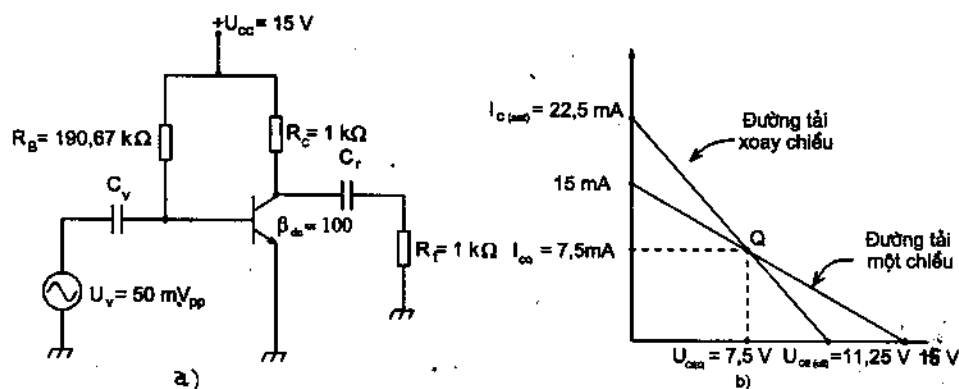
$$= 7,5V \cdot 7,5mA = 56,25mW$$

đây là giá trị công suất lớn nhất tiêu hao trên BJT xác định khi chưa có tín hiệu vào, trong trường hợp ngược lại khi $U_v \neq 0$, P_d sẽ giảm.

- Công suất xoay chiều trên tải xác định bởi hệ thức (3.45)

$$P_t = \frac{U_{rpp}^2}{8R_C} \quad (3.45)$$

(chú ý ở đây trị hiệu dụng của điện áp ra là $\frac{U_{rpp}}{2\sqrt{2}}$)



Hình 3.32. Tầng khuếch đại công suất đơn A mắc EC tải điện trở

Thay các giá trị $U_{rpp} = 15V_{pp}$ và $R_C = 1k\Omega$

$$P_t = \frac{15V_{pp}^2}{8k\Omega} = 28,125mW$$

- Công suất 1 chiều đưa tới tầng khuếch đại P_{CC} xác định bởi

$$\begin{aligned} P_{CC} &= U_{CC} \cdot I_{CC} \quad \text{coi } I_{CC} \approx I_C \text{ (bỏ qua } I_B) \\ &= 15V \cdot 7,5mA = 112,5mW \end{aligned}$$

- Hiệu suất năng lượng η tối đa mạch 3.31a đạt được là:

$$\eta = \frac{P_t}{P_{CC}} \cdot 100 = \frac{28,125mW}{112,5mW} \cdot 100 = 25\%$$

3. Chế độ xoay chiều khi có mắc tải (hình 3.32a)

Đường tải xoay chiều là quỹ đạo các điểm làm việc của BJT ở chế độ có tín hiệu $U_v \neq 0$ và có mắc tải R_L hữu hạn.

Từ hình 3.32a ta có giá trị điện trở tải xoay chiều :

$$r_t = R_C // R_L = 1k\Omega // 1k\Omega = 500\Omega$$

Tọa độ các điểm dòng ngắn mạch và áp hở mạch trên đường tải xoay chiều xác định bởi các hệ thức (3.46) và (3.47):

$$i_{C(\text{bão hòa})} = I_{CQ} + \frac{U_{CEQ}}{r_l} \quad (3.46)$$

$$U_{CE(\text{cắt dòng})} = U_{CEQ} + I_{CQ} \cdot r_l \quad (3.47)$$

Từ đây ta xác định được các tọa độ cần thiết ở hình 3.32b:

$$\begin{aligned} i_{C(\text{bão hòa})} &= 7,5\text{mA} + \frac{7,5\text{V}}{500\Omega} \\ &= 7,5\text{mA} + 15\text{mA} = 22,5\text{mA} \\ U_{CE(\text{cắt dòng})} &= 7,5\text{V} + (7,5\text{mA} \cdot 500\Omega) \\ &= 7,5\text{V} + 3,75\text{V} = 11,25\text{V} \end{aligned}$$

Hệ số khuếch đại điện áp khi mắc R_l :

$$A_v = \frac{r_l}{r'_e} = \frac{500\Omega}{3,33\Omega} = 150$$

Điện áp r_2 :
$$U_r = A_v \cdot U_v$$

$$= 150 \cdot 50\text{mV}_{pp} = 7,5\text{V}_{pp}$$

Công suất trên tải lúc này theo hệ thức (3.45) là:

$$P_t^* = \frac{7,5\text{V}_{pp}^2}{8\text{k}\Omega} = 7,031\text{mW}$$

Hiệu suất năng lượng của mạch khuếch đại khi nối tải R_l vào

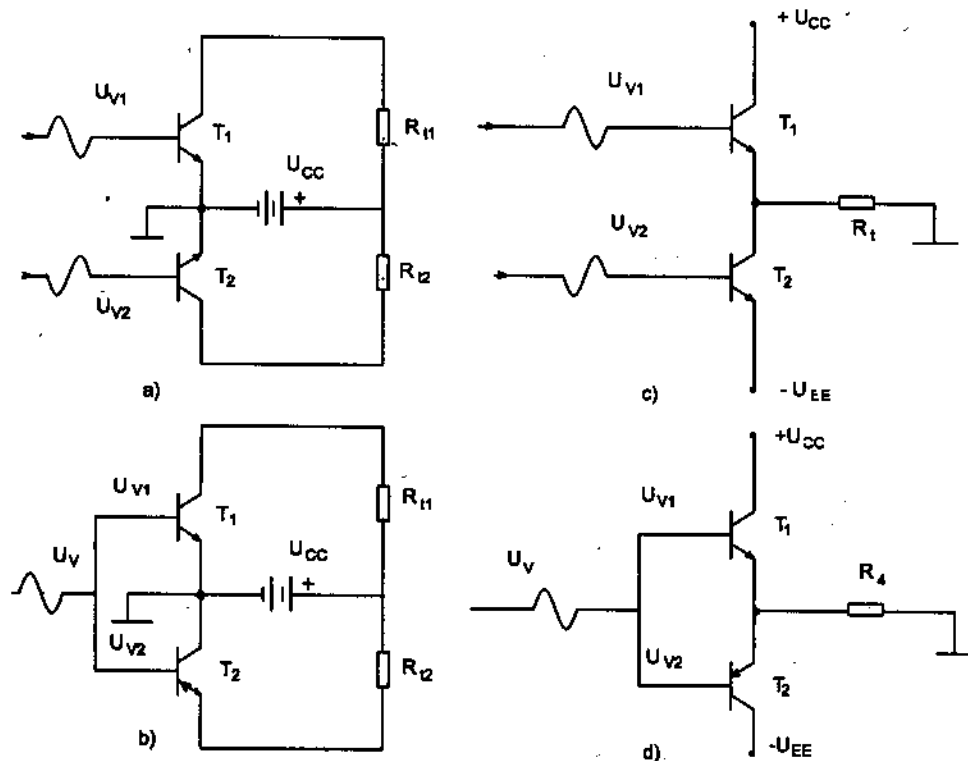
$$\eta^* = \frac{P_t^*}{P_{CC}} \cdot 100 = \frac{7,031\text{mW}}{112,5\text{mW}} \cdot 100 = 6,25\%$$

Khi Q ở trung tâm đường tải xoay chiều và chọn $R_l = R_c$; η^* đạt tới giá trị lớn nhất là 8,33%.

3.6.2. Mạch khuếch đại công suất đối xứng chế độ B

1. Trong tầng khuếch đại công suất đối xứng (còn gọi là tầng đẩy kéo), người ta sử dụng 1 cặp tranzito T_1 và T_2 có tham số giống nhau; có thể chúng được chọn cùng 1 loại npn (hay pnp) cũng có thể chúng khác loại: T_1 là loại npn trong khi T_2 là loại pnp. Khi có tín hiệu vào ví dụ là điện áp xoay chiều hình sin, T_1 và T_2 sẽ luân phiên nhau làm việc trong từng nửa chu kỳ thích hợp với dòng điện

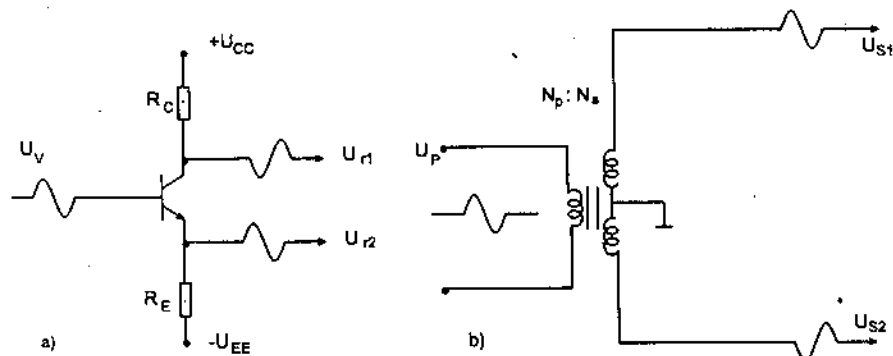
mạch ra chỉ xuất hiện trong 1 góc pha 180° cho mỗi BJT. Ta có thể dùng 1 nguồn nuôi song song hay nối tiếp hoặc dùng nguồn kép 2 cực tính nuôi song song hoặc nối tiếp cho T_1 và T_2 . Hình 3.33 là 4 dạng kết cấu thường gặp.



Hình 3.33. Các dạng kết cấu thường gặp của tầng khuếch đại đẩy kéo chế độ B.

- a) Dùng 1 nguồn $+U_{CC}$ nuôi song song T_1 và T_2 cùng loại npn
- b) Dùng 1 nguồn $+U_{CC}$ nuôi song song T_1 loại npn, T_2 loại pnp
- c) Dùng 2 nguồn đối xứng $+U_{CC}$, $-U_{EE}$ nuôi nối tiếp T_1 và T_2 cùng loại npn
- d) Dùng 2 nguồn đối xứng $+U_{CC}$, $-U_{EE}$ nuôi nối tiếp T_1 loại npn, T_2 loại pnp

Với cấu trúc hình 3.33a T_1 và T_2 đều mắc EC, trong khi đó cấu trúc 3.33c T_1 mắc CC trong khi T_2 mắc EC. Để đảm bảo T_1 và T_2 làm việc thay phiên nhau (nghĩa là khi T_1 làm việc thì T_2 không làm việc và ngược lại) trong 1 chu kỳ tín hiệu, nhất thiết 2 điện áp vào kích thích chúng tại mạch bazơ phải ngược pha nhau: $U_{V1} = -U_{V2}$, tức là trước chúng phải có 1 tầng khuếch đại đảo pha phân tải hình 3.34a hay 1 biến áp vào đảo pha (hình 3.34b).



Hình 3.34

a) Tầng khuếch đại đảo pha phân tái ;

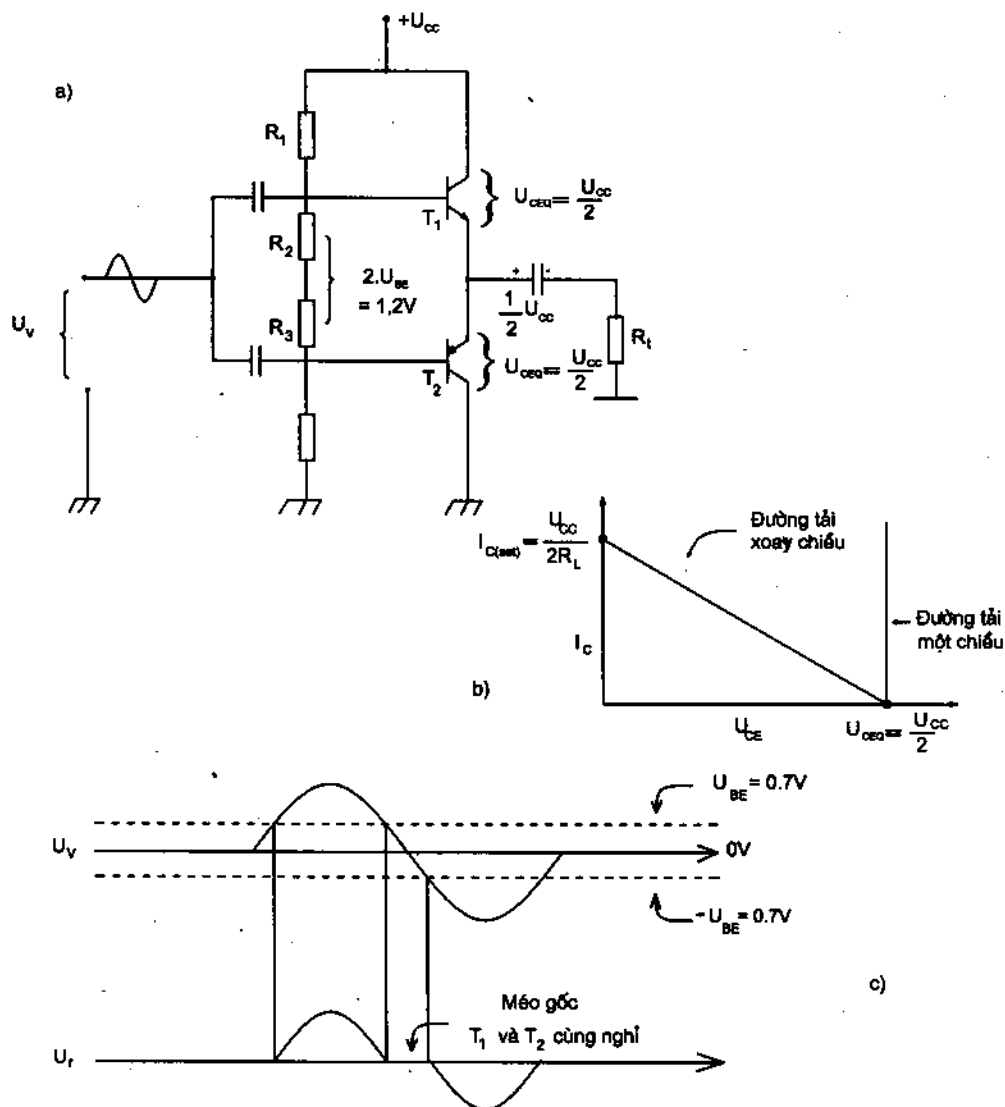
b) Biến áp đảo pha

Với cấu trúc hình 3.33b: T_1 mắc kiểu EC, T_2 mắc kiểu CC và hình 3.33d: T_1 và T_2 cùng mắc kiểu CC. Hai cấu trúc này không cần mạch đảo pha phía trước vì với 1 tín hiệu vào duy nhất (ví dụ điện áp hình sin hai cực tính) thì ở bán kỳ dương T_1 sẽ làm việc, T_2 do cực tính không thích hợp sẽ nghỉ và ngược lại bán kỳ âm T_1 nghỉ và T_2 làm việc, chúng tự động phân chia làm việc luân phiên ở chế độ B mà không cần sự sắp xếp trước ở lối vào.

2. Hình 3.35a là mạch điện nguyên lý bộ khuếch đại công suất đối xứng kiểu đẩy kéo chế độ B cùng với đặc tuyến tải (hình 3.35b) và giải thích hiện tượng méo phi tuyến ở gốc (hình 3.35c) do chế độ B gây ra. Ta thấy rõ trên mạch

hình 3.35a nguồn $+U_{CC}$ nuôi T_1 và T_2 kiểu nối tiếp và $U_{CEQ1} = U_{CEQ2} = \frac{1}{2}U_{CC}$,

do tụ ra luôn có điện áp 1 chiều là $\frac{1}{2}U_{CC}$ trên 2 cực của nó nên trên thực tế tải R_L được nối 0V (1 chiều và xoay chiều), trở kháng của tụ C phải đủ nhỏ hơn R_L để không gây méo ở tần số thấp. Nếu cấu trúc có tính đối xứng cao, hiện tượng méo do mỗi BJT chỉ làm việc trong một nửa chu kỳ được loại trừ phần lớn vì dòng trên tải do T_1 và T_2 tạo ra luôn ngược pha nhau, nghĩa là thành phần sóng bậc hai (là nguyên nhân chủ yếu gây méo) tự triệt tiêu trên tải. Tuy nhiên do T_1 và T_2 đều có 1 ngưỡng điện áp mở là 0,7V nên đối với giá trị của U_v trong vùng $\pm 0,7V$ xung quanh gốc cả T_1 và T_2 đều không



Hình 3.35

a) Mạch điện nguyên lý tầng đẩy kéo chế độ B ;

b) Đường tải 1 chiều và xoay chiều của mạch a ;

c) Méo phi tuyến ở gốc

làm việc dẫn tới hiện tượng méo ở gốc. Điều này sẽ được khắc phục khi phân cực trước cho T_1 và T_2 sao cho $U_{BE1} = U_{BE2} = 0,6V$ nhờ bộ chia $R_1R_2R_3R_4$ thích hợp (hình 3.35a). Để tính toán chế độ của 1 tầng khuếch đại đẩy kéo ta dùng mạch hình 3.36a cung cấp bằng 1 nguồn $+U_{CC}$ và hình 3.37 cung cấp $\pm U_{CC}$.

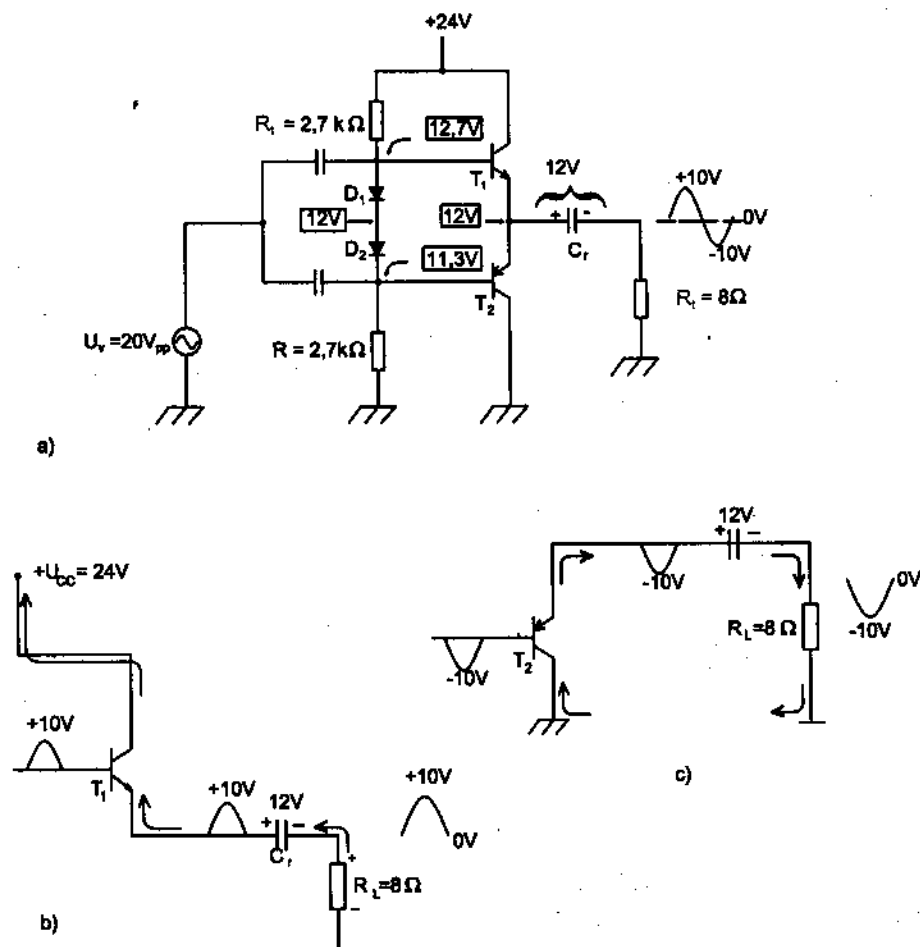
3. Trong mạch hình 3.36a, các điện áp 1 chiều phân cực cho T_1 và T_2 được lấy trên D_1 và D_2 là các diốt Silicon ở chế độ mở tức là

$$U_{B_1B_2} = U_{BE_1} + U_{EB_2} = U_{D_1} + U_{D_2} = 1,4V$$

Điện thế 1 chiều phân bố trên các phần tử được ghi trên mạch, chú ý luôn luôn phải đảm bảo điện thế 1 chiều giữa $U_{E_1} = U_{E_2} = \frac{1}{2}V_{CC} = +12V$ và do đó $U_{K_1} = U_{A_2} = +12V$

Dòng colectơ tĩnh của cả hai BJT T_1 và T_2 được tính bởi hệ thức (3.48)

$$I_{CQ} = \frac{U_{CC} - 2U_{BE}}{2R} = \frac{24V - 1,4V}{2 \cdot 2,2,7k\Omega} = 4,18mA \quad (3.48)$$



Hình 3.36.

$$U_{CE_1} = U_{CE_2} = \frac{U_{CC}}{2} = 12V$$

$$U_{B_1} = U_{E_1} + U_{BE_1} = 12V + 0,7V = 12,7V$$

$$U_{B_2} = U_{E_2} - U_{BE_2} = 12V - 0,7V = 11,3V$$

• Công suất 1 chiều tĩnh (lúc chưa có U_v kích thích) tiêu tán trên T_1 và T_2 xác định theo hệ thức (3.44) là:

$$\begin{aligned} P_d &= U_{CEQ} \cdot I_{CQ} \\ &= 12V \cdot 4,18mA = 50,16mW \end{aligned}$$

Hình 3.36b và c mô tả hướng dòng điện chảy trên tải ở các bán kỳ dương (lúc T_1 dẫn T_2 nghỉ) và bán kỳ âm (lúc T_1 nghỉ T_2 dẫn)

• Công suất xoay chiều trên tải:

$$P_t = \frac{U_{rpp}^2}{8R_t} = \frac{(20V_{pp})^2}{8 \cdot 8\Omega} = 6,25W$$

• Công suất 1 chiều nuôi T_1 và T_2 :

$$P_{CC} = U_{CC} \cdot I_{CC}$$

với $I_{CC} = 0,318$. I_{CP} (xem chương 2 mạch chỉnh lưu dùng diốt)

Ở đây I_{CP} là giá trị đỉnh của dòng xoay chiều mạch ra

$$\begin{aligned} P_{CC} &= U_{CC} \cdot \frac{U_{r(p)}}{R_t} \cdot 0,318 \\ &= 24V \cdot \frac{10V}{8\Omega} \cdot 0,318 \\ &= 24V \cdot 397,5mA = 9,54W \end{aligned} \tag{3.49}$$

• Hiệu suất năng lượng của mạch hình 3.36a là :

$$\eta = \frac{P_t}{P_{CC}} \cdot 100 = \frac{6,25W}{9,54W} \cdot 100 = 65,5\%$$

• Công suất tiêu hao cực đại trên T_1 và T_2 khi làm việc được tính theo hệ thức (3.50)

$$P_{d(max)} = \frac{U_{CC}^2}{40R_t} \quad (3.50)$$

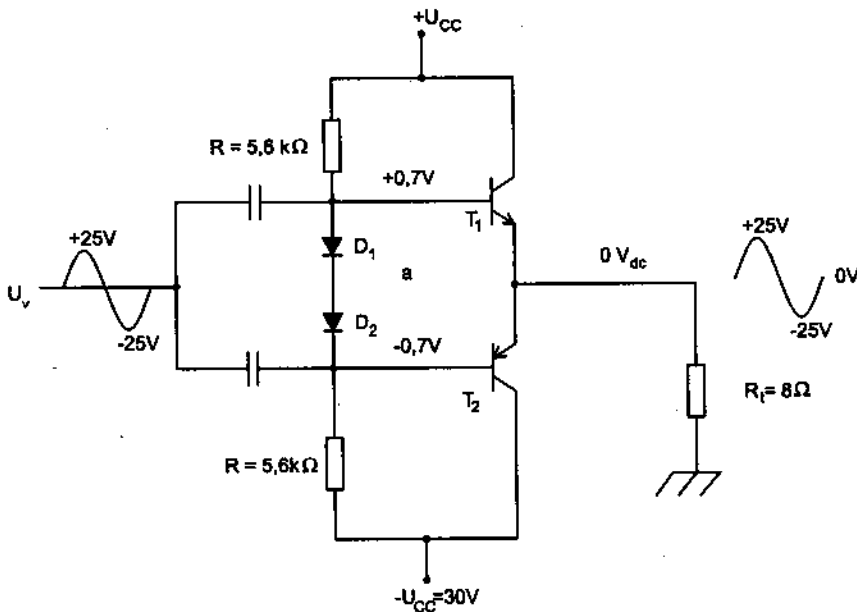
$$= \frac{24V^2}{40.8\Omega} = 1,8W$$

4. Mạch điện hình 3.37 dùng nguồn 2 cực tính $\pm U_{CC} = \pm 30V$ nuôi nối tiếp cho T_1 và T_2 , nhờ đó không cần sử dụng tụ ra vì $U_{E1} = U_{E2} = 0V$ và mạch có thể tiếp nhận được điện áp vào có biên độ lớn gấp đôi hay công suất ra sẽ tăng khoảng 4 lần, tần số làm việc ở phía thấp được mở rộng.

• Dòng tĩnh collector :

$$I_{CQ} = \frac{U_{CC} - U_{BE}}{R} \quad (3.51)$$

$$= \frac{30V - 0,7V}{5,6k\Omega} = 5,23mA$$



Hình 3.37. Tầng đẩy kéo nuôi bằng nguồn đối xứng $\pm U_{CC}$

• Điện áp 1 chiều $U_{E1} = U_{E2} = 0V$

$$U_{B1} = +0,7V ; U_{B2} = -0,7V$$

Như vậy trên R_t (thường là loa 8Ω) không có dòng điện 1 chiều chảy qua, tổn hao công suất 1 chiều giảm dần tới hiệu suất tăng.

- Công suất tiêu tán tĩnh trên BJT

$$\begin{aligned} P_d &= U_{CEQ} \cdot I_{CQ} \\ &= 30V \cdot 5,23mA = 156,9 \text{ mW} \end{aligned}$$

- Công suất 1 chiều cung cấp cho tải đẩy kéo :

$$P_{CC} = U_{CC} \times \frac{U_{r(p)}}{R_t} \cdot 0,636 \quad (3.52)$$

Ở đây $V_{r(p)}$ là trị biên độ đỉnh của điện áp ra.

(hệ số 0,636 = 2.0,318 vì dòng do cả 2 nguồn $+U_{CC}$ và $-U_{CC}$ cung cấp).

$$P_{CC} = 30V \cdot \frac{25V}{8\Omega} \cdot 0,636 \approx 59,62W$$

- Công suất xoay chiều trên tải nhận được là :

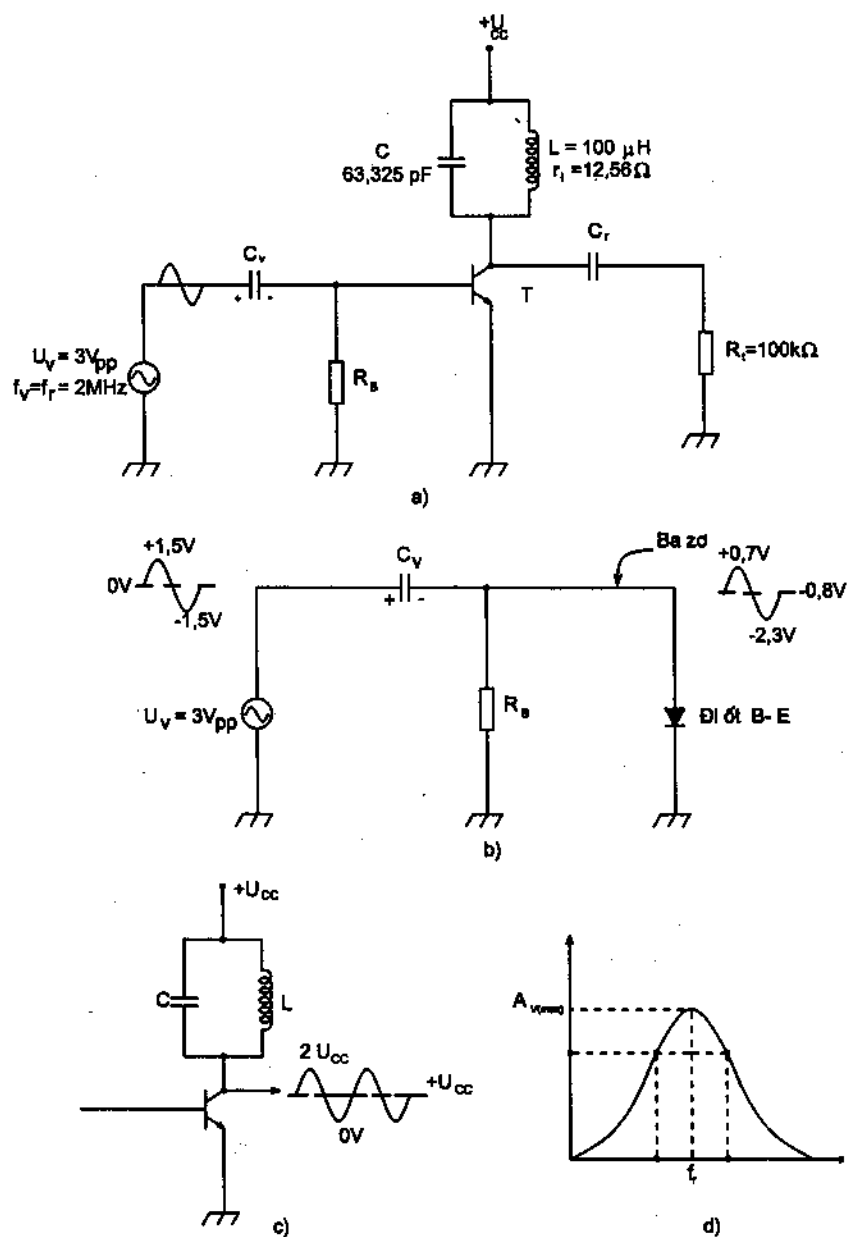
$$P_t = \frac{U_{rpp}^2}{8R_{t\text{ải}}} = \frac{50V_{pp}^2}{8 \cdot 8\Omega} = 39,06W$$

- Hiệu suất sử dụng năng lượng bằng:

$$\eta = \frac{P_t}{P_{CC}} \cdot 100 = \frac{39,06W}{59,62W} \cdot 100 = 65,5\%$$

3.7. TĂNG KHUẾCH ĐẠI CHẾ ĐỘ C

Với chế độ C, phần tử khuếch đại BJT chỉ dẫn điện (có dòng collector) trong 1 góc khoảng 120° hay ít hơn, tức là dòng I_C có dạng 1 xung hẹp có chứa nhiều sóng có tần số nF_v (với $n = 0, 1, 2, 3, \dots$) khi điện áp vào hình sin có tần số là F_v , méo phi tuyến ở chế độ C rất lớn do đó nó chỉ dùng kèm với tải thường là mạch chọn lọc tần số dạng 1 khung cộng hưởng LC (xem mạch điện hình 3.38a mô tả một tầng khuếch đại chế độ C). Tuy nhiên mạch ở chế độ C có ưu điểm rất lớn là hiệu suất năng lượng có thể đạt tới 90%.



Hình 3.38.

- (a) Mạch điện nguyên lý tăng khuếch đại RF (tần số Radio)
- (b) Mạch ghim ở mức âm tại lối vào C_V , R_B , diốt B-E
- (c) Điện áp ra trên mạch LC ($2U_{CC}$)
- (d) Đặc tuyến AV theo f.

Hình 3.38a là mạch điện nguyên lý 1 bộ khuếch đại tần số thu thanh (RF) có tải collector là 1 khung cộng hưởng LC được lựa chọn tham số để có tần số cộng hưởng riêng là:

$$f_{ch} = \frac{1}{2\pi\sqrt{LC}} \quad (3.53)$$

$$= \frac{1}{2.3,14 \cdot \sqrt{100\mu H \cdot 63,325pF}} = 2MHz$$

• Tụ C_v , điện trở mạch bazơ R_B và diốt bazơ – emitter tạo nên một mạch ghim điện áp âm ở tại mạch vào (xem phần ứng dụng của diốt chương 2). Mạch điện tương đương của mạch ghim được vẽ trên hình 3.38b, ta thấy rõ do hiệu ứng dịch mức điện thế 1 chiều về phía âm đi 1 giá trị là $-0,8V$. Điện áp lối vào với biên độ $3V_{pp}$ sau khi qua mạch bị dịch mức 1 chiều đi $-0,8V$ có biên độ dương là $+0,7V$ và biên độ âm là $-2,3V$, nghĩa là chỉ một phần đỉnh của điện áp $U_v = 3V_{pp}$ điều khiển T dẫn điện. Tích số $C_v \cdot R_B$ được gọi là hằng số thời gian của mạch ghim, phải thỏa mãn điều kiện :

$$C_v \cdot R_B \geq 10 \cdot T_v \quad (T_v \text{ là chu kỳ của điện áp } U_v). \quad (3.54)$$

để hiệu ứng ghim thể hiện rõ (góc dẫn điện của T càng hẹp khi $C_v \cdot R_B$ càng lớn).

• Điện áp 1 chiều trên bazơ :

$$-U_{dc} = U_{v(p)} - U_{BE} = 1,5V - 0,7V = 0,8V$$

• Với tụ $C_v = 0,01\mu F$, điện trở mạch bazơ R_B cần phải chọn thỏa mãn điều kiện (3.54):

$$T_v = \frac{1}{f_v} = \frac{1}{2MHz} = 0,5\mu s$$

$$R_B \cdot C_v = 10 \cdot T_v = 10 \cdot 0,5\mu s = 5\mu s$$

$$R_B = \frac{5\mu s}{0,01\mu F} = 500\Omega$$

• Tại tần số cộng hưởng của tải $f_{ch} = 2MHz$, hệ số khuếch đại điện áp của mạch A_v là lớn nhất do trở kháng của khung LC tại f_{ch} là thuần trở và có giá trị lớn nhất. Tuy nhiên 1 dải tần số hẹp xung quanh f_{ch} cũng được khuếch đại với hệ số xấp xỉ A_v . Ta định nghĩa dải thông của bộ khuếch đại hình 3.38a là dải tần số làm việc ở lân cận f_{ch} trong đó hệ số khuếch đại điện áp của mạch $A_v \geq 70,7\% A_{vmax}$.

Giá trị A_{vmax} xác định tại f_{ch} : $A_v(f = f_{ch}) = A_{vmax}$.

Từ lý thuyết mạch xoay chiều có trở kháng mạch cộng hưởng:

$$Z_{ch} = Q_{lối} \times X_L$$

Tính X_L ở f_{ch} :

$$\begin{aligned}X_L &= 2\pi f_{ch} \cdot L \\&= 2.3,14.2\text{MHz} \cdot 100\mu\text{H} \\&= 1,256\text{k}\Omega\end{aligned}$$

Tính hệ số phẩm chất của lõi:

$$\begin{aligned}Q_{lõi} &= \frac{X_L}{r_i} = \frac{1,256\text{k}\Omega}{12,56\Omega} = 100 \\Z_{ch} &= Q_{lõi} \cdot X_L = 100 \cdot 1,256\text{k}\Omega \\&= 125,6 \text{ k}\Omega \\Q_{td} &= \frac{Z_{ch} // R_p}{X_L} \\&= \frac{55,67\text{k}\Omega}{1,256\text{k}\Omega} = 44,32\end{aligned}$$

R_p là điện trở song song của khung LC, giả thiết $R_p = 100\text{k}\Omega$.

Độ rộng băng (dải thông) được xác định bởi :

$$BW = \frac{f_{ch}}{Q_{td}} = \frac{2\text{MHz}}{44,32} = 45\text{kHz}$$

Trên hình 3.38c biểu thị giá trị điện áp ra biên độ đỉnh đỉnh có thể đạt tới mức $2U_{CC}$ (trường hợp gần lý tưởng)

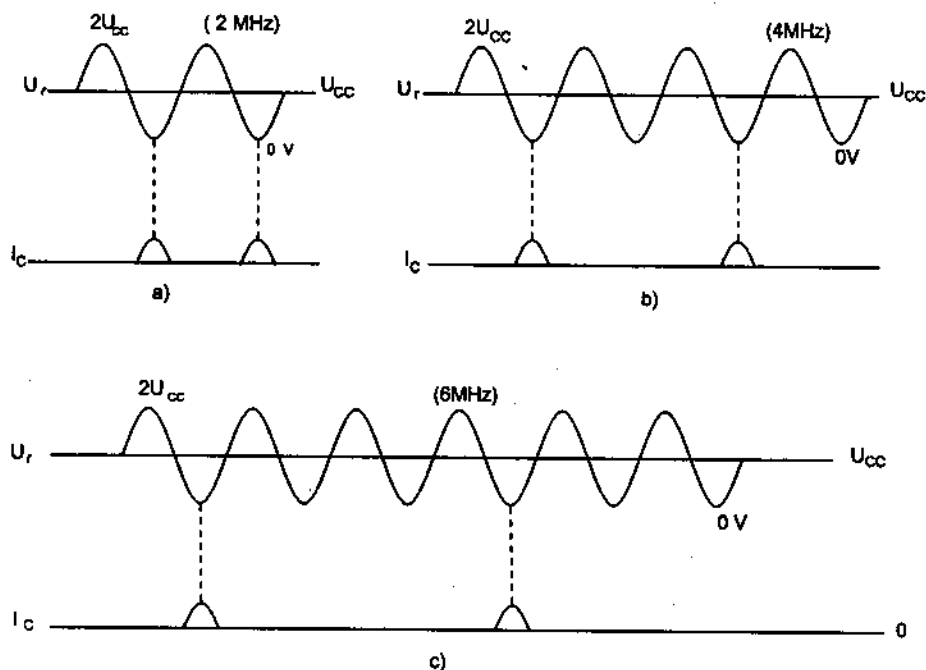
Hình 3.39a, b, c mô tả dạng xung dòng điện colectơ và mối liên hệ của nó với dạng sóng ra ứng với các trường hợp mạch tải LC được điều chuẩn ở các tần số cộng hưởng khác nhau:

trường hợp (a) $f_{ch} = 2\text{MHz}$

trường hợp (b) $f_{ch} = 4\text{MHz}$ (hài bậc 2)

và trường hợp (c) $f_{ch} = 6\text{MHz}$ (hài bậc 3)

(Cần chú ý rằng khi trên mạch colectơ có dòng I_C , BJT ở chế độ bão hòa với điện áp $U_C \approx 0\text{V}$).



Hình 3.39. Sự thay đổi sóng ra I_C khi f_{ch} của tải thay đổi

3.8. MỘT VÀI ỨNG DỤNG CỦA BJT Ở CHẾ ĐỘ KHÓA

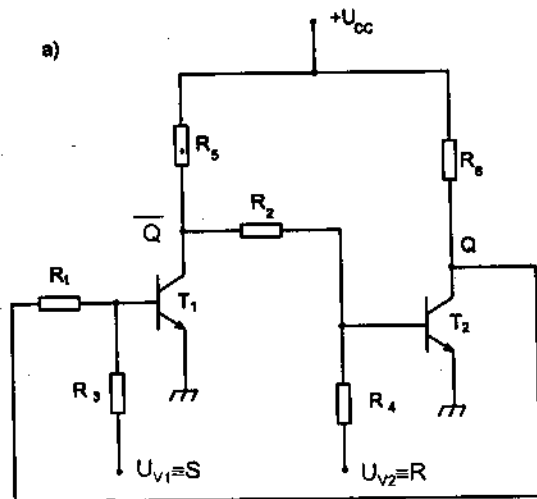
Trong tiết này, sẽ giới thiệu một vài ứng dụng điển hình của BJT ở chế độ khóa, khi đó chúng chỉ ở 1 trong 2 trạng thái : dẫn điện tối đa (chế độ bão hòa) với đặc trưng dòng I_C lớn, áp trên BJT U_{CE} nhỏ xấp xỉ 0 hoặc cắt dòng điện với đặc trưng dòng điện mạch ra $I_C \approx 0$, áp U_{CE} ở mức cao.

3.8.1. 4 yêu cầu quan trọng khi BJT ở chế độ khóa

- Chỉ có 2 trạng thái phân biệt ở cổng ra (về điện áp hay dòng điện) (muốn vậy cần 2 trạng thái phân biệt tương ứng ở cổng vào)
- Không cho phép các trạng thái trung gian ở khoảng giữa (về dòng và áp).
- Phải ổn định (vững vàng) ở trạng thái đang có nếu không có yêu cầu chuyển.
- Khi yêu cầu chuyển (tự động hay có điều khiển) phải lật nhanh từ trạng thái bão hòa sang cắt dòng hay ngược lại.

3.8.2. Trơ RS dùng BJT

Xét mạch điện hình 3.40a. Đây là 1 cấu trúc đối xứng gồm 2 tầng mắc EC chứa 2 mạch hồi tiếp cùng pha do cổng ra của tầng này được nối trực tiếp (qua các điện trở) tới cổng vào của tầng kia. Mạch điện chỉ có 2 trạng thái ổn định bền vững, đó là khi T_1 bão hòa (T_1^+) thì T_2 cắt dòng (T_2^-) hoặc khi T_1 cắt dòng (T_1^-) thì T_2 bão hòa (T_2^+), các trạng thái T_1^- , T_2^- hay T_1^+ , T_2^+ đều không tồn tại. Mạch đang ở 1 trạng thái ổn định nào đó, khi có tín hiệu vào là xung điện áp cực tính dương (ta nói tín hiệu vào ở mức cao ký hiệu là $U_{V1} \equiv S = 1$ hay $U_{V2} \equiv R = 1$) thì cổng ra tương ứng (ký hiệu là Q và $\bar{Q}$) sẽ lật trạng thái. Ví dụ mạch đang ở T_1^+ và T_2^- khi đó $\bar{Q} = 0$ và $Q = 1$. Nếu $R = 1$ thì T_2^+ và qua R_1 , R_3 đột biến điện áp âm trên collector của T_2 sẽ dập tắt T_1 (T_1^-) ta có trạng thái mới $\bar{Q} = 1$ và $Q = 0$; Còn nếu $S = 1$ thì T_1 lật trạng thái từ trạng thái cắt dòng sang trạng thái dẫn bão hòa (T_1^+ hay $\bar{Q} = 0$ đột biến điện áp âm trên collector của T_1 sẽ qua R_2R_4 dập tắt T_2 (T_2^- hay $Q = 1$). Các giá trị điện trở cần chọn để thỏa mãn 4 yêu cầu đã nêu trên của các khóa điện tử. Trạng thái $R = S = 1$ tức là đồng thời có 2 xung dương tác động ở 2 cổng vào R và S bị cấm vì khi đó mạch điện thoát đầu rơi vào trạng thái $T_1^+ T_2^+$ sau đó trạng thái tương lai sẽ không xác định do tính chất đối xứng không lý tưởng tức là $I_{C1} \neq I_{C2}$ sẽ dẫn tới 1 trong 2 trạng thái ổn định $T_1^+ T_2^-$ (khi ngẫu nhiên $I_{C1} = I_{C2} + \varepsilon$) hay $T_1^- T_2^+$ (khi ngẫu nhiên có $I_{C1} = I_{C2} - \varepsilon$) với ε là 1 lượng vô cùng bé.



b)

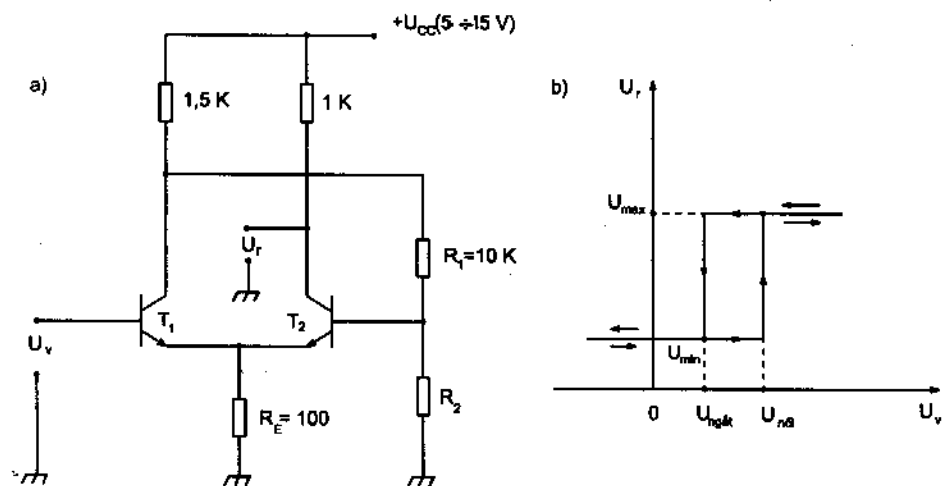
R	S	Q	$\bar{Q}$
0	0	Q	$\bar{Q}$
0	1	1	0
1	0	0	1
1	1	x	x

Hình 3.40

a) Trơ RS (RS – Flip – Flop) ; b) Bảng trạng thái của RS FF

3.8.3. Trơ Smit ghép cực phát

Hình 3.41a là mạch có 2 trạng thái ổn định và việc chuyển trạng thái xảy ra nhờ 1 điện áp vào duy nhất có 2 cực tính tác động (còn gọi là mạch Smit – FF).



Hình 3.41

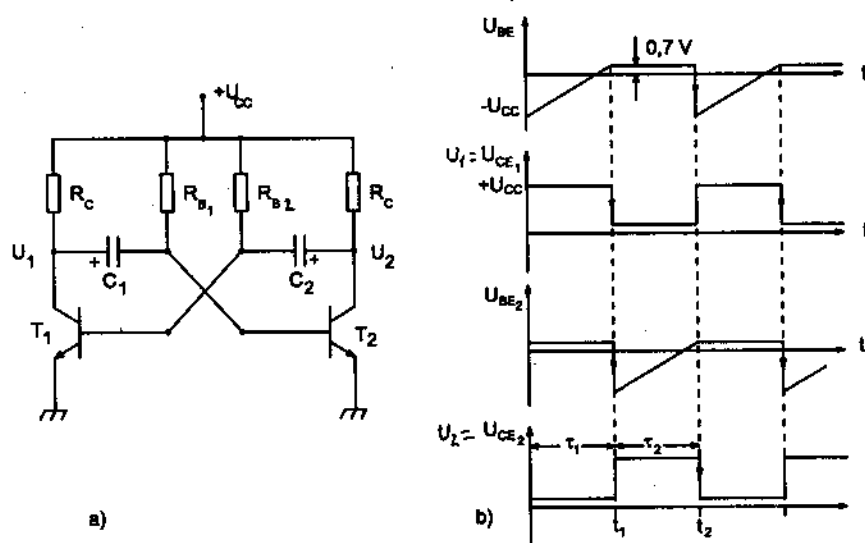
a) Mạch Trơ Smit ghép E

b) Đặc tuyến truyền đạt của mạch (a)

T_1 và T_2 mắc kiểu vi sai ở chế độ có mạch hồi tiếp dương R_1 , R_2 và 1 mạch hồi tiếp âm dùng R_E (để chống bão hòa cho T_1 , T_2 từ đó nâng tốc độ lật trạng thái của sơ đồ). Ban đầu, khi T_1^- T_2^+ colectơ của T_1 ở mức điện áp cao qua R_1 R_2 duy trì T_2^+ và colectơ của T_2 ở mức điện áp thấp, $U_r = U_{min}$. Khi U_v tăng vượt 1 giá trị điện áp ngưỡng là U_{noi} (khoảng $I_{E2} \cdot R_E + U_{BE} = I_{E2} \cdot R_E + 0,7V$) T_1 chuyển sang dẫn điện (T_1^+) giảm điện áp âm trên colectơ của T_1 qua R_1 R_2 đưa T_2 về cắt dòng (T_2^-) tương ứng lúc đó $U_r = U_{max}$ (ở mức cao). Khi U_v giảm dần tới mức U_{ngat} (khoảng $I_{E1} \cdot R_E + 0,7V$) T_1 chuyển sang cắt dòng (T_1^-) mức nhảy dương trên colectơ T_1 qua R_1 R_2 làm T_2 dẫn (T_2^+ hay $U_r = U_{min}$). Hành trình mô tả trên được biểu thị trên đồ thị hình 3.41b. Chú ý rằng khi tín hiệu ở cổng vào là 1 hàm tuần hoàn có dạng bất kỳ thì sau khi qua mạch hình 3.41a sẽ nhận được 1 điện áp có dạng vuông góc cùng tần số với điện áp vào, đây là ứng dụng quan trọng nhất của Smit FF.

3.8.4. Đa hài đối xứng dùng BJT

Mạch điện nguyên lý bộ đa hài dùng để tự động tạo xung vuông góc cho trên hình 3.42a và giản đồ điện áp biến thiên theo thời gian cho trên hình 3.42b.



Hình 3.42

a) Mạch nguyên lý đa hài tự dao động tạo xung vuông góc dùng BJT ;

b) Đồ thị điện áp minh họa hoạt động

Mạch điện hình 3.42a có 2 trạng thái ổn định không bền : $T_1^+ T_2^-$ và ngược lại $T_1^- T_2^+$.

Khi ở $T_1^+ T_2^-$ (khoảng thời gian từ 0 đến t_1 trên đồ thị 3.42b)

C_1 được phóng điện qua CE_1 qua U_{CC} , R_{B1}

C_2 được nạp điện qua R_C BE_1

Khi $T_1^- T_2^+$ (khoảng thời gian từ t_1 đến t_2)

C_1 nạp qua R_C , BE_2 và C_2 phóng qua CE_2 , U_{CC} , R_{B2} quá trình nạp, phóng điện của C_1 và C_2 đẩy mạch đến trạng thái tới hạn để lật giữa 2 trạng thái đã nêu. Chú ý quá trình lật trạng thái đột biến do bộ lọc $C_1 R_{B1}$ hay $C_2 R_{B2}$ là cao tần, nghĩa là các đột biến từ mức cao về mức thấp (đột biến âm từ T_1^- sang T_1^+) được tận dụng qua bộ lọc để dập tắt phần tử thứ 2 (T_2^+ sang T_2^-).

Chu kỳ xung vuông góc tính bởi (3.55):

$$T_r = \tau_1 + \tau_2 \text{ trong đó } \tau_1 = 0,7R_{B1}C_1; \tau_2 = 0,7R_{B2}C_2$$

Khi chọn $R_{B1} = R_{B2} = R$, $C_1 = C_2 = C$ ta có $T = 1,4RC$ (3.55)

CÂU HỎI VÀ BÀI TẬP

Câu hỏi ôn tập

1. Hãy nêu các đặc điểm cấu tạo quan trọng nhất của BJT và giải thích mối liên hệ giữa các đặc điểm đã nêu với các tính chất của nó.

2. a) Phân biệt 4 chế độ làm việc cơ bản của BJT ? Khi cho BJT làm việc ở chế độ khuếch đại cần thỏa mãn điều kiện gì ?

b) Các thành phần dòng điện quan trọng nhất của BJT và các hệ thức liên hệ giữa các dòng điện này ?

c) Hãy nêu 3 kiểu mắc BJT và phân biệt các thành phần dòng điện, điện áp cổng vào và cổng ra trong mỗi kiểu mắc.

d) Phương pháp kiểm tra thử chất lượng của BJT dùng đồng hồ A. V. O (đồng hồ vạn năng) được thực hiện như thế nào ? Chất lượng của BJT ở chế độ tích cực thể hiện như thế nào qua các giá trị đo được ?

3. Phân cực 1 chiều cho BJT nhằm mục đích gì ?

Hãy phân biệt các phương pháp phân cực 1 chiều và viết các hệ thức chủ yếu để xác định 2 tham số I_C và U_{CE} .

a) Phân cực bằng dòng điện I_B .

b) Phân cực bằng chia áp.

c) Phân cực bằng dòng I_E .

4. Đặc tuyến tải 1 chiều của BJT là gì ? Cách xác định đặc tuyến này ? Hãy chỉ ra các chế độ làm việc khác nhau của BJT khi điểm làm việc 1 chiều Q ở các vị trí khác nhau trên đường tải này ? Hãy phân biệt các chế độ A, B, AB, C, bão hòa của BJT ?

5. a) Định nghĩa đặc tuyến vôn-ampe vào, ra và truyền đạt của BJT trong 3 kiểu mắc EC, BC và CC?

b) Phân biệt 2 nhóm tham số giới hạn và tham số định mức của BJT.

6. Mạch khuếch đại điện áp tần số thấp mắc kiểu EC, ghép RC, chế độ A.

a) Điện trở xoay chiều ở chế độ tín hiệu nhỏ của điốt BE được tính như thế nào ?

b) Tải xoay chiều của tầng khuếch đại bao gồm các phần tử nào ?

c) Các kết luận chủ yếu về đặc điểm của tầng EC (hệ số khuếch đại điện áp, điện trở vào và điện trở ra).

d) Khi nào thì sử dụng tầng EC để khuếch đại điện áp ? Khi nào thì tránh sử dụng trực tiếp nó ?

7. a) Mạch khuếch đại mắc CC có đặc điểm gì khác mạch EC trên những thông số cơ bản ? Khi nào cần sử dụng một tầng khuếch đại mắc CC ? (phân tích ý nghĩa tác dụng của cách mắc này trên quan điểm phối hợp với 2 tham số nội trở của nguồn tín hiệu cần khuếch đại (R_{ng}) và tải nhận tín hiệu sau khi đã khuếch đại (R_l)).

b) Cách mắc BC trong 1 tầng khuếch đại có đặc điểm gì ? Các kết luận cơ bản ? Khi nào sử dụng nó thuận lợi ? Khi nào nên tránh dùng ?

8. Mạch khuếch đại vi sai dùng để làm gì ?

Đặc điểm cấu tạo mạch điện có gì đặc biệt để quyết định các tính chất quan trọng của nó ? Giải thích ý nghĩa của hệ số nén đồng pha của mạch khuếch đại vi sai ? Ý nghĩa việc đặt kí hiệu hai cổng vào dấu + (cổng P) và dấu - (cổng N) là gì ? Các trường hợp sử dụng các cổng vào có thể xảy ra ?

9. Phân biệt đặc điểm cấu tạo của các dạng mạch khuếch đại công suất đối xứng ở chế độ B (cung cấp nguồn song song hay cung cấp nguồn nối tiếp, dùng cặp BJT cùng loại hay cặp BJT khác loại).

a) Kiểu mắc các BJT (EC, BC hay CC)?

b) Chế độ tín hiệu vào, khi nào cần dùng thêm mạch đảo pha ?

c) Phân tích hoạt động khi có tín hiệu vào, thế nào là làm việc kiểu luân phiên.

d) Đặc điểm mắc tải (yêu cầu tải lớn, tải nhỏ, mắc ở đâu ?)

10. a) Phương pháp phân tích 1 mạch khuếch đại công suất có gì khác so với 1 mạch khuếch đại điện áp ? Cách tính công suất xoay chiều, công suất tổng và hiệu suất năng lượng.

b) Hiện tượng méo gốc là gì ? Cách khắc phục trong các mạch thực tế ?

11. a) BJT ở chế độ khóa có đặc điểm gì ? Khi đó điểm làm việc của BJT nằm ở đâu trên đặc tuyến tải ? Người ta sử dụng chế độ khóa của BJT vào các mục đích gì ? Khi đó yêu cầu nó phải thỏa mãn các điều kiện cơ bản nào ?

b) Hãy đưa ra 1 ví dụ minh họa các tính chất ở chế độ khóa của BJT.

c) Có thể chuyển chế độ của BJT từ khuếch đại điện áp sang chế độ khóa được không ? Khi nào thì thực hiện được ? Ngược lại muốn chuyển BJT từ

chế độ khóa sang chế độ khuếch đại cần thực hiện điều kiện gì ? Trong 2 trường hợp trên khi nào cần can thiệp vào mạch điện nguyên lý ?

Bài tập áp dụng

Bài 3.1. Xét chế độ phân cực 1 chiều của mạch điện hình B3.1.

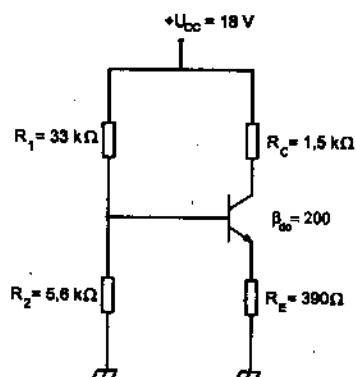
Tính các giá trị U_B , U_E , I_C , U_C , U_{CE}

Vẽ đường tải 1 chiều và xác định tọa độ điểm làm việc 1 chiều Q.

Đáp số : Q(4,89mA, 8,76V)

$I_{C(ngm)} = 9,52\text{mA}$

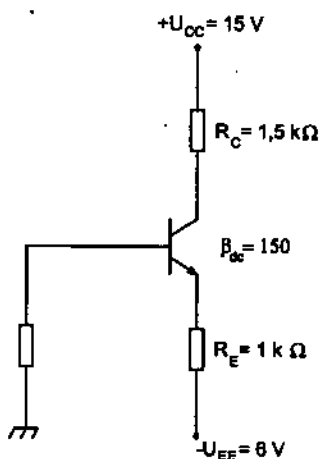
$U_{CE(hm)} = 18\text{V}$



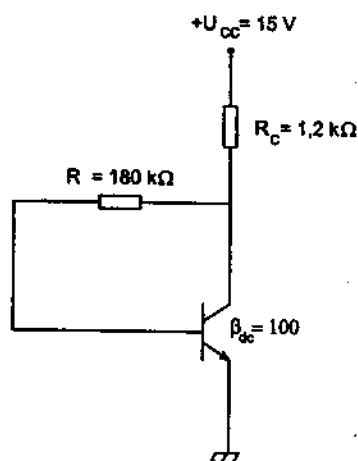
Hình B3.1

Bài 3.2. Cho mạch hình B3.2. Xác định chế độ 1 chiều : I_E , U_B , U_{CE} và vẽ đường tải 1 chiều tương ứng.

Đáp số : Q(5,3mA; 7,05V)



Hình B3.2



Hình B3.3

Bài 3.3. Cho mạch hình B3.3. Tính chế độ 1 chiều, xác định Q và đường tải 1 chiều.

Đáp số : Q(4,76mA ; 9,24V)

Bài 3.4. Hãy xác định chế độ 1 chiều của BJT cho trên mạch hình B3.4 vẽ đường tải 1 chiều và tọa độ điểm Q tương ứng.

Đáp số : Q(1,39mA, - 6V)

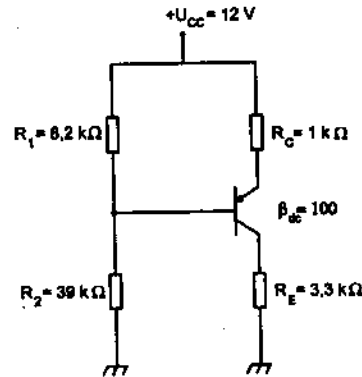
Bài 3.5. Cho mạch khuếch đại EC hình B3.5.

1. Xác định chế độ 1 chiều và đường tải 1 chiều.

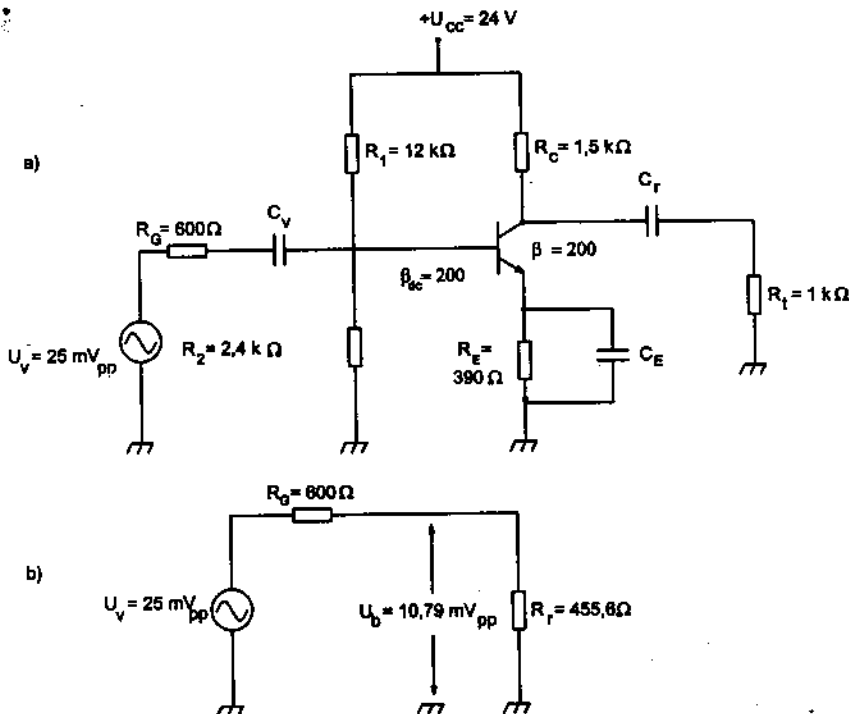
2. Tính các tham số xoay chiều A_u , Z_v , $Z_{v(B)}$, $U_{v(B)}$, U_r .

3. Nếu tách $R_E = r_E + R'_E = 60\Omega + 330\Omega$ với $C_E // R'_E$ tính lại các tham số ở câu 2.

4. Thay $R_C = 1k\Omega$ bằng $R_C = 150\Omega$ nhận xét kết quả A_u trong trường hợp này.



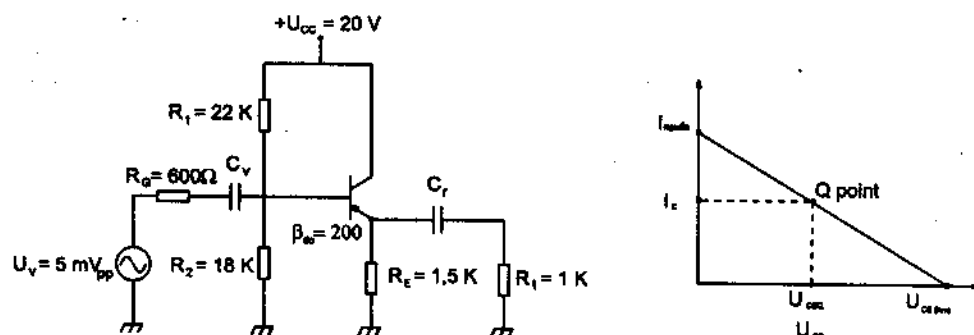
Hình B3.4



Hình B3.5

Bài 3.6. Cho mạch khuếch đại mắc CC hình B3.6

1. Xác định chế độ 1 chiều và đường tải 1 chiều
2. Tính các tham số của chế độ xoay chiều khi $R_t = 1k\Omega$; $R_{ng} = 600\Omega$
3. Xác định lại các tham số của câu 2 khi $R_t = 100\Omega$ và $R_{ng} = 1,5k\Omega$.
Nhận xét kết quả thu được



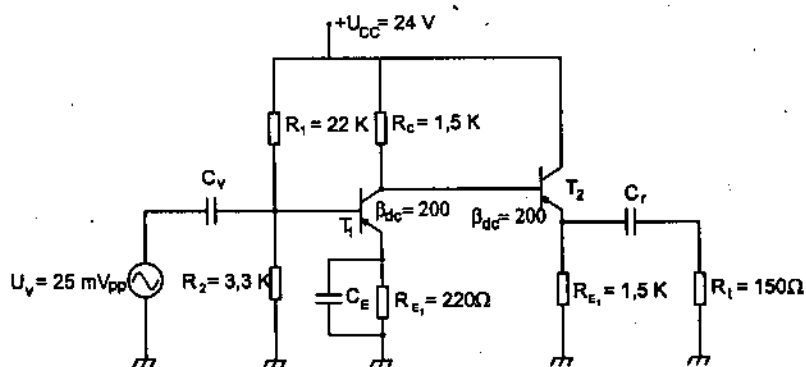
Hình B3.6. Mạch khuếch đại CC.

Bài 3.7. Cho mạch khuếch đại điện áp gồm 2 tầng T₁ và T₂ (hình B3.7a và b)

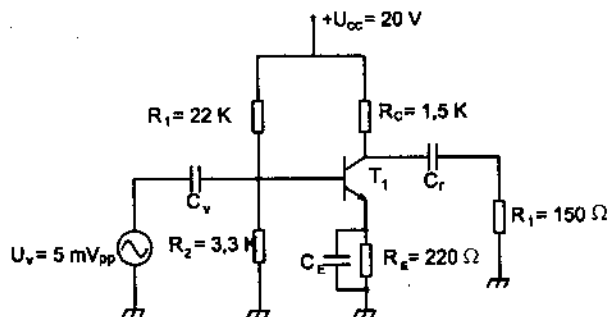
1. Phân tích chế độ 1 chiều của T₁ và T₂.
2. Tính các tham số xoay chiều của T₁ (mắc EC) và T₂ (mắc CC) A_{v1}, A_{v2}, Z_v(B₁), Z_v(B₂), U_r.
3. Khi không dùng T₂, mắc trực tiếp C_r, R_L = 150Ω vào mạch ra kiểu EC của T₁. Xem hình B3.7b, hãy tính lại kết quả A_{v1} và U_r, nhận xét gì qua kết quả thu được.

Bài 3.8. Cho mạch khuếch đại BC hình B3.8

1. Phân tích chế độ 1 chiều của BJT
2. Tính các tham số xoay chiều của mạch khi R_{ng} = 0.
3. Nếu nguồn tín hiệu vào có nội trở R_{ng} = 55Ω, hãy xác định lại giá trị điện áp ra trên tải.



a)

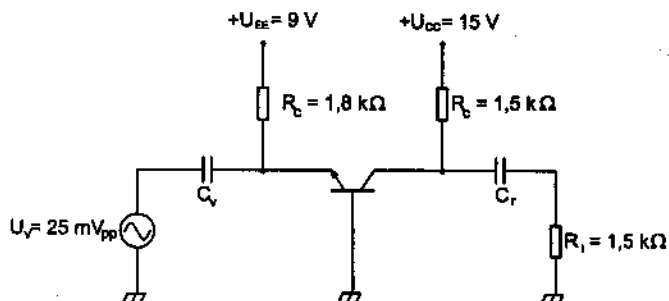


b)

Hình B3.7.

a) Mạch ghép 2 tầng EC và CC ($R_L = 150\Omega$) ;

b) Mạch 1 tầng EC ($R_L = 150\Omega$)

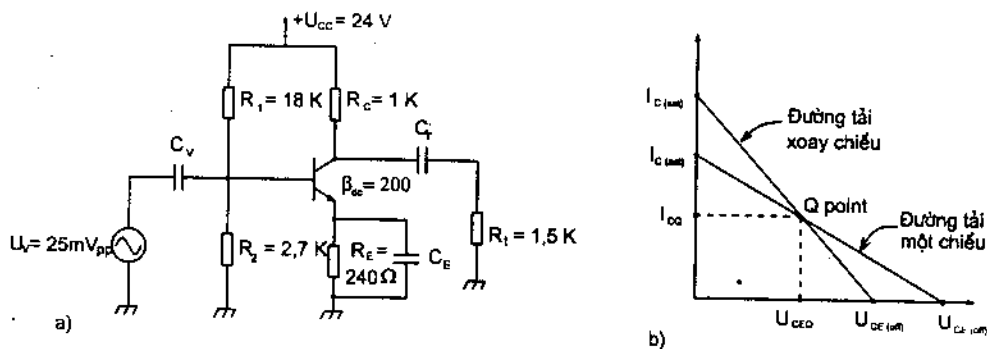


Hình B3.8.

Mạch khuếch đại mắc BC

Bài 3.9. Cho mạch điện hình B3.9

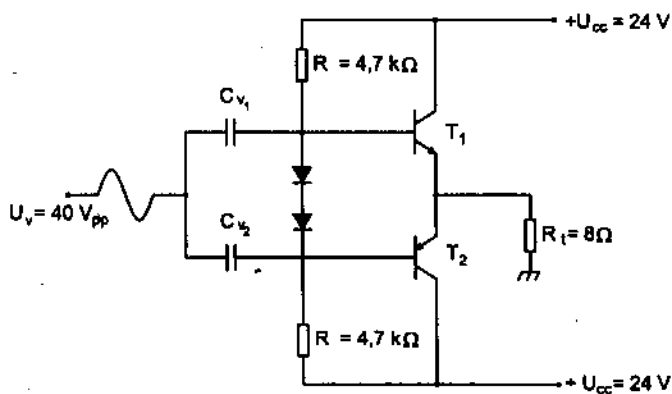
1. Xác định chế độ 1 chiều và đường tải 1 chiều, công suất tiêu thụ P_d trên tranzito khuếch đại.
2. Tính các tham số xoay chiều của mạch A_v , U_r , P_t , P_{CC} hiệu suất năng lượng η .
3. Xây dựng đường tải xoay chiều của mạch đã cho.



Hình B3.9.

Bài 3.10. Cho mạch khuếch đại công suất đẩy kéo hình B3.10

1. Xác định chế độ 1 chiều của T_1 và T_2
2. Tính toán các tham số ở chế độ tín hiệu $U_v = 40\text{V}_{pp}$



Hình B3.10.

Chương 4

CÁC CẤU KIỆN BÁN DẪN KHÁC

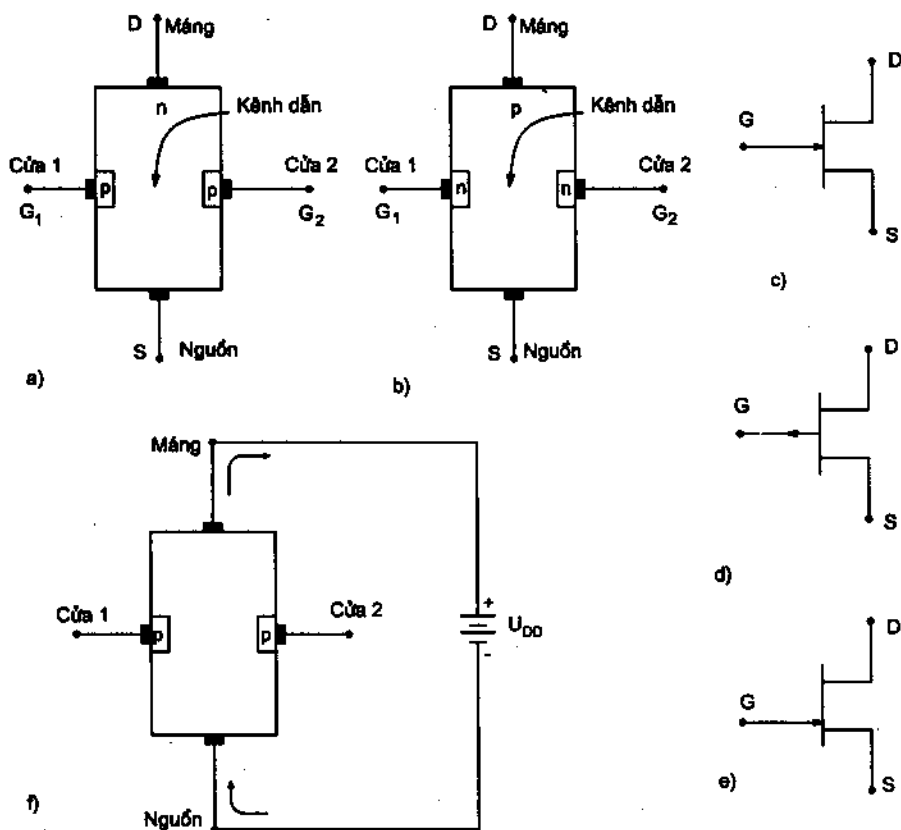
Chương này sẽ tìm hiểu các linh kiện bán dẫn điện tương đối phổ biến khác ngoài diot và BJT, đó là nhóm các tranzito hiệu ứng trường (tranzito đơn cực) FET, tranzito 1 tiếp xúc pn UJT, Thiristor (SCR), diac... kết hợp với những ứng dụng phổ biến nhất của các linh kiện loại này.

4.1. TÍNH CHẤT CỦA JFET

FET dẫn điện chỉ bằng 1 loại hạt dẫn, trong khi BJT dẫn điện bằng cả điện tử và lỗ trống, nên chúng còn có tên là tranzito đơn cực. Chúng gồm có 2 nhóm khác nhau về cấu tạo là nhóm có cực cửa là 1 tiếp xúc công nghệ pn và nhóm có cực cửa cách ly (JFET và MOSFET).

4.1.1. Cấu tạo của JFET

Hình 4.1 mô tả cấu tạo của JFET kênh n và JFET kênh p. Như vậy tồn tại 1 kênh dẫn điện bằng điện tử (kênh loại n hình 4.1a) hay 1 kênh dẫn điện bằng lỗ trống (kênh loại p hình 4.1b) nối thông giữa 2 cực được đặt tên là cực máng D (Drain) và cực nguồn S (Source) cực thứ ba lấy tại vùng bán dẫn đối diện kênh dẫn đặt tên là cực cửa G (Gate), chú ý tiếp xúc kim loại bán dẫn lấy ra các cực D, G và S là tiếp xúc omic (tuyến tính) kênh dẫn điện (bằng 1 loại hạt dẫn) này nằm cách ly với cực cửa bởi 1 tiếp xúc công nghệ pn. Có thể có 2 loại cấu trúc : nếu tại vùng P (hình 4.1a) chỉ đưa ra 1 cực cửa G_1 ta có loại 1 cực cửa, tuy nhiên trong trường hợp tổng quát có thể lấy ra 2 cực cửa G_1 và G_2 độc lập nhau (loại có 2 cực cửa, ví dụ dùng trong các bộ trộn tần số). Hình 4.1c và d là ký hiệu quy ước của nhóm JFET kênh n và JFET kênh p loại cấu trúc kênh đối xứng (vùng cực cửa nằm ở giữa kênh), còn khi kênh có cấu trúc không đối xứng (vùng cực cửa không nằm ở chính giữa kênh) ký hiệu quy ước với loại kênh n cho trên hình 4.1e.



Hình 4.1.

a, c, e) JFET kênh n và ký hiệu quy ước ;

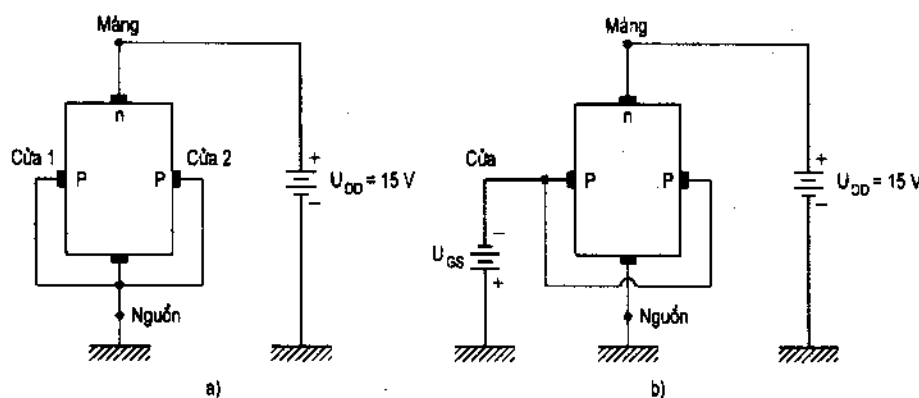
b, d) JFET kênh p và ký hiệu quy ước

f) dòng điện trong JFET kênh n khi hở mạch cực cửa

4.1.2. Hoạt động của JFET kênh n (viết tắt là JFET_n)

Được mô tả trên hình 4.2. Ở hình 4.2a dòng điện xuất hiện trên kênh (gọi là dòng điện cực máng I_D khi đạt tới 1 điện áp $U_{DS} = U_{DS(p)} > 0$, cực cửa hở mạch, tương ứng khi đó giá trị I_{DP} phụ thuộc vào điện áp U_{DS} và điện trở kênh ký hiệu là r_{DS} , giá trị r_{DS} phụ thuộc vào mức độ pha tạp chất cho phần kênh, thiết diện và độ dài của kênh dẫn. Dòng I_D khi này là dòng điện tử hướng từ S tới D hay chiều dòng điện từ D tới S. Hình 4.2b và c mô tả trạng thái hoạt động của JFET_n khi có điện áp tác động lên cực cửa $U_{GS} \leq 0$, tức là diốt cực cửa – kênh bị khóa, vùng nghèo của tiếp xúc pn phân bố không đều, vùng gần cực D rộng (do điện trường phân cực ngược lớn) và vùng gần S hẹp, điều này

dẫn tới phân bố thiết diện của kênh dẫn ngược lại hẹp dần hướng từ S tới D. Khi cho điện áp cực cửa âm hơn, hình ảnh vừa nêu của kênh dẫn rõ rệt hơn, xảy ra với các điện áp U_{DS} nhỏ hơn; dòng điện cực máng phụ thuộc vào 2 điện áp U_{DS} và U_{GS} thể hiện trên biểu thức 4.1:



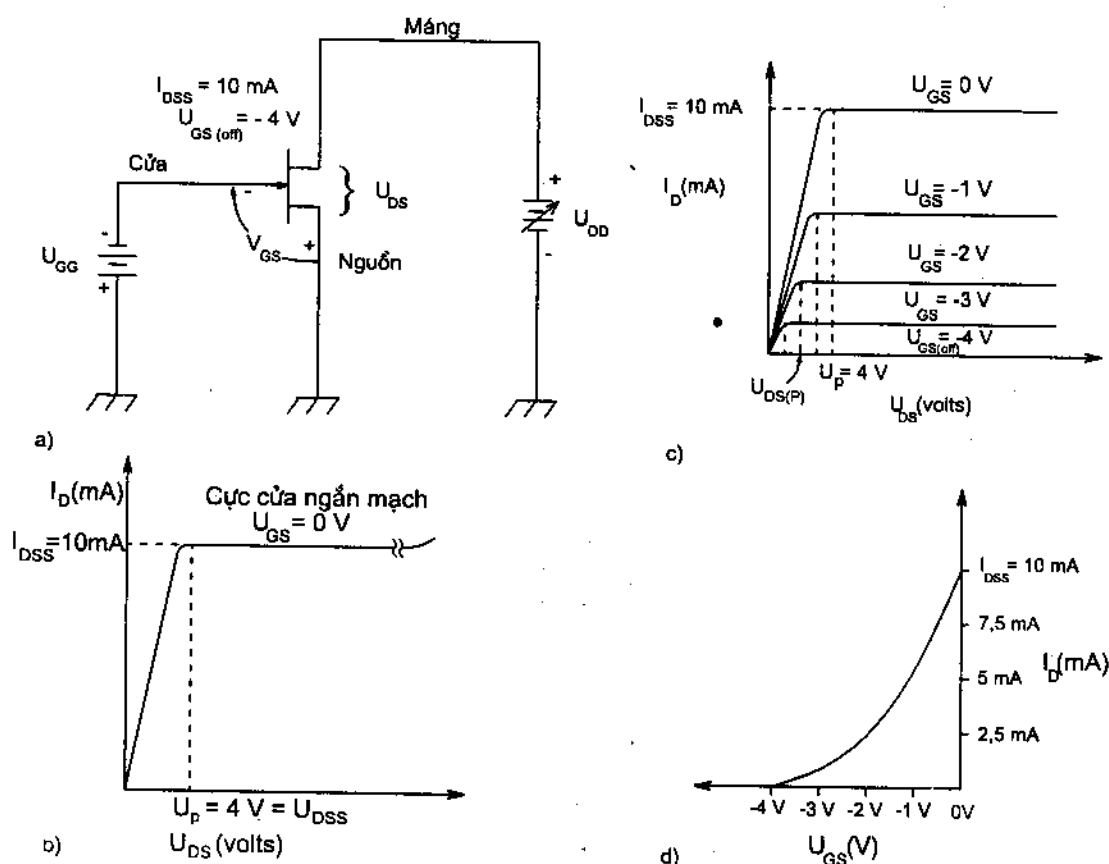
Hình 4.2.

$$I_D = f(U_{DS}, U_{GS}) = \frac{I_{DSS}}{U_{GSkhóa}} \left[2(U_{GS} - U_{GSkhóa})U_{DS} - U_{DS}^2 \right] \quad (4.1)$$

Khi cố định 1 điện áp xét sự thay đổi của I_D theo điện áp còn lại ta nhận được 2 nhóm đặc tuyến von ampe quan trọng nhất của JFET cho trên hình 4.3b, c, d. Nếu cho $U_{GS} = 0V$ ta thu được đặc tuyến ra $I_D = f(U_{DS})$ hình 4.3b, khi lấy các giá trị khác nhau của U_{GS} theo mức âm dần ta được nhóm đặc tuyến ra hình 4.3c. Đồ thị 4.3b chia thành 3 vùng rõ rệt: khi U_{DS} còn nhỏ ($< \text{vài V}$) dòng I_D tăng tỷ lệ với U_{DS} , khi U_{DS} lớn ($\geq U_{DS}$ bão hòa) dòng $I_D = I_{DSS}$ gọi là dòng bão hòa có giá trị không đổi và không phụ thuộc vào U_{DS} , vùng khi U_{DS} quá lớn diốt cửa – kênh bị đánh thủng ở ngay sát cực D, dòng I_D lại tăng theo U_{DS} , đây là vùng không cho phép JFET rơi vào vì nó bị phá hỏng. Ta cũng có nhận xét trên đồ thị hình 4.3c là trong vùng I_D có giá trị bão hòa, có thể dùng điện áp cực cửa U_{GS} để thay đổi dòng điện cực máng I_D và khi U_{GS} âm dần, giá trị dòng I_D giảm dần và giới hạn giữa vùng một và vùng hai lùi dần về phía gốc tọa độ (tức là $U_{DS(P)} < U_P$ trên đồ thị). Khi cố định 1 giá trị $U_{DS} > U_{DS(P)}$ ta thu được quan hệ $I_D = f(U_{GS})$ theo hệ thức (4.2)

$$I_D = I_{DSS} \left[1 - \frac{U_{GS}}{U_{GSkhóa}} \right]^2 \quad (4.2)$$

(Ở đây $U_{GSkhóa} \equiv U_P$)



Hình 4.3.

Trong các hệ thức (4.1) và (4.2) I_{DSS} là giá trị dòng cực máng bão hòa khi điện áp cực cửa $U_{GS} = 0$, đây là giá trị dòng I_D tối đa khi JFET làm việc (dẫn điện).

U_{GS} (khóa) là giá trị âm nhất của điện áp cực cửa khi đó dòng cực máng bằng 0, được gọi là điện áp khóa :

$$I_D (U_{GS} = U_{GS\text{khóa}}) = 0$$

trên hình 4.3d giá trị điện áp khóa $U_{GS\text{khóa}} = -4\text{ V} = U_P$

Từ đồ thị hình 4.3c ta cũng có hệ thức (4.3)

$$U_{DS(P)} = U_P - U_{GS} \quad (4.3)$$

Ở đây $U_{DS(P)}$ là điện áp khóa khi $U_{GS} < 0$ còn U_P là điện áp khóa khi $U_{GS} = 0$ (cực cửa ngắn mạch). Từ phương trình (4.2) có thể xác định giá trị

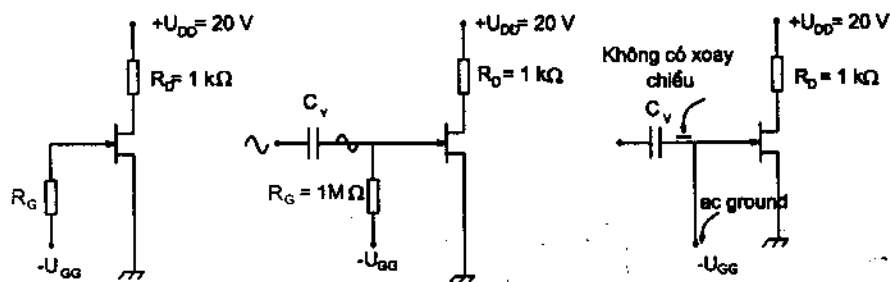
dòng cực máng I_D khi biết I_{DSS} và U_{GS} khác nhau ứng với các giá trị khác nhau của điện áp cực cửa U_{GS} (khi thỏa mãn điều kiện $U_{DS} > U_{DS(P)}$)

Ví dụ 1: Tính I_D với các trị U_{GS} khác nhau

- Khi $U_{GS} = 0V$ $I_D = I_{DSS} = 10mA$
- Khi $U_{GS} = -0,5V$ $I_D = 10mA \left[1 - \frac{-0,5V}{-4V} \right]^2 = 7,65mA$
- Khi $U_{GS} = -1V$ $I_D = 10mA \left[1 - \frac{-1V}{-4V} \right]^2 = 5,62mA$
- Khi $U_{GS} = -2V$ $I_D = 10mA \left[1 - \frac{-2V}{-4V} \right]^2 = 2,5mA$
- Khi $U_{GS} = -3V$ $I_D = 10mA \left[1 - \frac{-3V}{-4V} \right]^2 = 0,625mA$

Chú ý khi $U_{DS} < U_{DS(P)}$ phương trình 4.2 không còn đúng, lúc này JFET được dùng như một điện trở (r_{DS}) thay đổi tuyến tính theo điện áp U_{GS} , khi U_{GS} càng âm giá trị r_{DS} càng lớn.

4.1.3. Phân cực 1 chiều cho JFET



Hình 4.4. Thiên áp cực cửa cho JFET

a) Phương pháp dùng thiên áp cực cửa $U_{GS} < 0$:

Điện trở cực cửa R_G thường chọn $0,1 M\Omega$ tới vài $M\Omega$ trên thực tế chỉ làm nhiệm vụ dẫn điện áp $-U_{GG}$ tới cực G. Điện áp trên cực máng xác định theo hệ thức (4.4):

$$U_{DS} = U_D - I_D R_D \quad (4.4)$$

Ví dụ 2: Tính I_D và U_{DS} khi $U_{GS} = -1,5V$ khi cho các tham số

$$I_{DSS \min} = 2mA ; \quad I_{DSS \max} = 20mA ;$$

$$U_{GS \text{ khóa } \min} = -2V ; \quad U_{GS \text{ khóa } \max} = -8V ;$$

Với các giá trị $I_{DSS \min}$ và $U_{GS \text{ khóa } \min}$ có :

$$I_D = 2mA \left[1 - \frac{-1,5V}{-2V} \right]^2 = 125\mu A$$

$$U_{DS} = U_{DD} - I_D R_D = 20V - (125\mu A \cdot 1k\Omega) = 19,875V$$

với $I_{DSS \max}$ và $U_{GS \text{ khóa } \max}$ có :

$$I_D = 20mA \left[1 - \frac{-1,5V}{-8V} \right]^2 = 13,2mA$$

$$U_{DS} = 20V - (13,2mA \cdot 1k\Omega) = 6,8V$$

Từ hệ thức (4.3) có:

$$U_{DS(P)} = U_P - U_{GS} = 8V - 1,5V = 6,5V$$

Từ ví dụ 2 thấy rõ nhược điểm của cách phân cực hình 4.4 là giá trị I_D và U_{DS} biến thiên trong 1 dải rộng với cùng 1 giá trị $U_{GS} = -1,5V$.

b) Phương pháp tự cấp thiên áp hình 4.5 khắc phục được nhược điểm vừa nêu của hình 4.4.

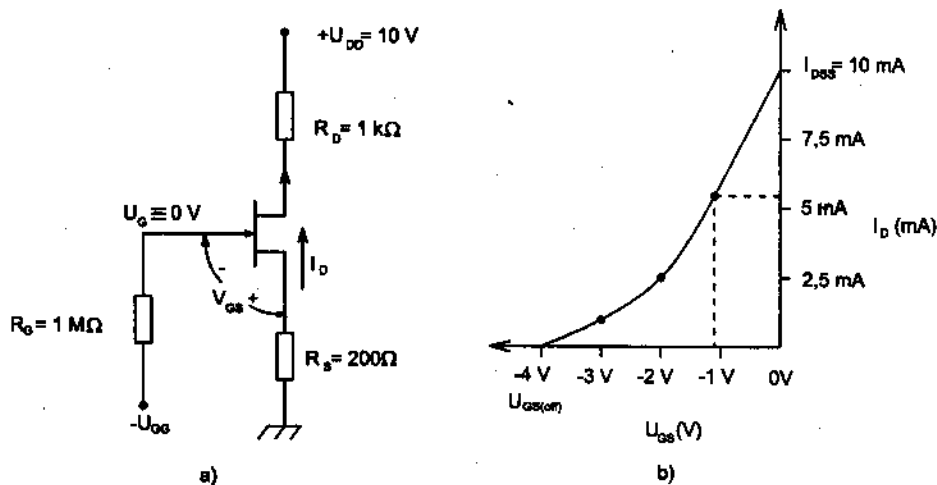
Phương pháp tự cấp hình 4.5a là phổ biến và có độ ổn định cao nhờ dùng dòng cực nguồn $I_S \approx I_D$ chảy qua điện trở R_S tạo ra điện áp rơi trên nó $U_S = I_S \cdot R_S \approx I_D R_S$ (điện áp này tỷ lệ với dòng I_D).

$$\text{Từ đó điện áp cực cửa } U_{GS} = U_G - U_S = 0V - U_S = -I_D R_S \quad (4.5)$$

hệ thức (4.5) cho phép giữ ổn định dòng I_D nhờ sự biến thiên tương ứng của U_{GS} do I_D tạo ra trên R_S nên ta nói cấu trúc có độ ổn định cao. Trị số điện trở R_S lựa chọn theo hệ thức (4.6):

$$R_S = \frac{-U_{GS \text{ khóa}}}{2I_{DSS}} \quad (4.6)$$

lưu ý: $I_D \approx \frac{I_{DSS}}{2}$ khi $U_{GS} = \frac{U_{GS \text{ khóa}}}{4}$ theo phương trình (4.2)



Hình 4.5. Phương pháp thiên áp tự cấp

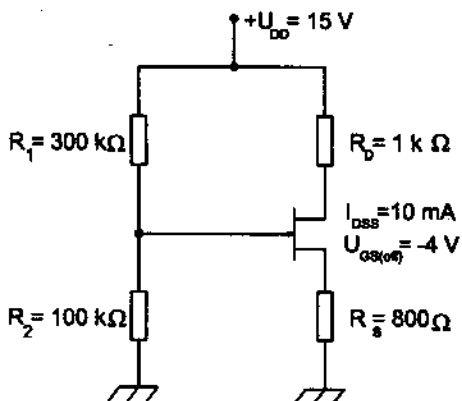
Ví dụ 3: với $U_{GS\text{khóa}} = -4\text{V}$; $I_{DSS} = 10\text{mA}$ theo (4.6)

ta có $R_S = \frac{-(-4\text{V})}{2.10\text{mA}} = 200\Omega$ (có thể chọn $R_S = 150\Omega$ hay $R_S = 220\Omega$)

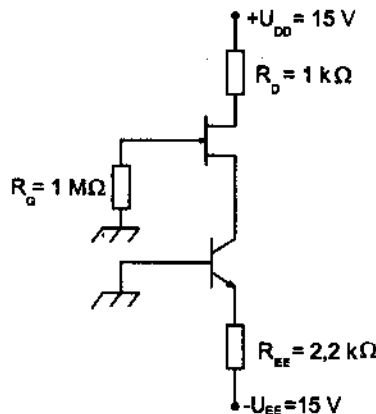
với $U_{GS} = -1\text{V}$ ta có $I_S = \frac{1\text{V}}{200\Omega} = 5\text{mA}$

$$U_D = U_{DD} - I_D R_D = 10\text{V} - (5\text{mA} \cdot 1\text{k}\Omega) = 5\text{V}$$

c) Phân cực bằng bộ chia áp (hình 4.6)



Hình 4.6. Phân cực cho JFET_n bằng bộ chia áp



Hình 4.7. Phân cực bằng dòng cực nguồn I_S .

Ở hình 4.6 sử dụng bộ chia R_1, R_2 tạo điện áp 1 chiều cho cực G :

$$U_G = \frac{R_2}{R_1 + R_2} \cdot U_{DD} = \frac{100k\Omega}{390k\Omega + 100k\Omega} \cdot 15V = 3V \quad (4.7)$$

Điện áp trên cực nguồn $U_S = U_G - U_{GS}$, nếu chọn $U_{GS} = -1V$ thì:

$$U_S = 3V - (-1V) = +4V$$

$$\text{Dòng cực máng } I_D = \frac{U_S}{R_S} = \frac{4V}{800\Omega} = 5mA \quad (4.8)$$

Điện áp cực máng

$$U_D = U_{DD} - I_D R_D = 15V - 5mA \cdot 1k\Omega = 10V$$

hay
$$U_{DS} = U_D - U_S = 10V - 4V = 6V$$

d) Thiên áp dòng cực nguồn (hình 4.7). Đây là 1 cách phân cực khá phổ biến, với BJT (phân cực bằng dòng I_E) được dùng như 1 nguồn dòng điện cung cấp dòng I_S cho JFET_n :

$$I_C = I_D = \frac{U_{EE} - U_{BE}}{R_E} \quad (4.9)$$

$$I_C = \frac{15V - 0,7V}{2,2k\Omega} = 6,5mA \approx I_D$$

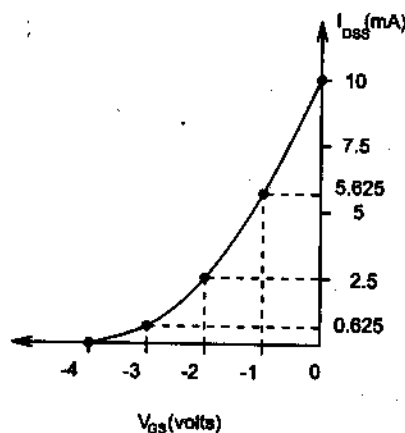
$$U_D = U_{DD} - I_D R_D = 15V - (6,5mA \cdot 1k\Omega) = 8,5V$$

4.1.4. Tầng khuếch đại JFET

Khi khuếch đại tín hiệu xoay chiều có biên độ nhỏ, dùng JFET có thuận lợi hơn BJT vì trở kháng vào của tầng khuếch đại JFET rất lớn. Tương tự BJT, cũng có 3 kiểu mắc : cực nguồn chung (SC), cực máng chung (DC) và cực cửa chung (GC) với các tính chất hoàn toàn tương tự như 3 kiểu mắc EC, CC và BC.

a) Hồ dẫn động của JFET (hình 4.8)

Theo định nghĩa hồ dẫn xoay chiều g_m của JFET là độ dốc vi phân của đặc tuyến truyền đạt hình 4.3d hay hình 4.8 thể hiện ở biểu thức (4.10).



Hình 4.8 Xác định hồ dẫn xoay chiều g_m của JFET.

$$g_m = \frac{\Delta I_D}{\Delta U_{GS}} \text{ (khi giữ } U_{DS} \text{ không đổi)} \quad (4.10)$$

Ở đây ΔI_D và ΔU_{GS} là biến thiên (gia số) tương ứng của dòng I_D và áp U_{GS}

Ví dụ trên hình 4.8:

$$\text{Khi } U_{GS} = -2 \text{ V}; \quad I_D = 2,5 \text{ mA}$$

$$\text{Khi } U_{GS} = -3 \text{ V}; \quad I_D = 0,625 \text{ mA (xem ví dụ 1)}$$

$$\text{từ đó } g_m = \frac{2,5 \text{ mA} - 0,625 \text{ mA}}{-2 \text{ V} - (-3 \text{ V})} = \frac{1,875 \text{ mA}}{1 \text{ V}} = 1,875 \text{ mS}$$

(chú ý đơn vị của g_m là miliSimen hay mA/V)

$$\text{Khi } U_{GS} = 0 \text{ V} \quad I_D = 10 \text{ mA}$$

$$\text{Khi } U_{GS} = -1 \text{ V} \quad I_D = 5,625 \text{ mA}$$

do đó g_m trong khoảng -1 V tới 0 V của U_{GS} bằng :

$$g_m = \frac{10 \text{ mA} - 5,625 \text{ mA}}{0 \text{ V} - (-1 \text{ V})} = \frac{4,375 \text{ mA}}{1 \text{ V}} = 4,375 \text{ mS}$$

Kết luận: giá trị g_m sẽ tăng khi điểm làm việc dịch gần về gốc tọa độ ($|U_{GS}|$ giảm).

Với 1 giá trị bất kỳ của U_{GS} , g_m được tính theo (4.11)

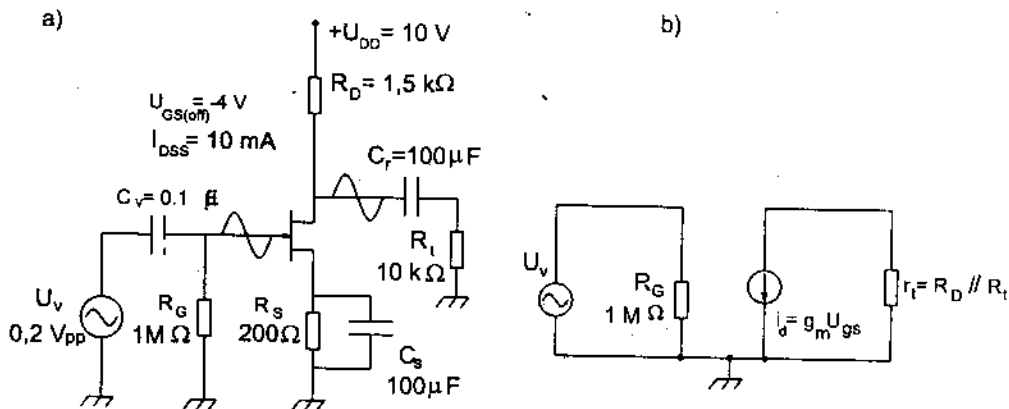
$$g_m = g_{mo} \left[1 - \frac{U_{GS}}{U_{GSkhóa}} \right] \quad (4.11)$$

Khi $U_{GS} = 0 \text{ V}$, độ hỗ dẫn là :

$$g_{mo} = \frac{2I_{DSS}}{-U_{GSkhóa}} \quad (4.12)$$

b) Tầng khuếch đại điện áp mắc cực nguồn chung (SC)

Xét mạch khuếch đại mắc SC hình 4.9a với các tham số giới hạn cho trước của JFET là $I_{DSS} = 10 \text{ mA}$; $U_{GSkhóa} = -4 \text{ V}$.



Hình 4.9. a) Tầng khuếch đại SC ; b) mạch tương đương xoay chiều

- Chế độ một chiều:

$$I_D = \frac{U_S}{R_S} = \frac{1V}{200\Omega} = 5mA$$

$$U_D = U_{DD} - I_D R_D = 15V - (5mA \cdot 1,5k\Omega) = 7,5V$$

• Chế độ xoay chiều : Điện áp vào đặt tới cực cửa, điện áp ra lấy trên cực máng, hệ số khuếch đại điện áp : (chú ý kí hiệu U_{GS} chỉ thành phần xoay chiều, không tính tới thành phần phân cực 1 chiều cho G)

$$A_u = \frac{U_r}{U_v} = \frac{i_d \cdot r_t}{U_v}$$

với $U_v = U_{GS}; i_d = g_m U_{GS}$ ta có : $A_u = g_m \cdot r_t$ (4.13)

hệ thức (4.13) nhận được chỉ khi có tụ C_s nối song song thoát dòng xoay chiều trên R_S , còn khi không có C_s , A_u được tính bởi (4.14):

$$A_u = \frac{g_m \cdot r_t}{1 + g_m \cdot R_S} \quad (4.14)$$

Ví dụ 5: Tính hệ số khuếch đại điện áp A_u và điện áp ra U_r trong mạch hình 4.9a :

tải xoay chiều trên mạch cực máng :

$$r_t = \frac{R_D \cdot R_L}{R_D + R_L} = \frac{1,5k\Omega \cdot 10k\Omega}{1,5k\Omega + 10k\Omega} = 1,3k\Omega$$

hỗ dẫn tại gốc ($U_{GS} = 0$) tính theo (4.12)

$$g_{mo} = \frac{2I_{DSS}}{-U_{GSkhóa}} = \frac{2 \cdot 10mA}{4V} = 5mS$$

Áp dụng hệ thức (4.11) tính g_m :

$$\begin{aligned} g_m &= g_{mo} \left[1 - \frac{U_{GS}}{U_{GSkhóa}} \right] \\ &= 5mS \left[1 - \frac{-1}{-4} \right] = 3,75mS \end{aligned}$$

Dùng hệ thức (4.13) ta có:

$$A_u = g_m \cdot r_i = 3,75mS \cdot 1,3k\Omega = 4,875$$

điện áp xoay chiều tại lối ra xác định bởi:

$$\begin{aligned} U_r &= A_u \cdot U_v = 4,875 \cdot 0,2 V_{pp} \\ &= 0,975 V_{pp} \end{aligned}$$

c) Tầng khuếch đại mắc cực mang chung (DC)

Tương tự như mạch lặp CC dùng BJT, tầng DC có trở kháng vào rất lớn, trở kháng ra nhỏ và hệ số khuếch đại điện áp nhỏ hơn 1, không đảo pha. Điện áp vào đặt tới cực cửa, điện áp ra lấy trên cực nguồn: (hình 4.10a và b), cực máng nối 0V về xoay chiều.

Xác định hệ số khuếch đại điện áp :

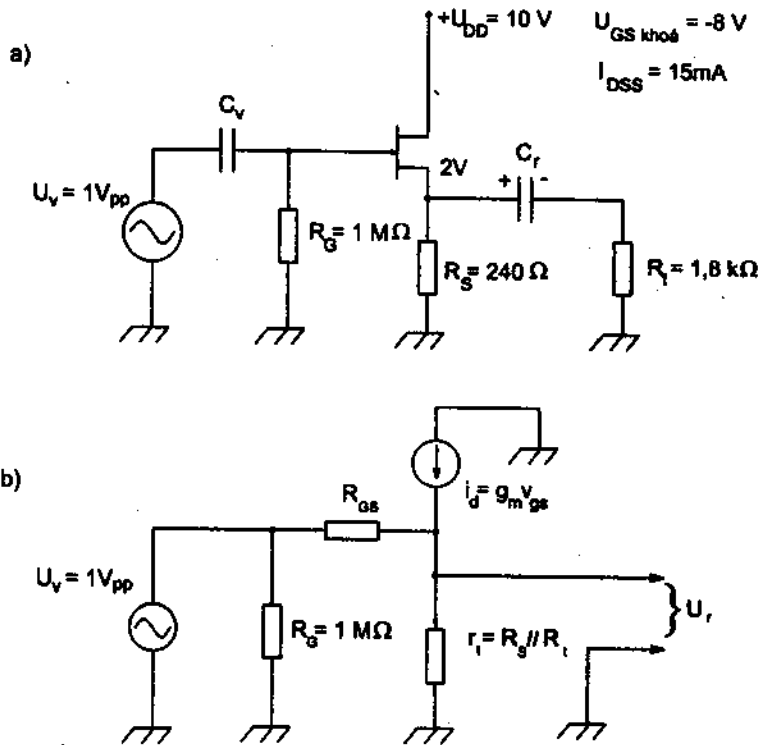
$$U_r = g_m \cdot U_{GS} \cdot r_i \quad (\text{với } r_i = R_S // R_i)$$

$$U_v = U_{GS} + g_m \cdot U_{GS} r_i$$

$$A_v = \frac{U_r}{U_v} = \frac{g_m \cdot r_i}{1 + g_m \cdot r_i} \leq 1 \quad (4.15)$$

Trở kháng vào $Z_v \approx R_G$

Trở kháng ra $Z_r = R_S // \frac{1}{g_m}$



Hình 4.10. Tầng khuếch đại DC

a) mạch nguyên lý ; b) mạch tương đương xoay chiều

Thay các số liệu đã cho của mạch hình 4.10a ta được :

$$r_t = \frac{240\Omega \cdot 1,8k\Omega}{240\Omega + 1,8k\Omega} = 211,7\Omega$$

$$g_{m0} = \frac{2I_{DSS}}{-U_{GSkhóa}} = \frac{30mA}{8V} = 3,75mS$$

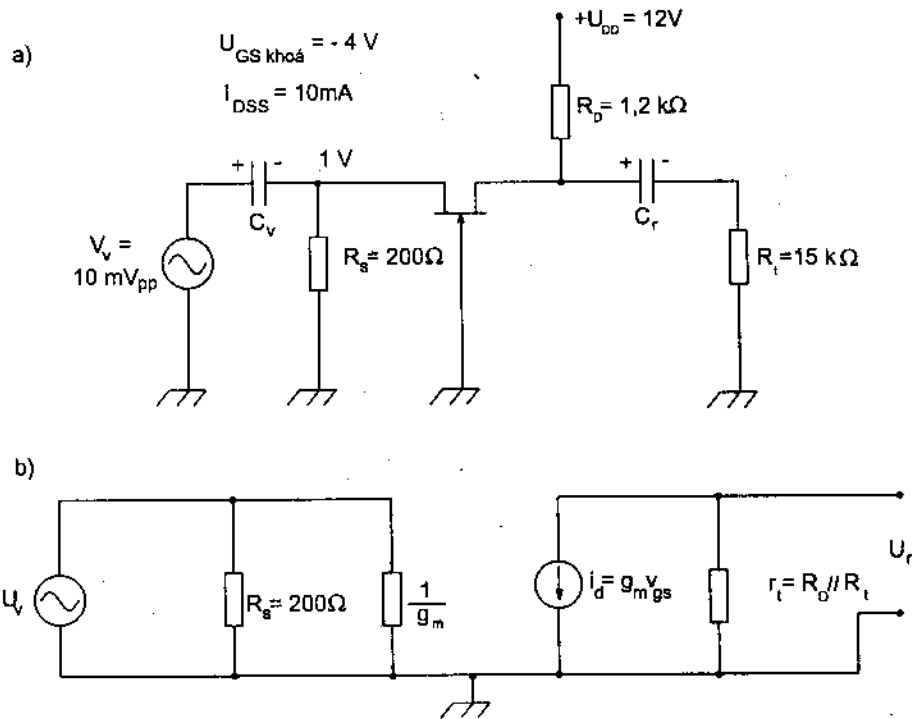
$$g_m = g_{m0} \left[1 - \frac{U_{GS}}{U_{GSkhóa}} \right] = 3,75mS \left[1 - \frac{-2}{-8} \right] = 2,8mS$$

$$A_u = \frac{g_m r_t}{1 + g_m \cdot r_t} = \frac{2,8mS \cdot 211,7\Omega}{1 + 2,8mS \cdot 211,7\Omega} = 0,37$$

$$U_r = A_u \cdot U_v = 0,37 \cdot 1V_{pp} = 0,37V_{pp}$$

$$Z_r = R_S // \frac{1}{g_m} = 240\Omega // \frac{1}{2,8mS} = 143,5\Omega$$

d) Tầng mắc cực cửa chung (GC) hình 4.11



Hình 4.11. Mạch khuếch đại JFET mắc cực cửa chung

a) mạch nguyên lý ;

b) sơ đồ tương đương xoay chiều

Điện áp vào đưa tới cực S, điện áp ra lấy trên cực D cùng pha với U_V , tương tự cách tính với kiểu mắc SC từ mạch điện tương đương hình 4.11b có :

$$U_r = g_m \cdot U_{GS} \cdot r_t$$

$$A_u = \frac{g_m \cdot U_{GS} \cdot r_t}{U_{GS}}$$

$$A_u = g_m \cdot r_t \quad (4.16)$$

với

$$r_t = R_D // R_L = \frac{1,2k\Omega \cdot 15k\Omega}{1,2k\Omega + 15k\Omega} = 1,11k\Omega$$

$$A_u = 3,75mS \cdot 1,11k\Omega = 4,16$$

$$U_r = A_u \cdot U_v = 4,16 \cdot 10 \text{mV}_{pp} = 41,6 \text{mV}_{pp}$$

$$Z_v = R_S // \frac{1}{g_m} = 200 \Omega // \frac{1}{3,75 \text{mS}} = 114 \Omega$$

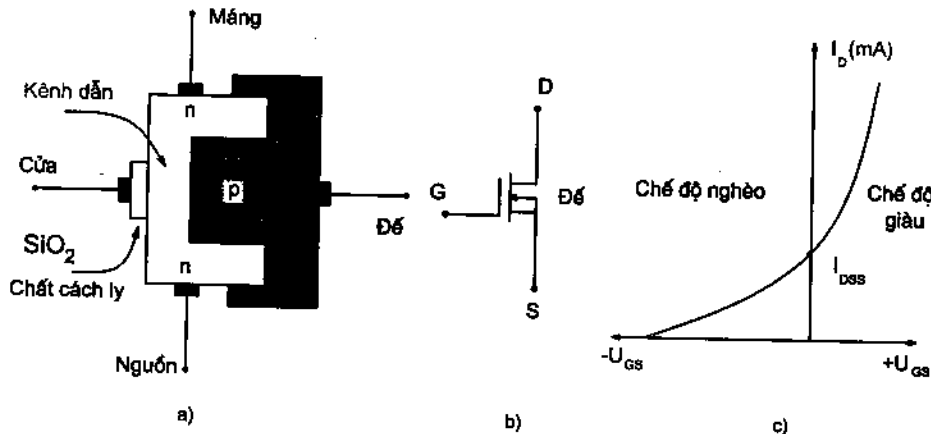
4.2. CÁC TÍNH CHẤT CỦA MOSFET

Về mặt cấu tạo FET có cực cửa cách ly với kênh dẫn điện, kiểu kim loại – ôxít – chất bán dẫn được gọi chung là nhóm MOSFET với 3 cực tương tự như JFET, dòng cực máng I_D được điều khiển bằng điện áp cực cửa U_{GS} . Có hai nhóm MOSFET : loại có kênh cảm ứng viết tắt là EMOSFET và loại có kênh có sẵn DMOSFET. Do cực cửa là cách điện với kênh dẫn nên trở kháng vào của MOSFET lớn hơn vài cấp so với JFET.

4.2.1. DMOSFET (loại kênh có sẵn)

a) Cấu tạo DMOS cho trên hình 4.12a với loại kênh n và hình 4.14a với loại kênh p cho thấy rõ hai đặc điểm quan trọng:

- Đã có sẵn 1 kênh dẫn điện loại n hay loại p nối thông giữa 2 cực D và S của nó.
- Cực cửa nằm cách ly với kênh qua 1 lớp điện môi SiO_2 mỏng cỡ μm .



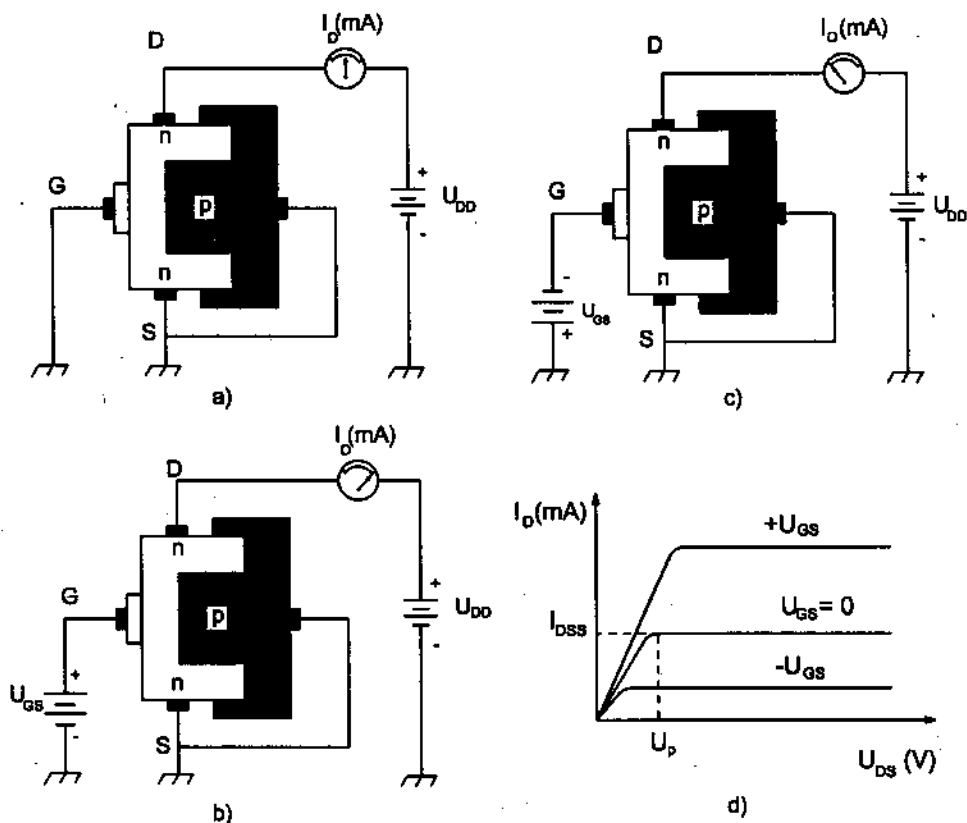
Hình 4.12

- a) Cấu tạo của MOSFET kênh n có sẵn (DMOSFET);
b) Ký hiệu quy ước; c) Đặc tuyến I_D theo U_{GS}

b) Khi đặt 1 điện áp $U_{DS} > 0$ giữa D và S, thay đổi điện áp đặt vào cực cửa $U_{GS} \geq 0$ ta nhận được đặc tuyến truyền đạt $I_D = f_1(U_{GS})$ hình 4.12c và

nếu thay đổi U_{DS} ứng với mỗi U_{GS} cố định ta nhận được đặc tuyến ra $I_D = f_2(U_{DS})$ hình 4.13d, tức là DMOS có thể làm việc với 3 chế độ khác nhau của U_{GS} :

Với $U_{GS} = 0$, khi $U_{GS} > 0$ DMOS làm việc ở chế độ giàu và khi $U_{GS} < 0$ ở chế độ nghèo ứng với mức độ dòng I_D khác nhau do kênh dẫn được làm giàu hạt dẫn lên hay bị làm nghèo hạt dẫn đi nhờ hiện tượng cảm ứng tĩnh điện của điện trường U_{GS} qua lớp SiO_2 tác động tới vùng kênh, nghĩa là kênh sẽ có nhiều điện tử dẫn hơn khi $U_{GS} > 0$ và do vậy dòng I_D tăng (hình 4.13b) hay sẽ giảm bớt điện tử dẫn đi khi $U_{GS} < 0$ và do vậy dòng I_D giảm – hình 4.13c. Quan hệ $I_D = f_1(U_{GS})$ tuân theo quy luật (4.2) giống như JFET.



Hình 4.13. Xác định đặc tuyến dòng cực mắg I_D phụ thuộc điện áp mắg nguồn U_{DS} khi điện áp cực cửa:

- a) $U_{GS} = 0$; b) $U_{GS} > 0$; c) $U_{GS} < 0$; đối với DMOSFET kênh n
d) Đặc tuyến ra của DMOS kênh n.

Ví dụ 1: Hãy tính dòng cực mắg I_D ứng với $U_{GS} = 0V$, $U_{GS} = +2V$ và $U_{GS} = -2V$, biết rằng DMOS có $I_{DSS} = 10mA$, $U_{GS\text{ khoá}} = -4V$.

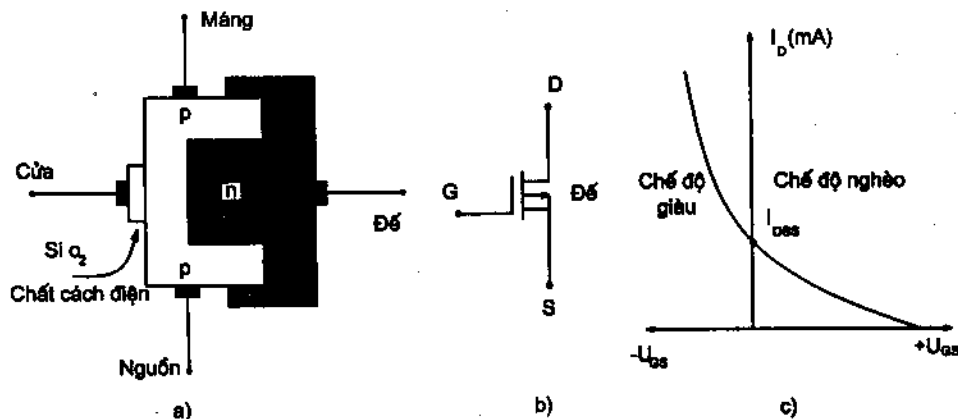
- Khi $U_{GS} = +2V$ theo hệ thức (4.2) $I_D = I_{DSS} \left[1 - \frac{U_{GS}}{U_{GSkhóa}} \right]^2$ có

$$I_D = 10mA \left[1 - \frac{+2V}{-4V} \right]^2 = 10mA \cdot 2,25 = 22,5mA$$

- Khi $U_{GS} = -2V$

$$\text{có } I_D = 10mA \left[1 - \frac{-2V}{-4V} \right]^2 = 10mA \cdot 0,25 = 2,5mA$$

- Khi $U_{GS} = 0V$ $I_D = I_{DSS} = 10mA$.



Hình 4.14.

- Cấu tạo loại DMOSFET kênh p ;
- Ký hiệu quy ước ;
- Đặc tuyến I_D theo U_{GS} .

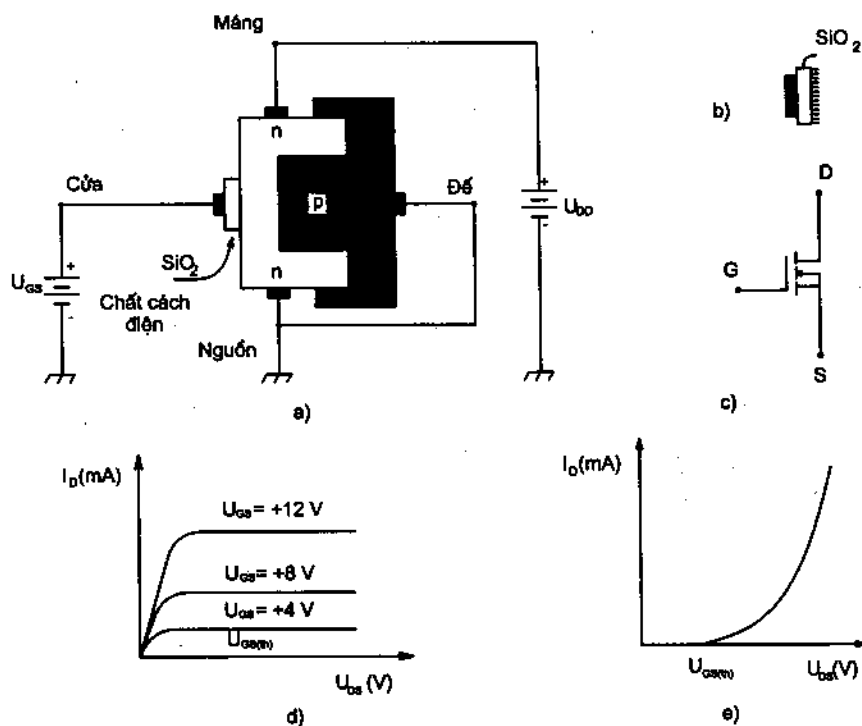
Với DMOS kênh p cần chú ý

- điện áp máng nguồn $U_{DD} < 0$
- khi $U_{GS} > 0$, DMOS ở chế độ nghèo (hình 4.14c) còn khi $U_{GS} < 0$ DMOS kênh P ở chế độ giàu.

4.2.2. EMOSFET – (loại kênh cảm ứng)

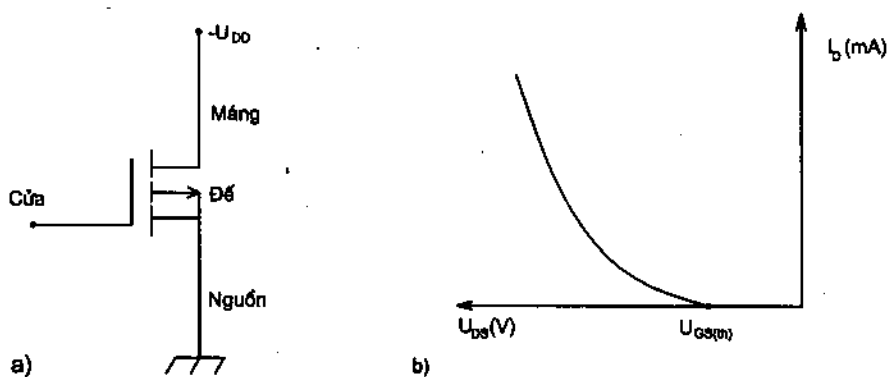
Hình 4.15a trình bày cấu tạo của EMOSFET loại kênh n cảm ứng, điểm khác biệt là chưa có kênh dẫn điện nối giữa S và D khi điện áp cực cửa $U_{GS} = 0$, chỉ khi đặt tới cực cửa 1 điện áp thích hợp cực tính dương $U_{GS} > 0$ sẽ xuất hiện điện tích trái dấu (điện tử) trong vùng bán dẫn đối diện với cực G (hình 4.15b) và do đó xuất hiện một kênh dẫn điện bằng điện tử (kênh n). Ký

hiệu quy ước và các đặc tuyến quan trọng nhất của EMOS cho trên hình 4.15c, d, e. Hình 4.16a và b là ký hiệu quy ước và đặc tuyến truyền đạt $I_D (U_{GS})$ đối với nhóm EMOS kênh p.



Hình 4.15.

a) Cấu tạo ; b) Tích điện trên bề mặt lớp SiO_2 ;
 c) Ký hiệu quy ước ; d) Đặc tuyến truyền đạt của EMOSFET kênh n cảm ứng



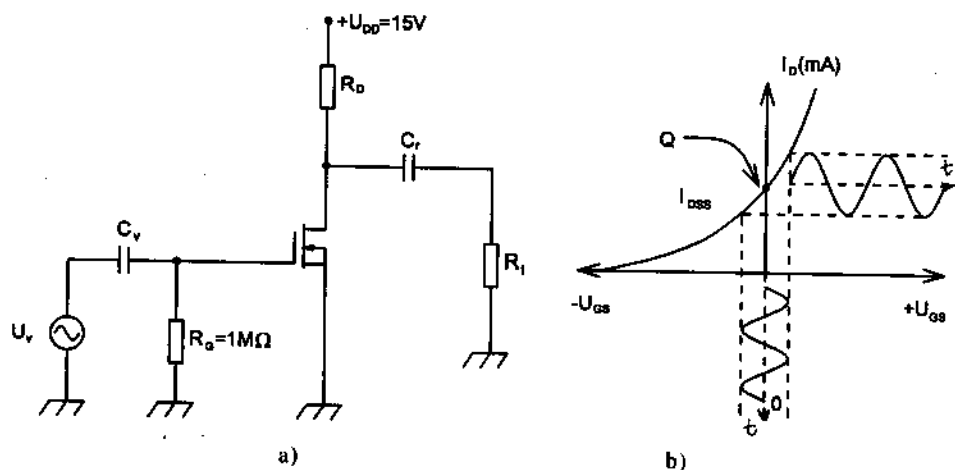
Hình 4.16.

a) Ký hiệu EMOSFET kênh cảm ứng loại p ; b) Đặc tuyến truyền đạt I_D phụ thuộc U_{GS} .

4.2.3. Phân cực 1 chiều cho MOSFET

a) Với DMOS có thể cho điện áp cực cửa ban đầu bằng 0 (chế độ thiên áp 0 như thể hiện ở hình 4.17a. Hình 4.17b mô tả phương thức điều khiển dòng cực máng của điện áp cực cửa khi DMOS ở chế độ khuếch đại điện áp mắc cực nguồn chung (SC), xét với loại DMOS kênh n.

Khi $U_{GS} = 0$ dòng cực máng $I_D = I_{DSS}$ (hình 4.17b) ứng với bán kỳ dương của U_v DMOS làm việc ở chế độ giàu (dòng I_D tăng theo U_v (hay U_{GS}), khi $U_v < 0$ DMOS làm việc ở chế độ nghèo khi đó dòng I_D giảm khi U_{GS} giảm.

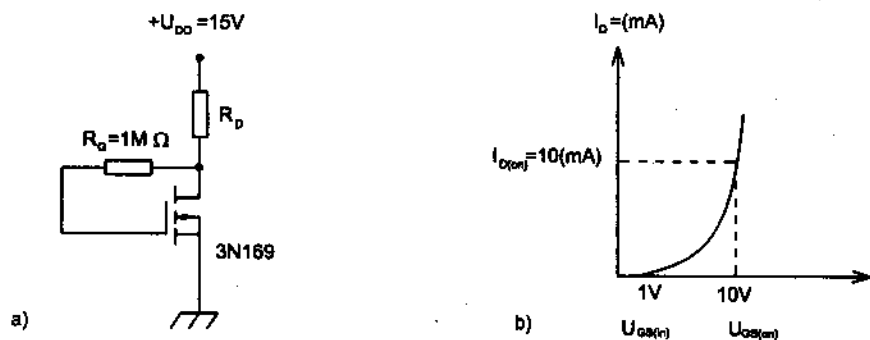


Hình 4.17

a) Phân cực thiên áp 0 cho DMOSFET ; b) Minh họa chế độ xoay chiều.

$$U_{DS} = U_{DD} - I_{DSS} \cdot R_D \quad (4.17)$$

Nếu chọn R_D để $U_{DS} \approx \frac{1}{2} U_{DD}$ thì R_D xác định bởi (4.18):



Hình 4.18. Phân cực kiểu hồi tiếp điện áp từ cực máng

$$R_D = \frac{U_{DD}}{2I_{DSS}} \quad (4.18)$$

hệ số khuếch đại điện áp A_u xác định như với JFET : $A_u = g_m \cdot r_t$

Tương tự như đối với JFET có thể sử dụng các phương pháp phân cực khác: thiên áp tự cấp dùng điện trở R_S và dòng I_S , thiên áp dùng bộ chia áp hay dùng dòng điện cực nguồn (xem mục 4.1.3).

Với nhóm EMOS, không thể sử dụng phương pháp phân cực 0 như với DMOS. Hình 4.18 đưa ra 1 cách phân cực kiểu hồi tiếp điện áp cực máng (tương tự như hình 3.14 đối với BJT), do dòng cực cửa $I_G \approx 0$ nên $U_{DS} = U_{GS}$ và điện trở cực máng R_D xác định bởi:

$$R_D = \frac{U_{DD} - U_{GS(Q)}}{I_{D(Q)}} \quad (4.19)$$

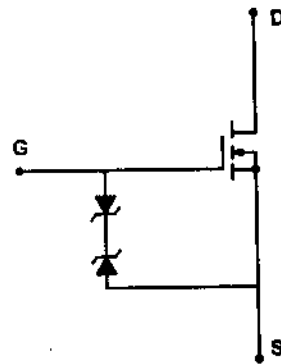
$$= \frac{15V - 10V}{10mA} = 500\Omega \text{ (chọn } R_D = 470\Omega \text{)}$$

• Một số lưu ý khi sử dụng FET:

a) Khi sử dụng MOS ở chế độ khuếch đại hay chế độ khóa điện tử luôn chú ý tính chất nhạy cảm của loại linh kiện này với các trường tĩnh điện ngoài vì lớp điện môi SiO_2 rất mỏng ($10^{-6}m$) nên dễ bị đánh thủng.

b) Cần tuân thủ các yêu cầu trong khi thao tác với MOS

- Khi đang nối nguồn tuyệt đối không lắp (hàn) hay gỡ MOS trong mạch
- Không đưa tín hiệu vào lúc nguồn đang ngắt
- Cần tiếp đất (0V) với mỏ hàn trước khi cho tác động hàn gỡ MOS.
- Nối ngắn mạch các cực của MOS khi chưa sử dụng



Hình 4.19. Biện pháp bảo vệ đầu vào MOS

Một biện pháp có hiệu quả là dùng diốt chống quá áp (đánh thủng) tại cổng vào như trên hình 4.19.

c) Khi dùng MOS ở chế độ khóa chỉ có chế độ nối mạch (với dòng I_D lớn nhất U_{DS} nhỏ nhất) và chế độ ngắt mạch (với dòng cực máng $I_D = 0$, điện áp

U_{DS} lớn nhất) cần chú ý là JFET, DMOS ở chế độ nghèo là loại khóa thường mở (khi chưa có điều khiển dòng cực máng là lớn nhất) còn EMO3 và DMOS ở chế độ giàu là loại khóa thường ngắt (khi chưa có điều khiển, dòng cực máng $I_D = 0$) với EMOS.

d) Với U_{DS} tương đối nhỏ ($U_{DS} < U_{DS(P)}$) FET có thể làm việc như một điện trở thay đổi giá trị của mình theo điện áp cực cửa tác động: $r_{DS}(U_{GS})$.

e) Trong phần lớn các trường hợp, do tính đối xứng, vai trò cực S và cực D có thể đổi lẫn cho nhau mà tính chất FET ít thay đổi.

f) Cực đế có thể dùng làm cực cửa thứ 2 để đưa tín hiệu điều khiển tới; Còn khi không sử dụng tới, cần nối nó tới cực S (điện thế thấp), hay tới cực D (nếu cần điện thế cao trong mạch logic số).

4.2.4. Khóa điện tử dùng FET

a) Khóa JFET : Xét mạch điện hình 4.20

Khi điện áp điều khiển bằng 0, $U_{GS} = 0$, JFET được nối mạch với $I_D = I_{DSS}$ (ví dụ bằng 10mA). Khi đó điện trở r_{DS} của JFET xác định bởi hệ thức (4.20)

$$r_{DS_{min}} = \frac{U_{GS_{khóa}}}{2I_{DSS}} = \frac{1}{g_{m0}} \quad (4.20)$$

giá trị $r_{DS_{min}}$ thường cỡ vài Ω tới vài chục Ω .

Khi đó khi chọn $R \gg R_{DS_{min}}$

$$U_r = \frac{U_v}{R + r_{DS_{min}}} \cdot R \approx U_v$$

với sai số phạm phải khi xấp xỉ là

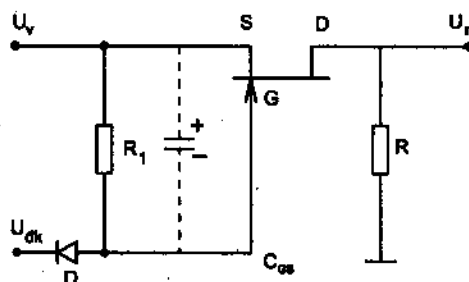
$$\gamma = \frac{r_{DS_{min}}}{R} 100(\%)$$

Ta gọi trạng thái này là cấu trúc đang đọc tín hiệu vào.

Khi U_{dk} có giá trị âm:

$$U_{dk} < U_{v_{min}} + U_{GS_{khóa}} < 0$$

(ở đây $U_{v_{min}}$ là giá trị âm nhất của tín hiệu vào)



Hình 4.20. Chuyển mạch analog dùng JFET

JFET bị ngắt mạch $I_D = 0$ lúc đó $U_r = 0$ mạch chuyển về trạng thái nghỉ. Do có mật điện dung C_{GS} , nó được nạp tới giá trị $U_{dk} < 0$ lúc nghỉ nên lúc $U_{dk} = 0$ (lệnh đọc) mạch có độ trễ do cần thời gian phân tán điện tích âm trên C_{GS} , nếu có R_1 (trị số nhỏ) thời gian trễ lúc đọc tín hiệu sẽ giảm. Diốt Đ để chống cực tính dương của U điều khiển.

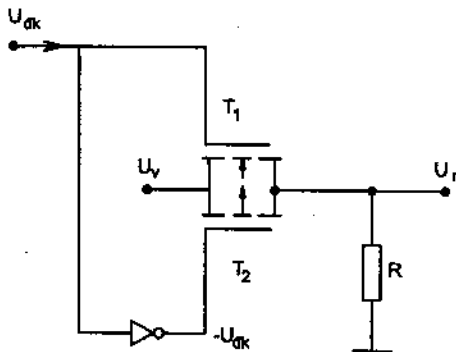
b) Khóa EMOS : Xét mạch hình 4.21 với T_1 loại EMOS kênh n và T_2 loại EMOS kênh p (công nghệ CMOS).

Khi $U_{dk} > 0$ (khoảng vài vôn) T_1 và T_2 đều nối mạch do tín hiệu vào có cực tính thích hợp

$U_r \approx U_v$ với sai số đọc là:

$$\frac{I_{DS_{min}}}{2R} 100\%$$

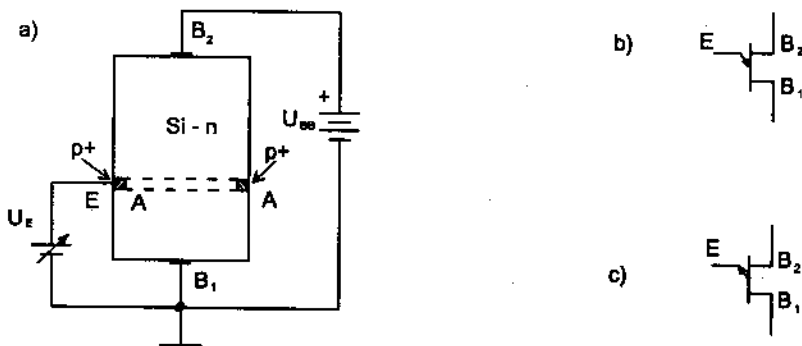
Khi $U_{dk} < 0$, T_1 và T_2 đều ngắt mạch, trên R không có dòng điện, điện áp ở cổng ra bằng 0: mạch ở chế độ nghỉ không đọc tín hiệu U_v .



Hình 4.21. Chuyển mạch dùng CMOS

4.3. TRANZITO MỘT TIẾP GIÁP PN (UJT)

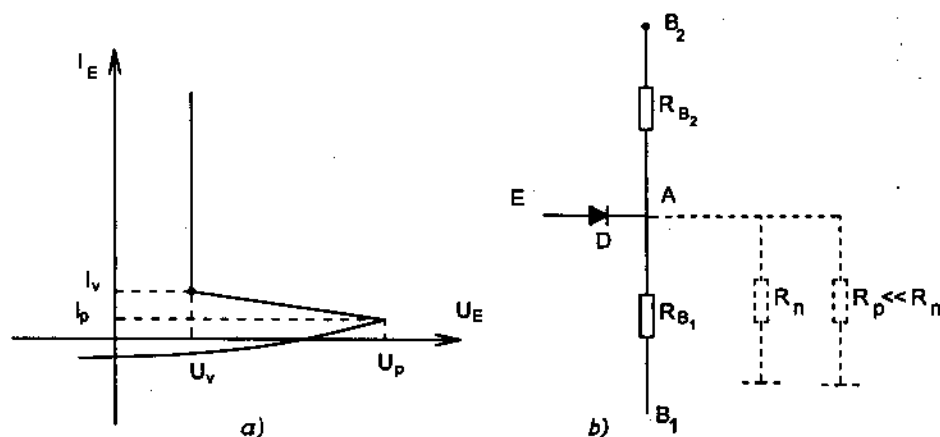
4.3.1. Cấu tạo UJT được vẽ trên hình 4.22a gồm 3 cực tương ứng là bazơ 1 (B_1), bazơ 2 (B_2) và emitter (E) ở đó có 3 tiếp xúc tuyến tính. Để nối giữa 2 bazơ



Hình 4.22. a) Cấu tạo UJT loại kênh n
b) Ký hiệu quy ước của loại kênh n ; c) và của loại kênh p

(B_1B_2) là 1 khối chất bán dẫn đơn tinh thể Si pha tạp chất (ví dụ loại n) nghèo, do vậy để có điện trở R_{BB} tương đối lớn ($10^5 \Omega$). Vùng làm cực E là bán dẫn khác loại dẫn điện với đế (ví dụ loại p) như vậy đã hình thành một diốt giữa cực E và đế. Ký hiệu quy ước của UJT cho trên hình 4.22b với loại kênh n và 4.22c với loại kênh p.

4.3.2. Nguyên lý hoạt động và đặc tuyến von ampe của UJT



Hình 4.23

- a) Đặc tuyến Von ampe của UJT ;
b) Sơ đồ tương đương mô phỏng cấu tạo của UJT

Tác động giữa cực E và B_1 một điện áp U_E biến thiên, đo dòng điện cực E (ký hiệu là I_E) người ta thu được đặc tuyến von ampe của UJT hình 4.23a. Mô hình tương đương cấu tạo của UJT cho trên hình 4.23b.

Đặc tuyến hình 4.23a chia thành 3 vùng phân biệt:

Vùng khi $U_E < U_p$ với đặc trưng dòng emitơ I_E nhỏ, áp U_E lớn gọi là vùng khóa của UJT. Vùng khi $U_E \geq U_p$, UJT chuyển sang dẫn điện (mở), với đặc trưng dòng I_E lớn, áp U_E nhỏ. Chuyển tiếp giữa 2 vùng trên là một vùng quá độ dòng I_E tăng trong khi điện áp U_E giảm (vùng điện trở có giá trị âm). Có thể giải thích vật lý đặc tuyến hình 4.23 bằng mô hình 4.23b như sau: Từ mặt cắt AA trên hình 4.22a điện trở khối của đế B_1B_2 có thể tách thành 2 phần:

$$R_{BB} = R_{B_2} + R_{B_1}$$

Như vậy điện áp tại A sẽ bằng :

$$U_A = \frac{U_{BB}}{R_{B_2} + R_{B_1}} R_{B_1} \quad (4.21)$$

$$U_A = \eta \cdot U_{BB} \quad (4.22)$$

với $\eta = \frac{R_{B_1}}{R_{B_1} + R_{B_2}}$ là hệ số chia của UJT (thường η có giá trị $0,47 \div 0,85$).

Vậy khi $U_E < \eta U_{BB} + 0,7V$ diốt Đ không dẫn điện, dòng qua diốt (dòng I_E) chỉ là dòng điện ngược của một diốt khóa, khi $U_E \geq \eta U_{BB} + 0,7V$ Đ dẫn điện, dòng I_E là dòng lỗ trống phun mạnh từ cực E sang đế B_1B_2 , điều này làm điện trở đế giảm nhưng chủ yếu tác động làm giảm R_{B_1} (do phân bố điện trường U_{BB} dọc từ B_2 tới B_1) dẫn tới hệ số η giảm theo, điều này làm điều kiện mở của Đ càng tốt tức là số hạt phun sang đế lại tăng ... quá trình được khép kín gây ra đột biến (đoạn đứt nét trên hình 4.23d) lật nhanh UJT từ khóa sang mở. Trong sơ đồ tương đương 4.23b ta mô tả quá trình khi diốt mở, nhánh R_{B_1} có thêm 2 thành phần R_n (do điện tử phun qua tiếp xúc pn) và R_p (do lỗ trống phun qua) với $R_p \ll R_n$ do nồng độ hạt chênh lệch lớn (nồng độ p $\gg$ nồng độ n). Thiết lập phương trình nút dòng điện tại A, dẫn tới hệ thức mô tả đặc tuyến $i_E = f(U_E)$ dạng:

$$U_E = \eta U_{BB} - \left(\frac{\mu_n}{\mu_p} + 1 - \frac{1}{\gamma} \right) \gamma i_E \left(\frac{R_{B_1} \cdot R_{B_2}}{R_{BB}} \right) + \frac{kT}{q} \ln \left(\frac{i_E}{I_S} \right) \quad (4.23)$$

với μ_n, μ_p là hệ số linh động của điện tử và lỗ trống

$$\frac{kT}{q} = U_T \text{ là điện thế nhiệt}$$

$$\gamma = \frac{I_p}{I_n + I_p} \text{ hệ số phun của emitter}$$

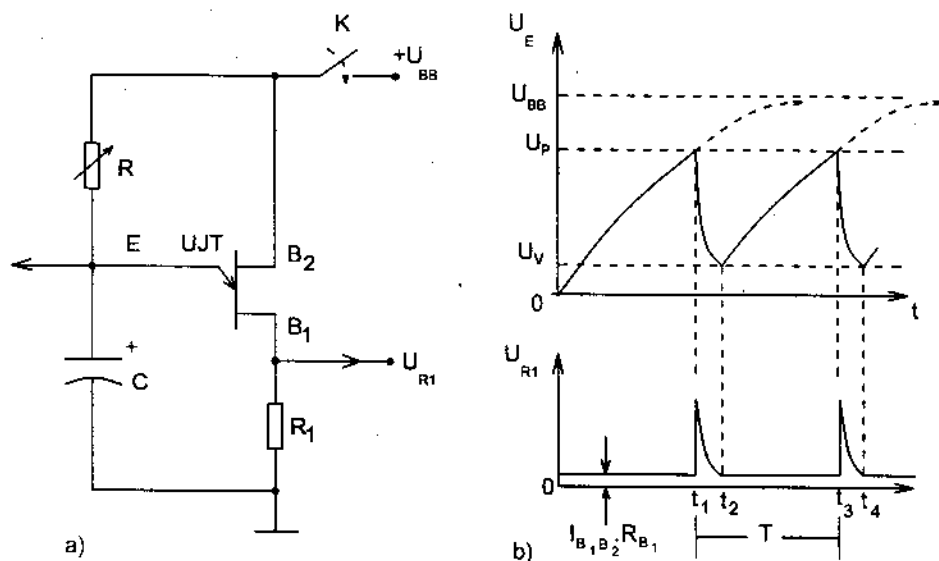
Nếu đạo hàm (4.23) sau đó cho triệt tiêu: $\frac{\partial u_E}{\partial i_E} = 0$

ta nhận được 1 cặp giá trị tọa độ của điểm phân cách 2 vùng mở - khóa

$$\begin{cases} I_p = \frac{kT}{q\gamma} \left(\frac{\mu_n}{\mu_p} + 1 - \frac{1}{\gamma} \right)^{-1} \left(\frac{1}{R_{B_1}} + \frac{1}{R_{B_2}} \right) \\ U_p = \eta U_{BB} + \frac{kT}{q} \ln \left(\frac{I_p}{I_S} \right) \end{cases} \quad (4.24)$$

Hệ thức 4.24 cho phép giải thích việc lựa chọn đế nghèo hạt dẫn để R_{B_1} và R_{B_2} có giá trị lớn, do đó cặp giá trị (I_p, U_p) nhỏ là điều mong muốn về chất lượng của UJT.

4.3.3. Ứng dụng điển hình của UJT là ở chế độ tự dao động tạo ra đồng thời tín hiệu có dạng tam giác và hàm số mũ (nhọn đầu) theo sơ đồ mạch điện hình 4.24a. Đồ thị biểu diễn sự biến thiên của điện áp trên cực E (đồng thời là trên tụ C) và trên cực B₁ cho trên hình 4.24b.



Hình 4.24

- a) Mạch điện tạo dao động dùng UJT ;
b) Đồ thị thời gian minh họa

Hoạt động của mạch 4.24a như sau: lúc $t = 0$ khóa K nối mạch cho U_{BB} cung cấp (trị số vài chục V), ban đầu $I_E = 0$; $U_E = U_C = 0$, dòng qua R nạp cho tụ C làm điện áp trên tụ tăng dần theo quy luật xuất phát từ việc cân bằng $I_R = I_C$ có:

$$\frac{U_{BB} - U_C(t)}{R} = C \frac{dU_C(t)}{dt}$$

$$U_C(t) = U_{BB} \left[1 - \exp\left(-\frac{t}{RC}\right) \right] \quad (4.25)$$

Biểu diễn (4.25) ta được dạng hình 4.24b, chú ý rằng $u_c(t) = u_E$ tăng dần theo t : khi $t < t_1$ UJT ở chế độ khóa, còn khi $t = t_1$ ta có: $U_E(t_1) = U_p$ nên UJT chuyển sang chế độ mở. Tụ C phóng điện qua diốt Đ và $(R_{B1} + R_1)$ tạo ra dòng điện có dạng hàm mũ suy giảm theo t

$$U_c(t) = U_p \exp\left(-\frac{t}{R_{\text{phóng}} \cdot C}\right) \quad \text{với} \quad R_{\text{phóng}} = R_{B_1} + R_1$$

lúc $t = t_2$, $U_c(t_2) = U_v$, UJT lại lật trạng thái từ mở sang khóa, C lại được nạp sau thời điểm này, cho tới lúc $t = t_3$ lại 1 nhịp phóng... Quá trình tạo dạng hai tín hiệu tam giác và nhọn đầu xảy ra 1 cách tự động (tự dao động) không cần bất kỳ một kích thích ngoài nào. Các kết luận rút ra được là:

- Chu kỳ của tín hiệu ra hoàn toàn do mức U_p và thời gian thực hiện 1 nhịp phóng và 1 nhịp nạp của C quyết định: $T = t_3 - t_1 = (t_3 - t_2) + (t_2 - t_1)$ tuy nhiên $(t_3 - t_2) \gg (t_2 - t_1)$ nên chủ yếu do thời gian nạp cho C quyết định, được xác định bởi hệ thức 4.26.

$$T = RC \ln\left(\frac{1}{1-\eta}\right) \quad (4.26)$$

ví dụ với $C = 0,1\mu\text{F}$; $R = 220\text{ k}\Omega$; $\eta = 0,6$.

ta có:

$$\begin{aligned} T &= RC \ln\frac{1}{1-\eta} = 0,1\mu\text{F} \cdot 220\text{k}\Omega \cdot \ln\left(\frac{1}{1-0,6}\right) \\ &= 20,16\text{ ms} \end{aligned}$$

hay tần số xung ra là : $f = \frac{1}{T} = \frac{1}{20,16\text{ms}} = 49,6\text{Hz}$

- Khi tăng điện trở R, thời gian $(t_3 - t_2)$ sẽ tăng do đó chu kỳ T tăng và ngược lại giảm R sẽ làm T giảm; nghĩa là có thể thay đổi tần số của tín hiệu ra nhờ thay đổi R (hoặc thay đổi C).

- Nếu thay giá trị R_1 bằng 1 loa điện thanh, chọn RC thích hợp ta sẽ nhận được trên loa âm thanh ứng với các nốt nhạc (đàn điện tử).

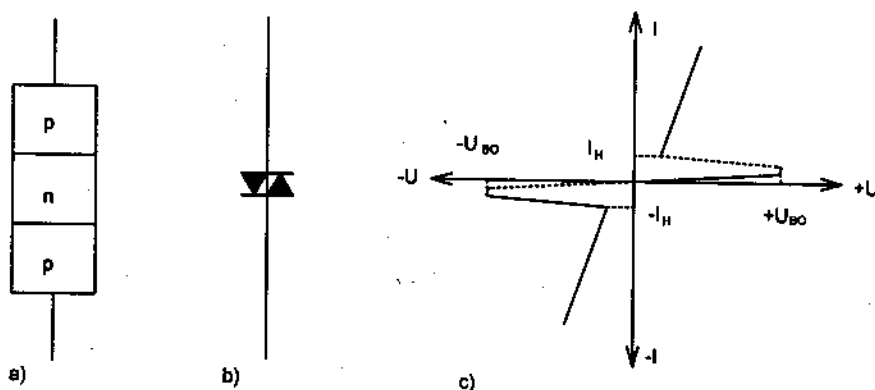
4.4. THYRISTOR (SCR: SILICON CONTROLLED RECTIFIER)

SCR là cụm từ viết tắt tiếng Anh thể hiện tính chất cơ bản của thyristor là một phần tử chỉnh lưu bằng vật liệu bán dẫn Silic có điều khiển được. Thực ra chúng gồm 3 nhóm:

- Điac (hình 4.25a) với đặc tuyến von ampe dạng hình 4.25b.
- Thyristor (SCR) với cấu tạo, ký hiệu quy ước đặc tuyến von ampe cho trên hình 4.26.
- Triac là sự kết hợp tính chất của Điac và SCR trong 1 phần tử.

4.4.1. Điac

Điac thuộc nhóm linh kiện 3 lớp bán dẫn có kết cấu thể hiện trên hình 4.25a với ký hiệu quy ước 4.25b, tuy có 2 tiếp xúc pn như loại BJT nhưng chỉ có 2 cực ra và có khả năng dẫn điện theo cả 2 chiều như thể hiện trên đặc tuyến von ampe (hình 4.25c). Cần chú ý là khi điện áp U đặt lên Điac nằm thấp hơn giá trị ngưỡng U_{BO} hay cao hơn $-U_{BO}$ theo cả hai chiều Điac đều không dẫn điện. Tại giới hạn $U = \pm U_{BO}$, Điac chuyển sang dẫn điện với đặc trưng điện áp rơi trên nó có giá trị nhỏ hơn $|U_{BO}|$, dòng qua nó lớn và duy trì ở mức $|I| > |I_{duy trì}|$ theo cả 2 hướng thuận và hướng ngược. Nếu chọn $|U_{BO}|$ đủ lớn, Điac được dùng trong mạch điện bảo vệ chống quá áp khi nó được nối song song tại đầu vào của tải tiêu thụ điện áp xoay chiều.



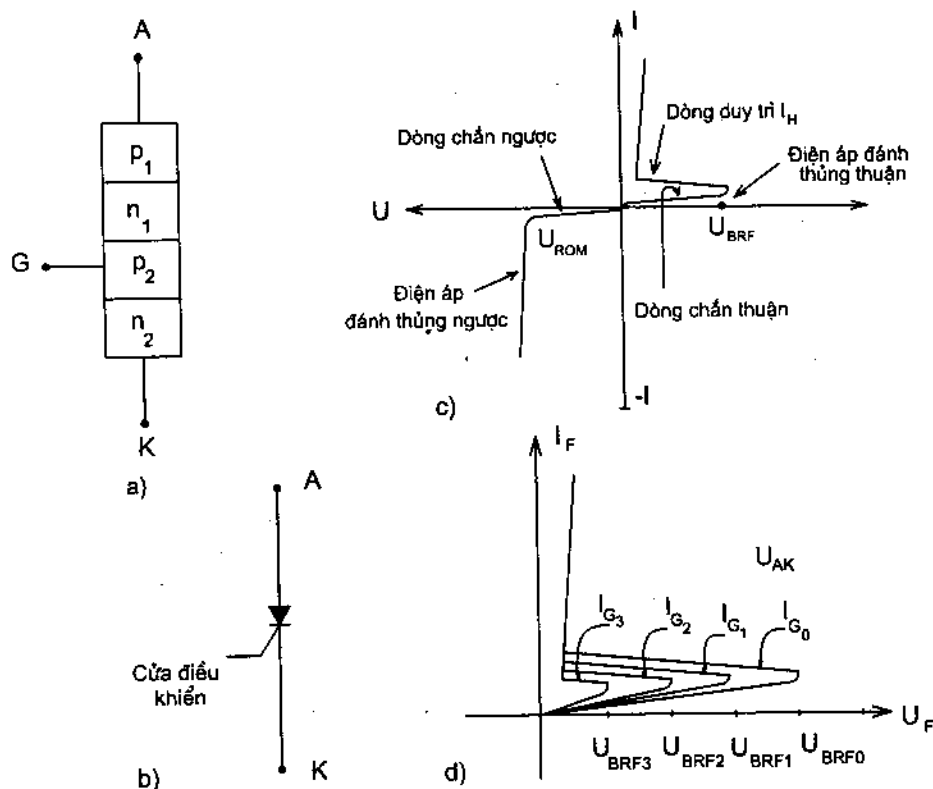
Hình 4.25

a) Cấu tạo Điac ; b) Ký hiệu quy ước ; c) Đặc tuyến von ampe của Điac

4.4.2. Thyristor (SCR)

Cấu tạo, ký hiệu quy ước, đặc tuyến von ampe của SCR được cho trên hình 4.26, thể hiện SCR là 1 linh kiện loại 4 lớp bán dẫn xen kẽ $p_1n_1p_2n_2$, tức là có 3 tiếp xúc phi tuyến dạng pn kết hợp với 3 tiếp xúc tuyến tính đưa ra các cực anốt A, catốt K cực cửa điều khiển G. Về mặt cấu tạo cần chú ý đặc điểm vùng p_1 và n_1 được pha tạp chất nhiều nhất (nồng độ cao tới mức gần suy biến – xem 2.1) và xuất phát từ vùng p_2 làm đế, bước một tạo ra n_1 và n_2 sau đó trên n_1 tạo tiếp p_1 . Đặc tuyến von ampe hình 4.26c có thể chia thành 4 vùng chính và 1 vùng chuyển tiếp đó là vùng chặn thuận, vùng dẫn thuận và giữa 2 vùng này là 1 vùng quá độ (có điện trở âm: dòng qua SCR tăng trong khi áp trên nó giảm) thu được khi tác động điện áp giữa anốt và katốt là chiều thuận $U_{AK} = U_F \geq 0$, tức là các diốt p_1n_1 , p_2n_2 dẫn bị ngăn cách bằng diốt n_1p_2 khóa khi ở vùng chặn thuận. Cần chú ý ở đây có 1 giá trị điện áp ngưỡng U đánh thủng thuận (U_{BRF}) tức là khi tăng dần điện áp U_{AK} trên SCR tới lúc $U_{AK} = U_{BRF}$, SCR sẽ

chuyển từ vùng không dẫn điện sang cùng dẫn điện (ta gọi đó là phương pháp kích mở SCR bằng điện áp thuận giữa anốt và katốt). Các vùng còn lại của đặc tuyến khi $U_{AK} < 0$ giống như của 1 diốt bán dẫn thông thường, đó là vùng chặn ngược (các diốt p_1n_1 , p_2n_2 khóa, diốt n_1p_2 mở) và vùng dẫn ngược: diốt p_1n_1 và sau đó p_2n_2 bị đánh thủng về điện).



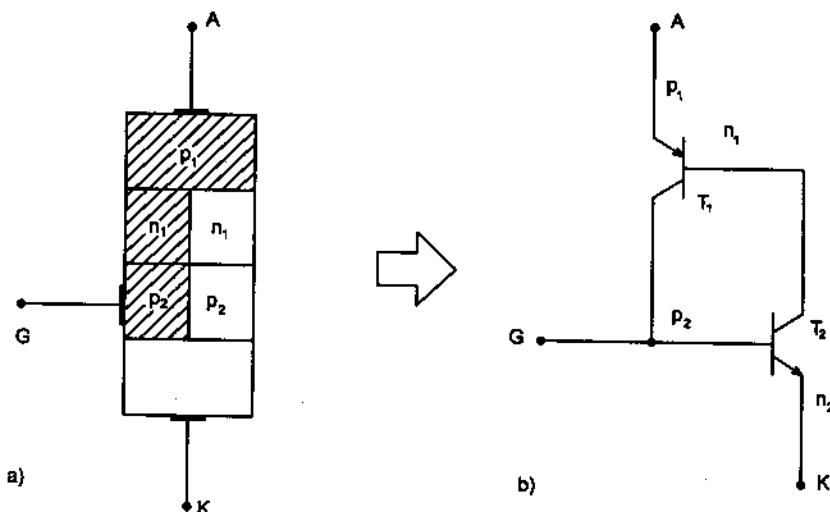
Hình 4.26

Cấu tạo SCR (a) ký hiệu quy ước (b) đặc tuyến von ampe khi chưa có điều khiển (c) và đặc tuyến von ampe nhánh thuận khi có điều khiển ở cực G (d)

Trên hình 4.26d ta nhận được các giá trị điện áp đánh thủng thuận khác nhau và giá trị này giảm khi tăng dòng khởi động lên cực G. Nghĩa là nếu cố định điện áp giữa A và K ở 1 giá trị $U_{AK} < U_{BRF0}$ (ứng với lúc dòng $I_G = 0$). SCR sẽ không dẫn điện cho tới lúc có 1 tác động dòng điện $I_G \neq 0$ lên cực G (ví dụ I_{G1}), trên hình 4.26d và SCR sẽ mở (dẫn điện) theo phương pháp dùng dòng trên cực điều khiển G. Tuy nhiên điều này chỉ thực hiện được theo chiều thuận, còn nếu SCR đang mở không thể dùng dòng hay áp cực G dập tắt nó được, khi đó ta phải dùng biện pháp duy nhất là đặt $U_{AK} \leq 0$ lên SCR. Có thể mô tả SCR như hình 4.27a :

Xét về cấu tạo, là 1 cấu trúc gồm 1 cặp BJT $n_1p_2n_2$ và $p_1n_1p_2$ mắc liên hợp nhau như hình 4.27, tức là $I_A \equiv I_{E_1}$; $I_K \equiv I_{E_2}$; $I_{B_1} = I_{C_2}$ và $I_{C_1} = I_{B_2}$ (khi $I_G = 0$); khi có $I_G \neq 0$ ta có

$$I_K = I_A + I_G$$



Hình 4.27.

a) Cấu tạo SCR gồm 4 lớp có tách đôi các lớp giữa ; b) Mô hình tương đương của SCR

Ở chế độ xoay chiều $dI_K = dI_A + dI_G$

mặc khác $dI_A = \alpha_1 dI_A + \alpha_2 dI_K$

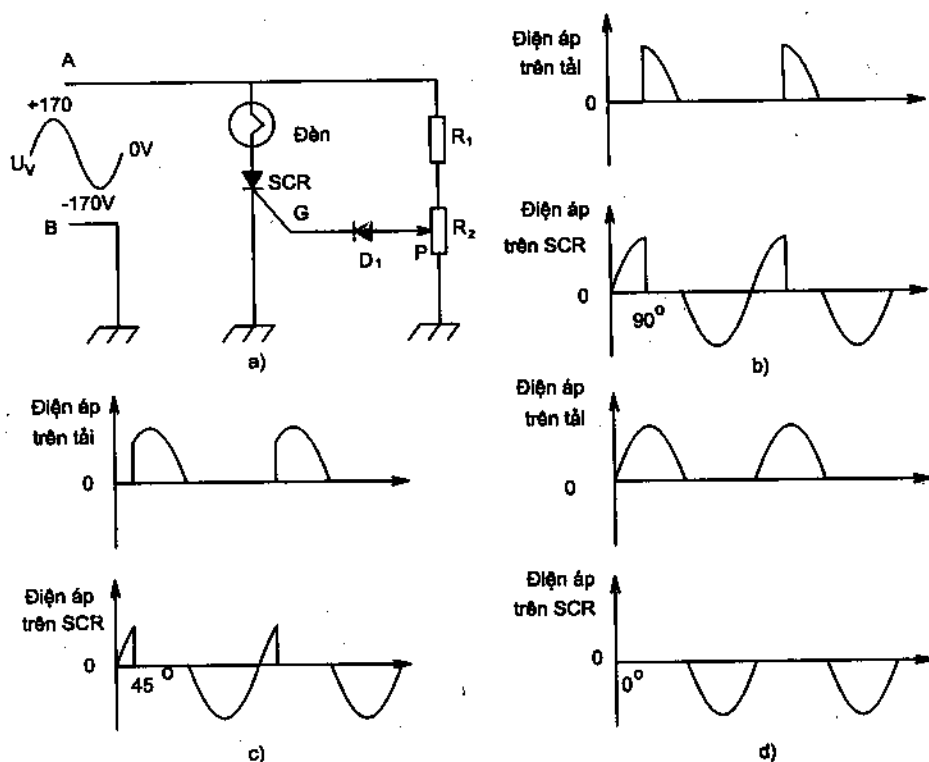
$$\Rightarrow \frac{dI_A}{dI_G} = \frac{\alpha_2}{1 - (\alpha_1 + \alpha_2)} \quad (4.27)$$

với $\alpha_1 = \frac{\partial I_{C_1}}{\partial I_{E_1}} = \frac{\partial I_{C_1}}{\partial I_A}$ và $\alpha_2 = \frac{\partial I_{C_2}}{\partial I_{E_2}} = \frac{\partial I_{C_2}}{\partial I_K}$ là các hệ số truyền đạt dòng điện xoay chiều của T_1 và T_2 . Hệ thức (4.27) cho phép giải thích tác dụng điều khiển của cực G (thể hiện là chỉ cần dI_G vô cùng bé) khi đó $\alpha_1 + \alpha_2 \rightarrow 1$ và nhận được dI_A đủ lớn.

4.4.3. Một vài ứng dụng điển hình của SCR

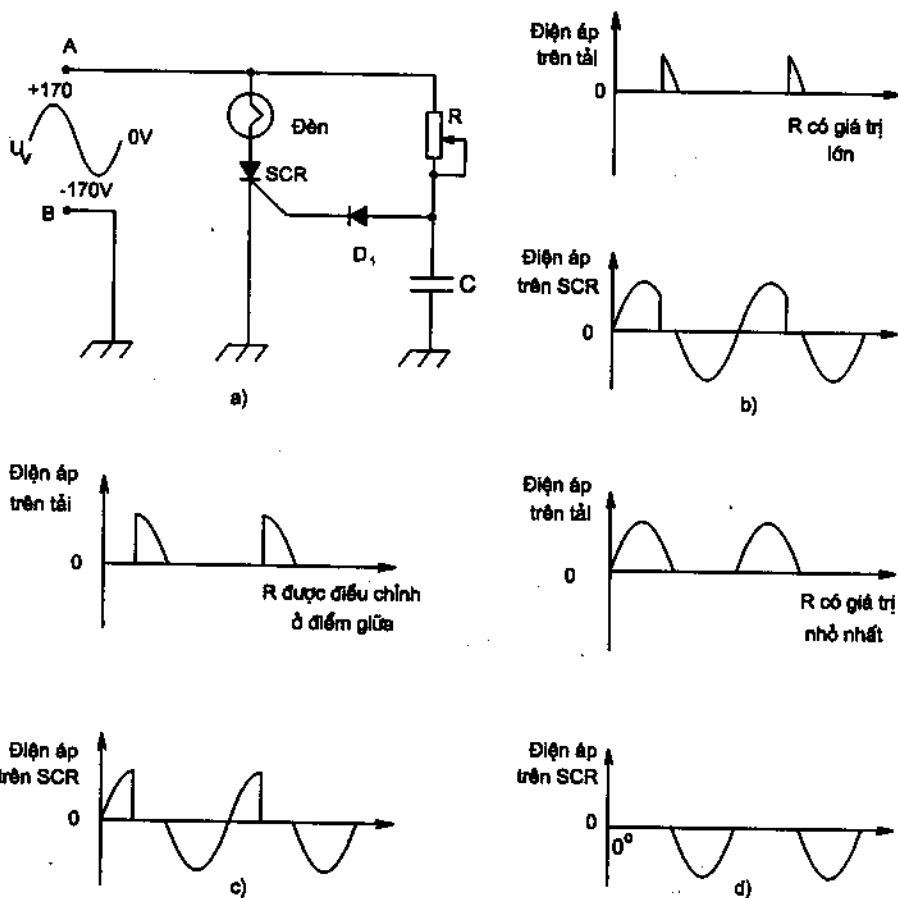
Mạch điện hình 4.28a là 1 ứng dụng điển hình của SCR nhằm điều khiển dòng điện chảy qua tải (là 1 đèn thấp sáng) khi thay đổi giá trị của điện trở R_2

trong mạch. Điện áp vào giữa 2 điểm AB là điện áp lưới 120V có biên độ đỉnh là $120V \cdot \sqrt{2} \approx 170V$, R_1 để hạn chế dòng, R_2 để thay đổi góc mở cho SCR, D_1 để ngăn điện áp cực tính âm tác động tới cực điều khiển G của SCR (điện áp đánh thủng giữa G và K của SCR thường thấp). Khi tăng giá trị R_2 (dịch điểm P lên phía trên) điện áp dương tác động đến G của SCR sẽ tăng theo do đó góc mở của SCR sẽ giảm lần lượt theo các đồ thị minh họa hình 4.28b, c, d ứng với các góc mở là 90° , 45° và 0° ; khi đó có dạng điện áp trên tải và trên SCR tương ứng được mô tả trên đồ thị, kết quả là độ sáng của đèn tăng dần khi p dịch lên trên hoặc giảm dần đến tối hẵn khi p dịch xuống dưới. Mạch điện hình 4.29a thực hiện khởi động SCR bằng 1 mạch dịch pha RC có nhiều ưu điểm hơn so với mạch 4.28a. Ở vị trí giá trị lớn nhất của R, góc pha giữa điện áp vào U_{AB} và điện áp trên tụ U_C xấp xỉ 90° , nghĩa là khâu RC làm trễ pha đi 1 góc 90° , góc mở dẫn điện cho SCR được thay đổi từ 90° đến 180° , dạng điện áp trên tải



Hình 4.28. Dùng SCR điều khiển dòng điện qua đèn

khi SCR mở ứng với các góc mở khác nhau được cho trên hình 4.29b, c, d, khi giảm dần điện trở R, giá trị điện áp trên tải sẽ tăng dần do góc mở sớm dần lên, tương ứng đèn sẽ có độ sáng tăng dần.

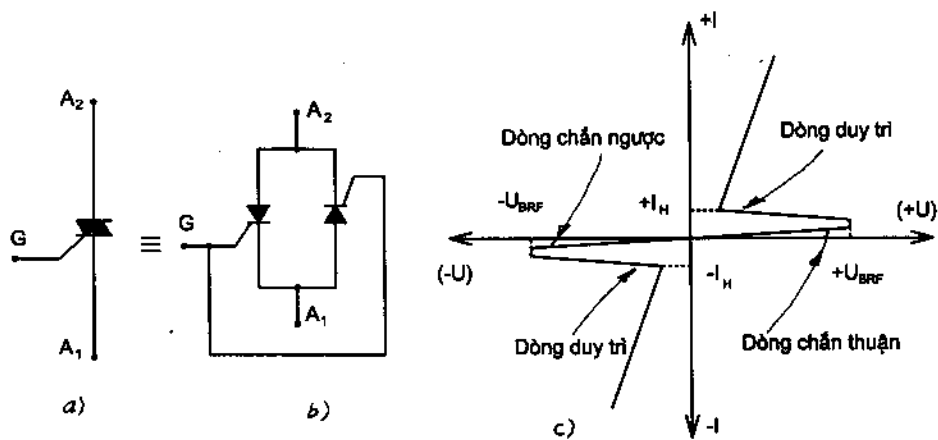


Hình 4.29. Dùng khâu trễ RC thay đổi góc dẫn điện của SCR

4.4.3. Triac

Đặc điểm của SCR là chỉ dẫn điện theo 1 chiều khi điện áp đặt giữa các cực A và K của nó có cực tính dương đủ lớn hoặc khi có tín hiệu điều khiển đưa tới cực G (khi U_{AK} dương chưa đủ lớn). Để có khả năng điều khiển dòng xoay chiều (theo cả 2 hướng), cần dùng phần tử Triac có cấu tạo thể hiện trên hình 4.30b với ký hiệu quy ước 4.30a và đặc tuyến von ampe hình 4.30c. Như vậy thực chất Triac có cấu tạo gồm 2 phần tử SCR nối song song đối đầu nhau có chung 1 cực điều khiển G (hình 4.30b). Đặc tuyến von ampe của Triac cho

trên hình 4.30c là kết hợp 2 nhánh thuận của 2 SCR tương ứng của nó. Bốn khả năng hoạt động khác nhau của Triac được cho trên bảng hình 4.31: chế độ 1 hoặc chế độ 2 khi A_2 đặt điện áp dương, G đặt tín hiệu điều khiển dương hoặc tín hiệu điều khiển âm. Chế độ 3 hoặc chế độ 4 tương ứng với khi A_2 đặt điện áp âm và G đặt điện áp dương hoặc điện áp âm. Chế độ 1 thường gặp nhất và nhạy cảm nhất khi có điện áp cực của điều khiển, ở các chế độ còn lại thường yêu cầu giá trị dòng điều khiển lớn hơn, nhiệt độ làm việc của Triac cũng ảnh hưởng lớn tới yêu cầu dòng điều khiển.



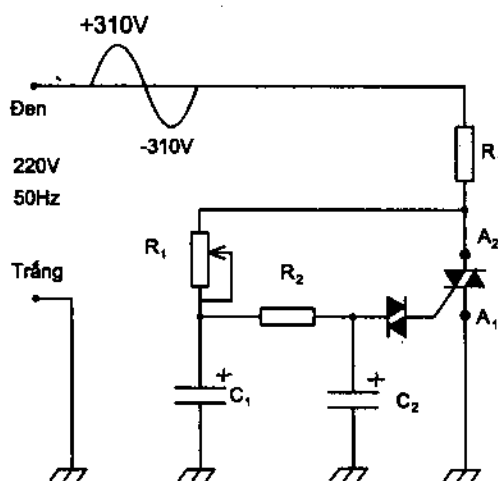
Hình 4.30. a) Ký hiệu quy ước ; b) cấu tạo ; c) đặc tuyến von ampe của Triac

Hình 3.32. Giới thiệu một ví dụ hoạt động của Triac điều khiển dòng qua tải R_1 theo 2 chiều cực tính của điện áp lưới 220V, 50Hz. Mạch R_1C_1 và R_2C_2 để điều khiển góc pha xuất hiện của điện áp điều khiển Triac.

Khi R_1 thay đổi, góc pha này có thể biến đổi được từ sát 0° tới 360° . Khi R_1 ở vị trí cực đại, Triac không dẫn điện trong suốt chu kỳ của điện áp vào, kết quả là dòng qua tải R_1 bằng 0. Khi giảm dần giá trị R_1 triac sẽ tiến tới chế độ dẫn điện ở sát giá trị góc pha 180° và 360° tức là dẫn điện ở cả 2 bán kỳ dương và âm của điện áp vào. Cần lưu ý là mạch điện hình 4.32 có sử dụng Diac hình 4.25 làm nhiệm vụ tạo ra dòng điện khởi động điều khiển đưa tới cực G của Triac, đây là dòng điện 2 cực tính đối xứng khi thỏa mãn điều kiện điện áp trên Diac lớn hơn $|U_{Bo}|$ thì Diac mở và xuất hiện dòng khởi động dương (khi U_v dương) hay dòng khởi động âm (khi U_v âm). Tải sử dụng ở đây có thể là động cơ xoay chiều, đèn thấp sáng, bộ nung nhiệt hay một thiết bị công suất dân dụng nào đó.

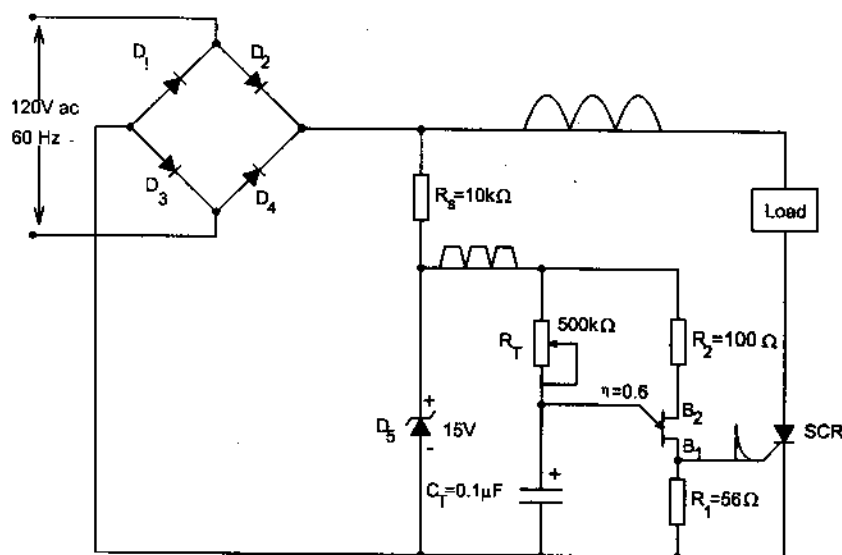
A	G	Chế độ
+	+	1
+	-	2
-	+	3
-	-	4

Hình 4.31.



Hình 3.32. Mạch ứng dụng Triac điều khiển công suất xoay chiều trên R_1

Mạch điện hình 4.33 là sự kết hợp sử dụng UJT để tạo xung nhọn đầu khởi động cho SCR, xung điều khiển nhận được trên điện trở $R_1 = 56\Omega$ có góc pha đầu thay đổi được nhờ điện trở biến đổi R_T (xem ví dụ hình 4.24). Có thể mô tả hoạt động của mạch (4.33) như sau: Điện áp xoay chiều từ lưới điện 120V 60Hz qua bộ chỉnh lưu cầu dùng các diot D_1 D_2 D_3 và D_4 có dạng sóng



Hình 4.33. Mạch điều khiển pha kết hợp dùng UJT

nửa hình sin đưa tới phần mạch còn lại, 1 phần đặt tới tải lúc SCR dẫn điện, 1 phần qua mạch ổn định R_S và D_5 tạo điện áp 1 chiều cung cấp cho mạch tự dao động dùng UJT (hình 4.24). Tần số dao động xuất hiện trên emitter của UJT (dạng tam giác) và trên bazơ 1 dạng xung nhọn đầu có thể thay đổi nhờ điện trở R_T (có giá trị cực đại là $500k\Omega$) và nhờ đó thay đổi được góc dẫn điện của SCR bằng cách chọn thời điểm xuất hiện các xung nhọn điều khiển SCR. Kết quả là khi tăng giá trị R_T , SCR mở muộn đi và dòng tải I_l giảm và ngược lại khi giá trị R_T giảm, SCR được khởi động mở sớm hơn và dòng điện qua tải tăng lên. Chú ý UJT được cung cấp sóng 1 chiều lấy trên D_5 có dạng bằng đầu và tần số đồng bộ với sóng ra của bộ chỉnh lưu cầu (chu kỳ là $8,33ms$ và tại lúc này sóng ra chỉnh lưu bằng 0, chu trình dao động lại được khởi động bằng việc nạp cho tụ C_T). Cũng như ví dụ trên, tải có thể sử dụng ở đây là các phần tử công suất có dòng tải điều tiết được theo góc mở dẫn điện của SCR, đây là dòng 1 chiều đập mạch hướng từ trên xuống dưới trong mạch hình 4.33 do tính chất dẫn điện của SCR.

4.5. LINH KIỆN QUANG BÁN DẪN

Dựa trên các hiện tượng biến đổi năng lượng điện thành năng lượng ánh sáng hoặc ngược lại từ năng lượng ánh sáng thành năng lượng điện, hình thành 2 nhóm linh kiện quang bán dẫn điện được đề cập tới trong phần này cùng với một số ứng dụng thường gặp của chúng.

4.5.1. Quang điện trở

a) Quang điện trở là 1 linh kiện bán dẫn điện không có lớp chuyển tiếp pn, thường làm từ loại vật liệu hỗn hợp $A^{III}B^{VI}$ (tức là hợp chất giữa 2 nguyên tố thuộc nhóm 3 và nhóm 5 bảng tuần hoàn hóa học Mendeleev). Ví dụ : CdS (Sunfit Cadmi) CdSe (Selenit Cadmi), ZnS (Sunfit kẽm)...

b) Quang điện trở chỉ làm việc ở chế độ thụ động, khi bị chiếu sáng xuất hiện thêm các hạt dẫn tự do (gọi là các quang hạt điện tử hay lỗ trống) làm độ dẫn điện của vật liệu bán dẫn gia tăng 1 lượng :

$$\Delta\sigma = e (\mu_n \Delta n + \mu_p \Delta p) \quad (4.28)$$

ở đây Δn và Δp là độ gia tăng nồng độ khi được chiếu sáng và μ_n và μ_p là độ linh động của điện tử và lỗ trống.

Quang điện trở được sử dụng rộng rãi trong nhiều lĩnh vực như: tự động tắt mở (công tắc ánh sáng), điều chỉnh độ hội tụ trong máy chiếu phim, đo ánh sáng ở các máy chụp hình, tự động dừng trong máy ghi âm, ghép quang học, biến đổi tín hiệu quang – điện...

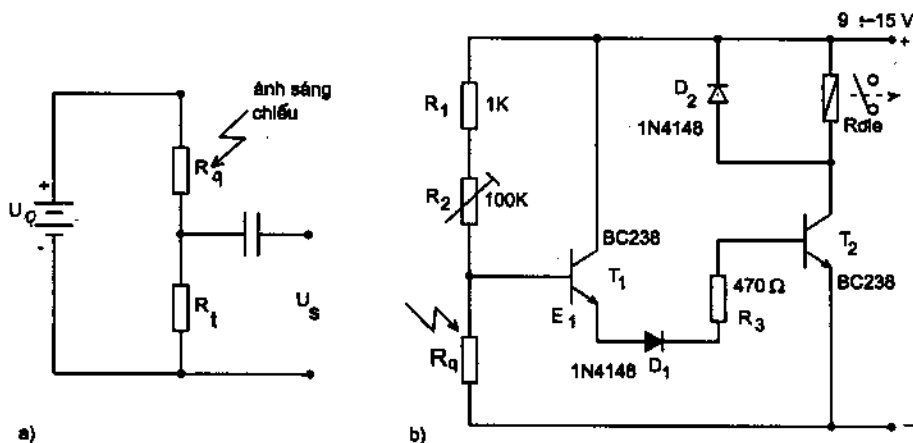
c) Các đặc tính quan trọng của quang điện trở là:

- Độ dẫn quang điện σ_{quang}
- Độ nhạy quang theo bước sóng ánh sáng chiếu vào.
- Tốc độ làm việc: thời gian cần thiết để quang trở thay đổi 65% giá trị của mình khi chuyển từ chế độ được chiếu sáng sang chế độ tối (không được chiếu sáng) hay ngược lại từ chế độ tối sang chế độ được chiếu sáng.
- Điện trở lúc tối của quang điện trở
- Hệ số nhiệt điện trở của quang điện trở (nhiều nhiệt độ) ảnh hưởng tới giá trị của điện trở quang khi cường độ chiếu sáng là không đổi.

d) Mạch điện ứng dụng quang điện trở :

Hình 4.34b là một mạch điện sử dụng điện trở quang LDR, khi có ánh sáng chiếu vào LDR role sẽ đóng mạch, đèn hay chuông sẽ hoạt động.

Hình 4.34a là nguyên tắc nối một quang điện trở R_D vào mạch sử dụng:



Hình 4.34.

- a) Mạch điện cơ bản mắc quang điện trở ;
b) Mạch điều khiển đèn, chuông dùng ánh sáng tác động tới quang trở.

Ở mạch hình 4.34a, khi được chiếu sáng R_q sẽ thay đổi (thường giảm) 1 lượng ΔR , điều này làm dòng điện trong mạch tăng lên 1 giá trị kéo theo điện áp trên tải tăng thêm 1 lượng U_s xác định bởi :

$$U_s = \frac{U_o}{(R_t + R_q - \Delta R)} \cdot R_t \cdot \frac{\Delta R}{(R_t + R_q)} \quad (4.29)$$

Tín hiệu U_s sẽ lớn nhất khi

$$R_t = \sqrt{R_q^2 - \Delta R \cdot R_q} \quad (4.30)$$

Có 2 trường hợp xảy ra cần lưu ý:

- Khi $\Delta R \ll R_q + R_t$, U_s sẽ đạt cực đại khi $R_t = R_q$

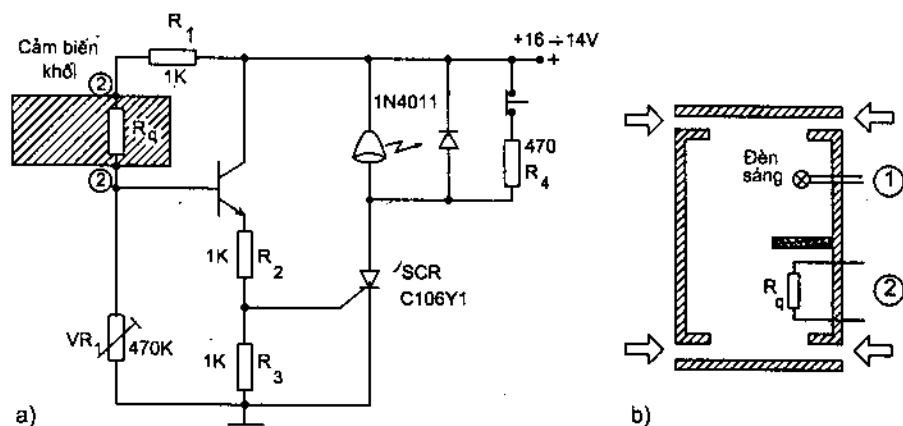
$$U_{s\max} = U_o \frac{\Delta R}{4R_q}$$

- Khi $\Delta R \gg R_q + R_t$, U_s sẽ cực đại khi $R_t = \sqrt{R_q \cdot R_D}$

Ở đây R_q là giá trị quang trở lúc tối ; R_D là giá trị của nó lúc được chiếu sáng ($R_D \ll R_q$).

$$\text{Khi đó } U_{s\max} = U_o \frac{1}{1 + 2\sqrt{\frac{R_D}{R_q}}} \approx U_o$$

Với mạch điện hình 4.34b khi R_q được chiếu sáng, điện thế cực B_1 của T_1 giảm nhờ đẩy T_1 về trạng thái ngắt mạch (bình thường lúc tối R_q có giá trị lớn đủ để T_1 dẫn điện), xung điện áp dương xuất hiện trên E_1 qua D_1 khởi động cho T_2 dẫn điện, có dòng điện qua role làm cuộn dây của role hút đóng tiếp điểm cung cấp dòng cho tải (ví dụ đèn chiếu sáng hay chuông...).



Hình 4.35.

a) Mạch báo cháy dùng quang điện trở ; b) Cấu tạo cảm biến khối dùng R_q

Mạch điện hình 4.35 để báo động khả năng cháy nhờ 1 cảm biến khói dùng quang điện trở.

Khi xuất hiện luồng khói qua khe vào buồng cảm biến, các hạt khói sẽ phản chiếu ánh sáng từ đèn chiếu sáng lên bề mặt của quang trở R_q làm điện trở của nó giảm mạnh (tùy theo lượng khói nhiều hay ít) dẫn tới T_1 chuyển từ ngắt sang dẫn điện, có xung khởi động cho SCR nối mạch chuông báo động cháy.

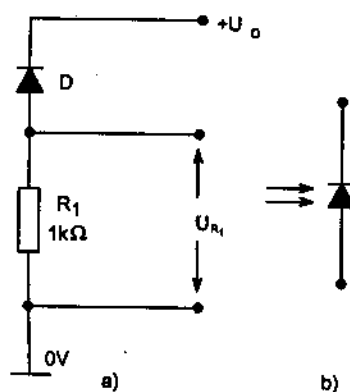
4.5.2. Phôtôdiôt và pin quang điện

a) Cấu tạo của phôtôdiôt giống diôt thông thường là có 1 tiếp xúc bán dẫn pn, tuy nhiên khi lớp chuyển tiếp pn này được chiếu sáng sẽ phát sinh ra một điện áp trên nó, khi nối với mạch ngoài ta sẽ được 1 dòng quang điện có độ lớn phụ thuộc tỷ lệ với cường độ chiếu sáng. Tức là phôtôdiôt đã thực hiện 1 quá trình biến đổi năng lượng quang thành năng lượng điện. Về nguyên lý, bất kỳ 1 diôt Silic nào khi được nối tới 1 điện thế phân cực ngược, chỉ có 1 dòng điện dòng rất nhỏ chảy qua và điện áp trên điện trở R_1 (hình 4.36a) gần bằng 0, tuy nhiên dòng ngược này sẽ tăng cao khi vùng tiếp xúc pn của diôt bị phơi trần trực tiếp có ánh sáng mặt trời chiếu vào và ta nhận được 1 giá trị điện áp đáng kể trên R_1 ví dụ $R_1 = 1k\Omega$; $I_D = 1mA$ ta có :

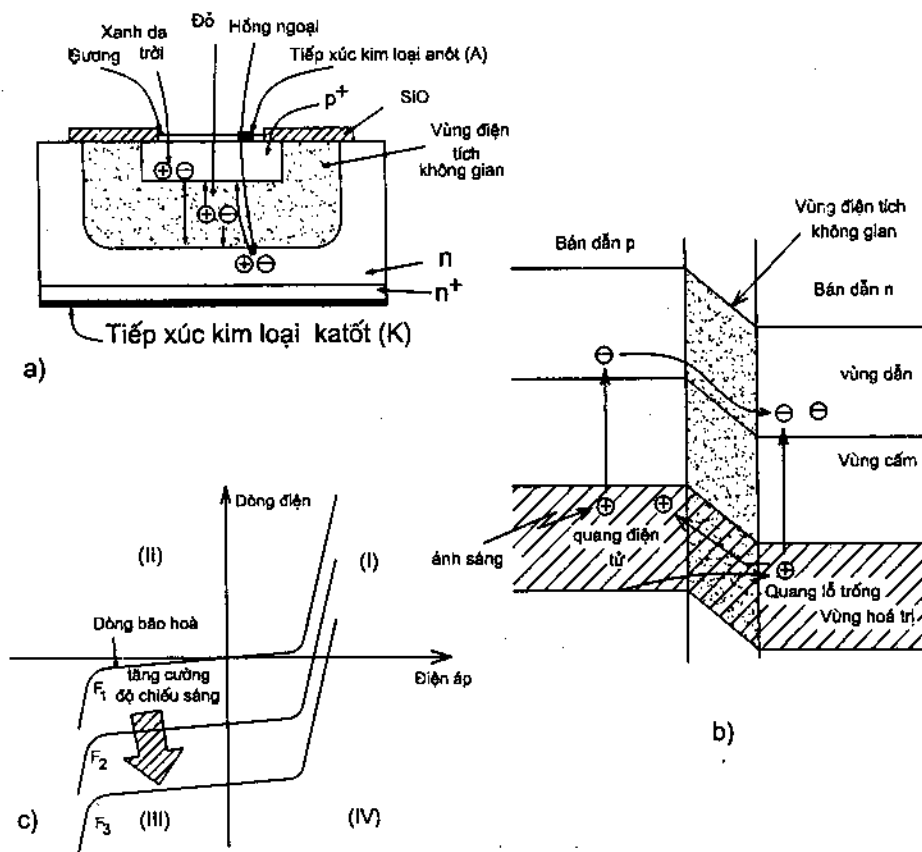
$$U_{R_1} = I_D \cdot R_1 = 1mA \cdot 1k\Omega = 1V$$

Ký hiệu quy ước của 1 phôtôdiôt được cho trên hình 4.36b, cấu tạo của 1 phôtôdiôt hình 4.37a, mô hình vùng năng lượng lớp chuyển tiếp pn (hình 4.37b) và đặc tuyến von ampe của phôtôdiôt (hình 4.37c)

b) Từ đồ thị hình 4.37b ta thấy rõ khi năng lượng của lượng tử quang (photon) đủ lớn hơn bề rộng vùng cấm sẽ xảy ra quá trình hấp thụ năng lượng và nhảy mức của điện tử từ vùng hóa trị lên vùng dẫn tạo ra 1 cặp quang hạt, trong miền điện tích không gian, các quang hạt bị tách nhờ điện trường: lỗ trống từ lớp n hút sang lớp p và điện tử từ lớp p sang lớp n, cặp hạt dẫn bị phân ly và xuất hiện 1 dòng quang điện ở mạch ngoài chuyển tiếp pn với 2 chế độ phân biệt:



Hình 4.36



Hình 4.37

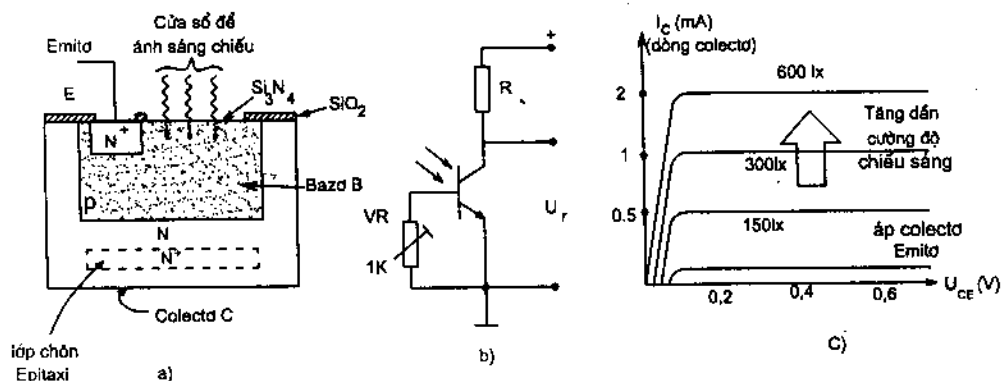
- a) Cấu tạo photodiốt Si, flatma ; b) Mô hình vùng năng lượng và cơ chế tách hạt dẫn ;
c) Đặc tuyến von ampe của photodiốt (góc I, III) và của pin quang điện (góc IV)

- Có điện áp bên ngoài phân cực ngược (vùng I và III) gọi là chế độ photodiốt, khi đó dòng điện ngược mạch ngoài tỷ lệ với cường độ chiếu sáng $F_3 > F_2 > F_1$.

- Không có điện áp bên ngoài đặt vào chuyển tiếp pn (vùng IV) gọi là chế độ tế bào quang điện (hay pin quang điện) phân tử hoạt động như 1 nguồn sức điện động cung cấp điện áp cho mạch ngoài khi được chiếu sáng.

Như vậy 2 tính chất quan trọng nhất quyết định tham số ứng dụng của phân tử là: ở chế độ photodiốt, cần biết quan hệ dòng quang điện I_q phụ thuộc cường độ sáng F và phụ thuộc bước sóng ánh sáng λ (độ nhạy quang phổ). Ở chế độ pin quang điện cần biết rõ sức quang điện động hở mạch hay dòng quang điện ngắn mạch của nguồn ứng với 1 giá trị tải đã biết trước (gọi là công suất hiệu dụng) và hiệu suất biến đổi quang điện của pin (thường đạt 12% đến 15%).

4.5.3. Photo tranzito



Hình 4.38.

a) Cấu tạo photo tranzito loại npn ; b) Ký hiệu quy ước trong mạch điện ;
c) Đặc tuyến von ampe (loại BPW40)

Cấu tạo của photo tranzito có thể coi là sự kết hợp 1 photôdiôt và 1 tranzito khuếch đại dòng quang điện (hình 4.38a) ký hiệu quy ước cho trên hình 4.38b và đặc tuyến von ampe ở hình 4.38c. Cực góp (colector) gồm 1 lớp n pha tạp nồng độ thấp có chứa 1 lớp đáy gọi là lớp chôn n+ pha tạp nồng độ cao (lớp epitaxi) để giảm độ dài khuếch tán của lỗ trống do vậy phần chủ yếu của dòng quang điện xuất hiện ở điôt bazơ – colector khi chiếu sáng vùng P (bazơ) thường dòng mạch ra nhận được có độ khuếch đại từ 10^2 đến 10^3 lần so với dòng quang điện ban đầu do hiệu ứng khuếch đại dòng điện của tranzito. So với photôdiôt (PD), photo tranzito (PT) có các đặc điểm :

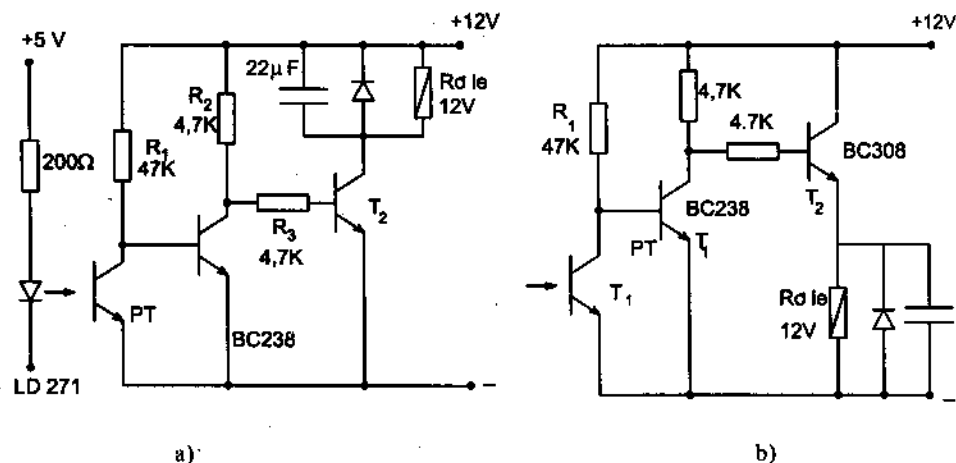
- Làm việc chậm hơn (vì hiệu ứng Miller ghép B – C của tranzito)
- Tần số làm việc cao nhất đạt tới vài trăm kHz (ở PD đến MHz)
- Độ nhạy với ánh sáng cao hơn PD (hàng trăm lần)

Ở hình 4.38b khi thay đổi giá trị biến trở VR, có thể thay đổi được độ nhạy và tốc độ làm việc của PT. Khi hở mạch VR ta có chế độ của 1 PT, còn khi ngắn mạch VR ta có chế độ làm việc của một PD.

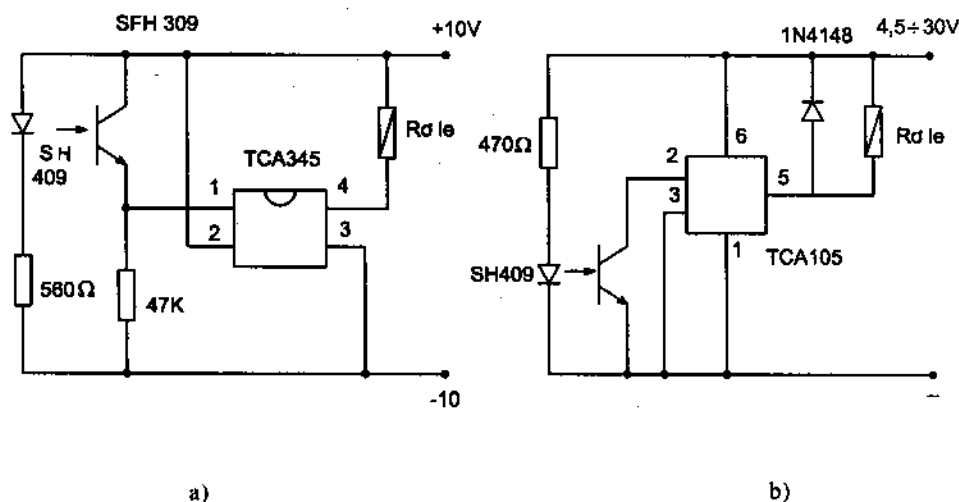
4.5.4. Một số ứng dụng điển hình của PD và PT

Hình 4.39 là các mạch điện để bật tắt đèn tự động khi trời tối : khi ánh sáng bị ngắt hay trời tối, role sẽ đóng mạch điện cho phép dòng qua tải. Ở hình 4.39a, PT được kết hợp với một điôt phát quang LED loại LD271, bình thường khi PT được LED chiếu sáng có dòng phân cực làm T₁ dẫn điện, điện áp thấp trên colector của T₁ làm T₂ ngắt (không dẫn) role không hoạt

động vì không có dòng cung cấp. Khi ánh sáng bị ngắt không tới được PT, T_1 ngắt điện làm điện thế collector của nó dâng cao đẩy T_2 dẫn điện (nối mạch) có dòng qua rơle điều khiển thiết bị tải (nối qua các tiếp điểm do rơle điều khiển). mạch hình 4.39b hoạt động tương tự nhưng nguồn sáng khi này là ánh sáng ban ngày, khi trời tối cơ chế xảy ra tương tự làm T_2 nối mạch và cung cấp dòng cho rơle hoạt động. Hoàn toàn có thể thay thế các khóa tranzito T_1 T_2 trong mạch 4.39 bằng khóa dùng vi điện tử (IC) như cho trên hình 4.40.



Hình 4.39.



Hình 4.40.

Các phần tử quang điện có sự kết hợp LED với PD hay PT được sử dụng rộng rãi để điều khiển tự động trong công nghiệp hay dân dụng như điều khiển xa dùng tia hồng ngoại, thiết bị báo động bằng ánh sáng, thiết bị báo cháy và đặc biệt trong các thiết bị ghép quang dùng để cách điện giữa các mạch điện có sự khác biệt lớn về điện thế (OPTRON), dùng để điều khiển các trạng thái logic của một phần tử số nhờ tác động của ánh sáng...

CÂU HỎI VÀ BÀI TẬP

Câu hỏi ôn tập

1. Hãy phân biệt JFET và MOSFET loại kênh dẫn N và loại kênh dẫn P về :

a) Đặc điểm cấu tạo

b) Ký hiệu quy ước trong mạch điện.

c) Phương pháp phân cực 1 chiều cho chúng (cực tính của các điện áp U_{GS} và U_{DS}).

2. a) Dạng đặc tuyến truyền đạt $I_D = f(U_{GS})$ của JFET và MOSFET có ý nghĩa gì ? Tham số quan trọng nhất là hồ dẫn S thể hiện trên đặc tuyến này như thế nào và nó mang thông số định lượng gì khi sử dụng ?

b) Khi tăng dần giá trị của điện áp cực của $|U_{GS}|$ hồ dẫn của FET tăng lên hay giảm đi ? Vì sao ?

3. Hãy vẽ dạng đặc tuyến ra $I_D = f(U_{DS})$ ứng với 1 giá trị U_{GS} cố định và giải thích ý nghĩa của đặc tuyến này trong 3 trường hợp :

a) Với JFET kênh N.

b) Với MOS FET loại kênh có sẵn

c) Với MOS FET loại kênh cảm ứng.

4. a) Khi sử dụng FET người ta mong muốn dòng I_D được điều khiển chỉ bởi điện áp cực máng nguồn U_{DS} , chỉ bởi điện áp cực cửa nguồn U_{GS} , hay bởi cả hai điện áp trên ?

b) Chế độ tự phân cực cho FET là gì ? Hãy vẽ một mạch tự phân cực để đạt được điện áp của nguồn $U_{GS} = -1,5V$ nếu dòng $I_D = 3mA = I_S$, khi đó điện trở cực nguồn R_S phải chọn là bao nhiêu ?

c) Với JFET dòng cực máng I_D cực đại khi nào ? Tại sao ? Dòng $I_D = 0$ khi nào ? Tại sao ?

d) Câu hỏi tương tự câu c) cho MOSFET loại kênh cảm ứng và loại kênh đặt sẵn.

5. Hãy nêu một số tính chất chung quan trọng nhất giữa 2 kiểu mắc nguồn chung và emitter chung, giữa 2 kiểu mắc máng chung và collector chung khi sử dụng FET trong mạch khuếch đại điện áp chế độ A. Lập thành một bảng so sánh các tham số hệ số khuếch đại, điện trở vào, điện trở ra, một bảng tương ứng các dòng điện và các điện áp trên các cực của BJT và FET.

6. a) Hãy nêu đặc điểm cấu tạo của UJT và ký hiệu quy ước.

b) Tính chất của một phần tử chuyển mạch (khóa điện tử) của UJT thể hiện như thế nào trên đặc tuyến von-ampe $I_E = f(U_E)$ của nó ?

c) Các tham số quan trọng (ngưỡng ở 2 chế độ nối mạch và ngắt mạch) của UJT là gì ? Hệ số chia η của UJT là gì và có ảnh hưởng như thế nào tới các mức ngưỡng nêu trên ?

d) Bằng cách nào tạo ra đồng thời 1 xung tam giác và xung nhọn đầu khi dùng UJT ? Hãy vẽ đồ thị thời gian minh họa quá trình tạo xung này và viết hệ thức tính chu kỳ của xung được tạo ra.

7. a) Hãy phân biệt ký hiệu và tính chất của Triac và Diac thể hiện trên đặc tuyến von-ampe của chúng.

b) Bản chất cấu tạo của SCR và tính chất chuyển mạch và tính chất van của SCR thể hiện trên đặc tuyến von-ampe như thế nào ?

c) Bằng cách nào từ SCR tạo ra được Triac ? Tính chất của chúng khác nhau căn bản ở đặc điểm gì ?

d) Hãy nêu hai phương pháp kích mở SCR từ trạng thái ngắt mạch sang trạng thái nối mạch ? Có thể dùng cực điều khiển để dập tắt SCR từ nối mạch về ngắt mạch được không ? Hãy vẽ sơ đồ tương đương SCR bằng BJT.

8. a) Khi điều chỉnh góc dẫn điện của SCR, tham số nào trên tải thay đổi ? Bằng cách nào thực hiện được việc điều chỉnh góc dẫn điện (thời điểm kích mở) của SCR ? (Hãy vẽ đồ thị thời gian sóng vào, sóng kích thích khởi động SCR và sóng ra trên tải để minh họa các kết luận trên).

b) Hãy nêu điều kiện quan hệ giữa sóng kích thích khởi động và sóng vào về mặt thời gian và về mặt biên độ để đảm bảo SCR làm việc theo yêu cầu.

9. a) Có mấy dạng cấu kiện quang bán dẫn ? Hãy vẽ ký hiệu quy ước tương ứng của chúng và chỉ ra khi nào người ta sử dụng các linh kiện này ? Việc sử dụng chúng mang lại kết quả gì ?

b) Khi sử dụng các linh kiện quang cần chú ý đến các tham số gì là quan trọng nhất ? (Xét với từng loại : quang điện trở, photodiốt, phototranzito, diốt phát quang...)

c) Hãy đưa ra một ví dụ sử dụng linh kiện quang trong các mạch điều khiển và tự phân tích ví dụ này để giải thích nguyên lý hoạt động của mạch đã nêu.

Bài tập áp dụng

Bài 4.1. Cho 1 JFET kênh n có các tham số : $U_{GS\text{ khóa}} = -4,2V$; $I_{DO} = 12mA$.

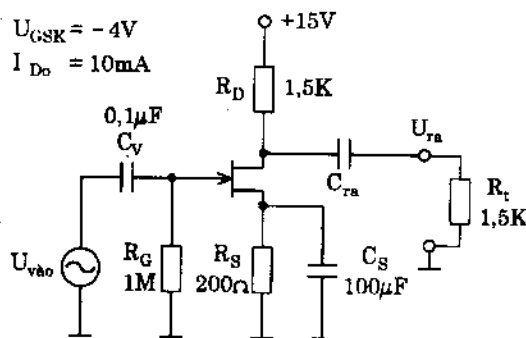
1. Hãy tính hồ dẫn g_m của tranzito tại điểm làm việc có $U_{GS} = -1,4V$.

2. Với dòng I_D ở điểm làm việc 1 chiều là 5mA, xác định điện trở R_S thích hợp.

3. Tính điện áp U_{DS} khi nguồn nuôi là +20V và điện trở R_D chọn là 2 K Ω ,

4. Vẽ đường tải 1 chiều của JFET và điểm làm việc Q tương ứng.

5. Tính điện trở của kênh dẫn r_{DS} lúc (a) $U_{GS} = 0$;
(b) $U_{GS} = -1,4V$.



Hình B4.2

Bài 4.2. Cho mạch khuếch đại mắc SC dùng JFET kênh n hình B4.2. Chọn $U_{GS} = -1V$

1. Xác định chế độ 1 chiều của tranzito, vẽ đường tải 1 chiều.

2. Tính U_{ra} xoay chiều khi (a) $R_t \rightarrow \infty$ (b) $R_t = 1,5K$, biến $U_{vao} = 0,4V_{pp}$

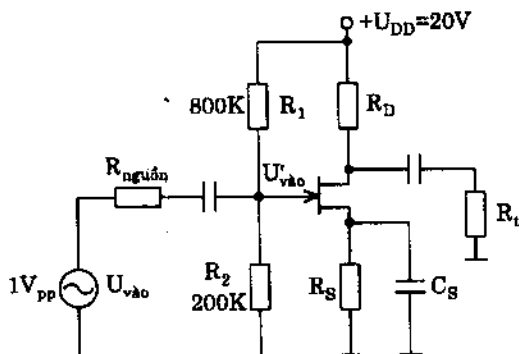
Bài 4.3. Cho mạch hình B4.3 với $R_1 = 200K$, $R_2 = 800K$, $R_{nguồn} = 5k\Omega$, $R_S = 1K$, $R_D = R_t = 3K$; $g_m = 2mS$. $r_{DS} = 30k\Omega$, $U_{DD} = +20V$.

1. Tính trở kháng vào và giá trị U_{vao} tác động tới JFET.

2. Muốn điện áp phân cực cho G là $U_{GS} = -1V$ cần chọn dòng 1 chiều cực máng là bao nhiêu ?

3. Hãy tính điện áp 1 chiều U_{GS} . Tính tải xoay chiều.

4. Khi tác động $U_{vào} = 1V_{pp}$, hãy xác định U_{DSmin} và U_{DSmax} nhận được trên cực máng khi $R_t \rightarrow \infty$. Tính U_{ra} khi mắc $R_t = 3k\Omega$.



Hình B4.3

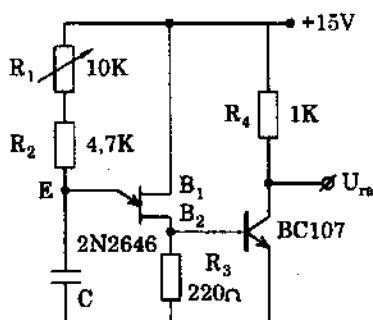
Bài 4.4. Cho mạch điện hình B4.4 dùng UJT 2N2646 có $\eta = 0,6$.

1. Giải thích hoạt động, vẽ dạng sóng tại E và tại lối ra.

2. Tính dòng tối đa qua BC107.

3. Khi $R_1 = 5k\Omega$, $C = 1\mu F$. Tính chu kỳ của U_{ra} .

4. Nếu cho $R_1 = 10k\Omega$ dạng $U_{ra}(t)$ có gì thay đổi ?



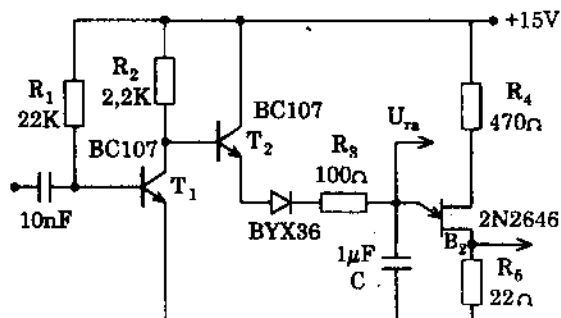
Hình B4.4

Bài 4.5. Cho mạch hình B4.5:

1. Phân tích chế độ làm việc của T_1 và T_2 khi có 1 dây xung vuông góc chu kỳ $T_0 = 1ms$ biên độ $4V$ đỉnh–đỉnh tác động, vẽ dạng điện áp tại điểm A tương ứng.

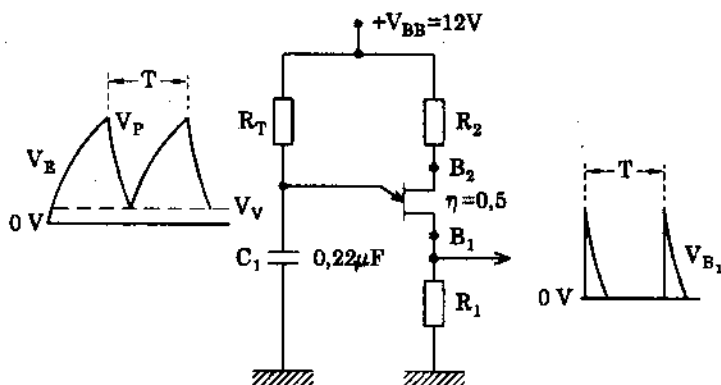
2. Xác định dạng điện áp tại cổng ra trên tụ $C = 1\mu F$ và trên điện trở R_5 .

3. Tính chu kỳ của U_{ra} trong 2 trường hợp $C = 1\mu F$ và $C = 2\mu F$.



Hình B4.5

Bài 4.6. Cho mạch tạo tín hiệu tam giác dùng UJT hình B4.6. Xác định dải tần số của xung tam giác nhận được khi R_T thay đổi từ $100k\Omega$ tới $330k\Omega$ với $C_T = 0,22\mu F$. Tính chu kỳ tương ứng của điện áp trên R_1 . Tính biên độ điện áp trên tụ C.

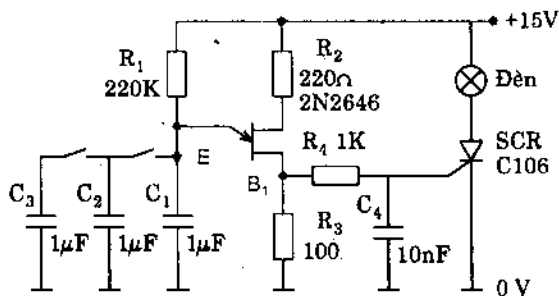


Hình B4.6

Bài 4.7. Mạch hình B4.7 sử dụng UJT khởi động cho SCR qua đó làm thay đổi độ nhấp nháy của đèn.

1. Tính tần số xung xuất hiện tại E và B₁ của UJT. Vẽ dạng 2 điện áp này ứng với 3 trường hợp a) có C₁, b) có C₁ và C₂, c) có C₁, C₂ và C₃.

2. Chu kỳ nhấp nháy của đèn thay đổi như thế nào trong 3 trường hợp trên? Để mắt thường phân biệt được độ nhấp nháy thì chọn giá trị giới hạn C_{min} → C_{max} là bao nhiêu?



Hình B4.7

Bài 4.8. Mạch điện hình B4.8 sử dụng 1 quang điện trở dùng để điều khiển hoạt động của rơle công suất nhỏ nhờ ánh sáng tác động phân tử chuyển mạch dùng IC thuật toán MA741 (xem chương 5) cung cấp nguồn +12V.

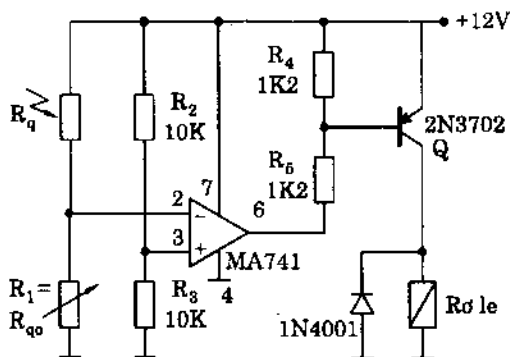
1. Giải thích chế độ làm việc của mạch khi $R_q = R_{q0}$ lớn (= 1

MΩ) do không được chiếu sáng và khi $R_q \downarrow \downarrow$ do được chiếu sáng.

2. Tính các mức điện áp 1 chiều trên chân số 3 của MA741 và trên bazơ của T trong 2 trường hợp đã cho.

3. Tính dòng điện qua R_2 , R_3 , R_4 , R_5 khi chân số 6 ở 0V. Tính điện áp tại chân số 2 khi R_q (được chiếu sáng) = 20% R_{q0} .

4. Tính dòng điện chảy qua rơle khi điện trở của rơle $r_R = 5\Omega$ và điện trở của T lúc bão hòa là 745Ω.



Hình B4.8

Chương 5

VI ĐIỆN TỬ

Từ các cấu kiện rời rạc như diôt, tranzito, điện trở ... người ta tìm cách chế tạo kết hợp chúng trên 1 đế bán dẫn, bằng một quy trình thống nhất và đã được kết nối lại để thực hiện một hoặc nhiều chức năng, nhiệm vụ được thiết kế sẵn từ trước khi chế tạo. Quá trình này làm xuất hiện một nhóm linh kiện điện tử thể hệ mới được gọi là linh kiện vi điện tử viết tắt là IC (Intergrated Circuit) với nhiều ưu điểm căn bản so với các thể hệ trước nó:

- Có kích thước càng ngày càng thu gọn hay mật độ phần tử trên 1 đơn vị không gian ngày càng cao.
- Độ tin cậy và chắc chắn khi hoạt động được nâng cao rõ rệt trong bối cảnh đòi hỏi phát triển kỹ thuật càng ngày càng đa dạng và phức tạp.
- Có thể hoàn thành nhiều nhiệm vụ (chức năng cứng) trên 1 chip đã chế tạo hay thực hiện nhiều chức năng mềm khi chuẩn bị chương trình và nạp sẵn cho chúng trước khi sử dụng.
- Độ linh hoạt hay tốc độ phản ứng nhanh với các tín hiệu tần số cao
- Tiêu hao năng lượng tính trên 1 đơn vị không gian của chip (đế) càng ngày càng nhỏ.

Các ưu thế trên dẫn tới khuynh hướng cấu kiện IC trở thành linh kiện chủ yếu trong giai đoạn hiện nay và tiếp sau của công nghệ Điện tử – Tin học – Viễn thông và các ngành liên quan.

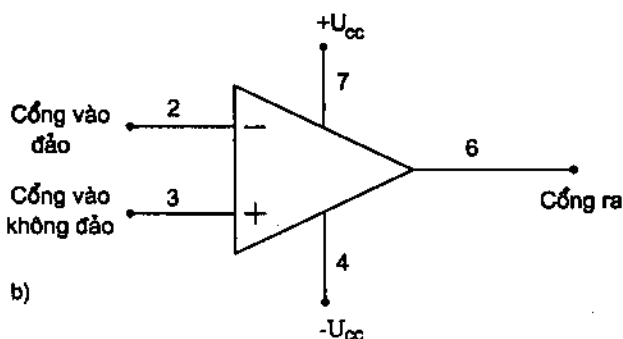
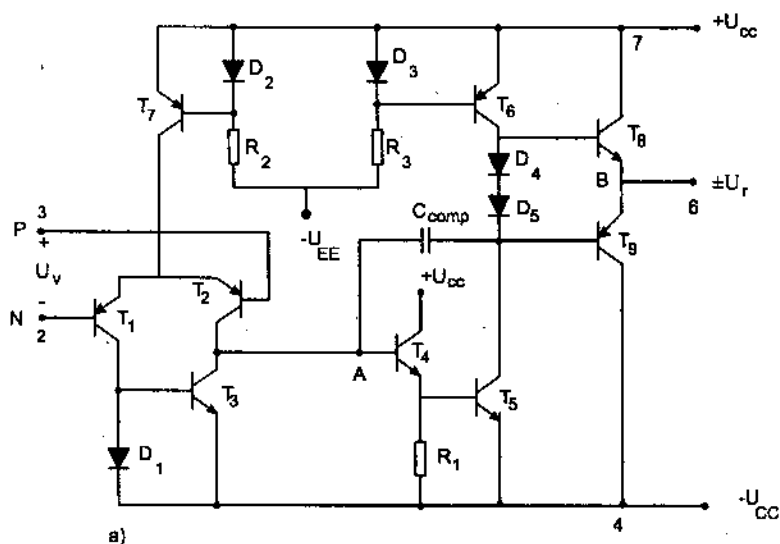
Trên quan điểm chức năng xử lý và gia công tín hiệu ở cổng vào, tín hiệu nhận được sau khi qua IC ở cổng ra, có thể chia các linh kiện IC thành 3 nhóm lớn: Nhóm 1 thuộc về các vi điện tử tuyến tính (IC tuyến tính) nhóm 2 thuộc về các vi điện tử số chỉ làm việc với các tín hiệu biến thiên rời rạc theo thời gian (các biến và hàm trạng thái). Nhóm 3 là các IC thuộc về quá trình thực hiện giao tiếp tín hiệu liên tục với tín hiệu rời rạc và ngược lại. Tuy nhiên

người ta còn chia IC theo các chức năng mà chúng thực hiện, theo dải tần số mà chúng công tác hay theo mức độ năng lượng mà chúng gia công, tiêu thụ, hay thường gặp hơn: theo công nghệ đã thực hiện để chế tạo ra chúng...

5.1. CẤU TẠO VÀ CÁC TÍNH CHẤT CỦA IC TUYẾN TÍNH

5.1.1. Cấu tạo của IC

Cấu tạo điển hình của 1 IC tuyến tính cho trên hình 5.1a và ký hiệu quy ước của nó trên hình 5.1b. Bên trong của IC gồm 3 tầng chủ yếu: Tầng đầu vào



Hình 5.1. IC tuyến tính

a) Mạch điện nguyên lý cấu tạo thu gọn của IC tuyến tính $\mu A741$;

b) Ký hiệu quy ước

là 1 mạch khuếch đại vi sai dùng cặp BJT $T_1 T_2$ kiểu hình (3.26) có tải động là tranzito T_3 và có T_7 làm một nguồn dòng ổn định cỡ $20\mu A$ nuôi $T_1 T_2$, $T_4 T_5$ là 1 tầng khuếch đại phức hợp kiểu Darlington cũng có tải động là T_6 , tầng ra là 1 cặp $T_8 T_9$ khuếch đại công suất đẩy kéo kiểu dạng mạch hình (3.37). Người ta thiết kế sao cho lúc $U_v = 0$ điện thế tại các điểm A và B phải bằng 0V ($U_A = U_B = 0V$) khi đó cần các mạch điện có nhiệm vụ dịch mức 1 chiều từ phía dương về phía âm đi vài von cho đạt tới cân bằng điểm 0. Ký hiệu quy ước của IC tuyến tính cho trên hình 5.1b với 1 cổng vào đảo pha và 1 không đảo pha, 1 cổng ra kiểu không đối xứng và 2 cổng đưa nguồn 1 chiều $+U_{cc}$ và $-U_{cc}$ tới nuôi, cũng có thể chỉ cần dùng 1 trong 2 nguồn $+U_{cc}$ hay $-U_{cc}$. Khi đó chân nguồn còn lại nối tới 0V.

Khi sử dụng IC tuyến tính có thể dùng cổng vào không đối xứng (cho 1 trong 2 cổng vào nối tới 0V hoặc tới một mức điện thế cố định) hay dùng cổng vào đối xứng nếu đặt điện áp U_v tới cả 2 cổng như trên hình 5.1a.

5.1.2. Các tham số cơ bản của IC

Các tính chất và tham số quan trọng của IC thuật toán: Để sử dụng IC thuật toán một cách đúng đắn có hiệu quả cần quan tâm tới các tham số và tính chất cơ bản nhất của nó;

- Hệ số khuếch đại điện áp lúc hở mạch (không chứa mạch hồi tiếp âm):

$A_o = \frac{U_r}{U_v}$; Đây là 1 giá trị tương đối lớn với mọi IC tuyến tính, với $\mu A741$ giá trị A_o là 200.000 lần, U_v ở đây là giá trị điện áp vi sai đặt giữa 2 cổng vào P và N: $U_v = U_1 - U_2$ (ở đây U_1 đặt tới cổng p, U_2 đặt tới cổng N).

Hình 5.2b, c, d cho phép ta tính giá trị điện áp cổng ra khi ở cổng vào tác động tới điện áp vi sai $\pm U_{VS} = 50\mu V$ (hình 5.2b) hay $U_{VS} = 50\mu V = U_1 - U_2$ (hình 5.2c) hay $U_{VS} = -50\mu V$ (hình 5.2d). Nghĩa là khi điện áp U_1 đặt vào cổng P trội hơn (dương hơn) so với U_2 đặt vào cổng N, điện áp ra sẽ có dấu dương và đầu vào P được gọi là đầu vào không đảo pha, trong trường hợp ngược lại đầu vào N được gọi là đầu vào đảo pha. Kết luận chung là IC chỉ khuếch đại thành phần điện áp hiệu số (vi sai) giữa 2 cổng vào, các thành phần điện áp cùng dấu không được khuếch đại mà bị làm yếu đi với mức độ tương đương. Ta gọi đây là tính chất nén đồng pha của IC tuyến tính (là hệ quả các tính chất tương tự của mạch khuếch đại vi sai đã xét đến ở tiết 3.5).

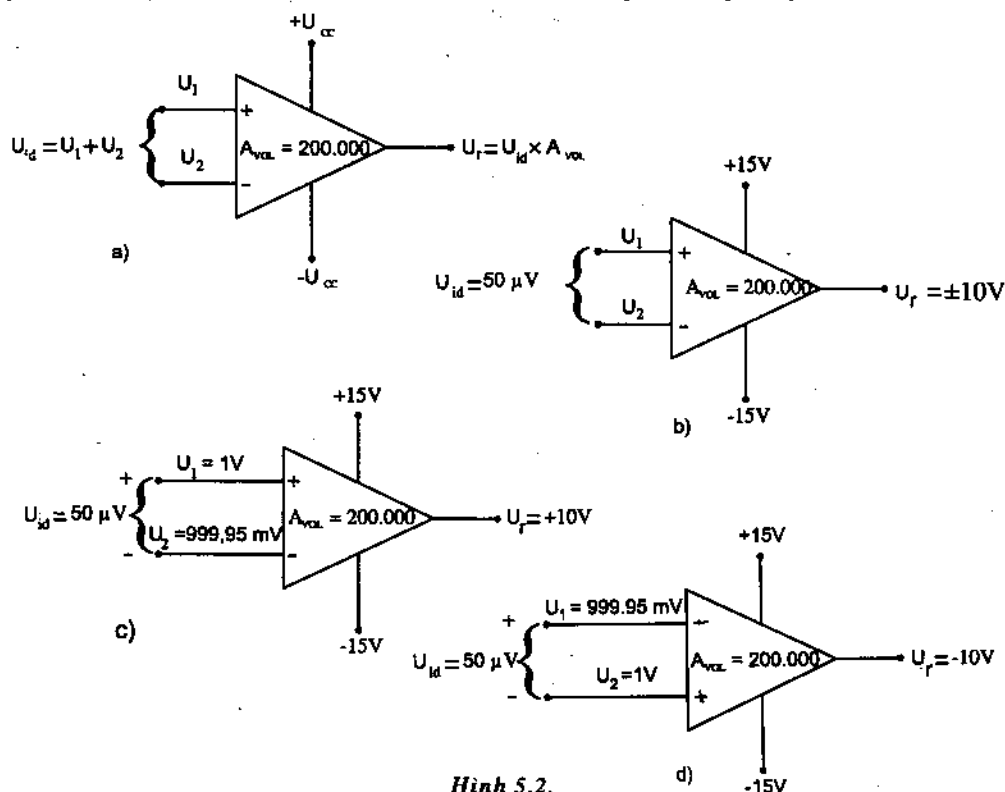
• Quan hệ điện áp $U_r = A_o U_v$ chỉ thể hiện trong 1 vùng U_v có biên độ rất nhỏ. Khi biên độ U_v tăng, U_r sẽ không tăng theo mà giữ ở 1 trong 2 giá trị giới hạn dương ở mức cố định U_{max} gọi là mức bão hòa dương hay âm ở mức cố định U_{min} gọi là mức bão hòa âm của IC. Giá trị U_{max} , U_{min} phụ thuộc giá trị nguồn 1 chiều $\pm U_{cc}$ cung cấp cho IC và thường thấp hơn giá trị nguồn nuôi từ 1 đến 3V, ví dụ với $+U_{cc} = +15V$; $-U_{cc} = -15V$ khi đó

$$U_{max} = 15V - 2V = 13V \text{ và } U_{min} = -15V + 2V = -13V$$

lúc đó ngưỡng điện áp vi sai ở cổng vào

$$U_{vmax} = \frac{\pm U_{max}}{A_o} = \pm 65\mu V$$

giá trị $\pm 65\mu V$ là khá nhỏ nên thực tế có thể coi giá trị ngưỡng này là 0V.

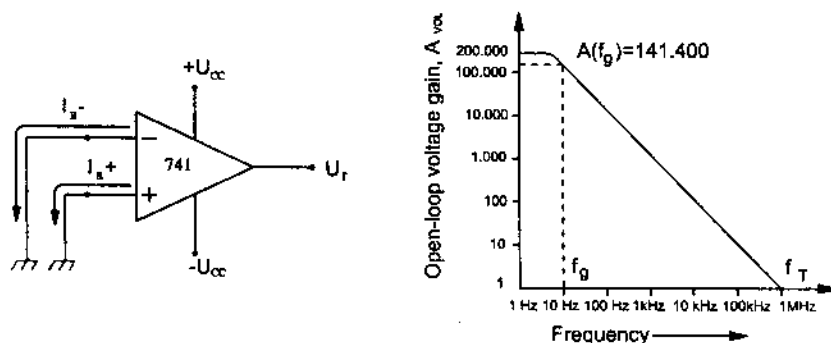


Hình 5.2.

• Với IC lý tưởng các dòng điện vào 1 chiều ở các cổng P và N bằng 0 do trở kháng vào là vô cùng lớn, trên thực tế luôn tồn tại dòng sai số. Giá trị dòng

sai số I_B^+ hay I_B^- (hình 5.3a) thường từ $10^{-7} \text{ A} \div 10^{-9} \text{ A}$ tùy chất lượng của IC (ví dụ với μA741 $I_B = 2 \cdot 10^{-7} \text{ A}$).

• Hệ số truyền đạt A_o phụ thuộc vào tần số theo đồ thị hình 5.3b được gọi là đặc tuyến tần số của IC.



Hình 5.3

a) Dòng điện sai số của IC tuyến tính ; b) Đặc tuyến tần số của IC tuyến tính

Khi tần số tăng, hệ số khuếch đại A_o giảm với tốc độ tiêu chuẩn 20dB/decac và đạt tới giá trị 1 ở tần số khuếch đại đơn vị $f_T = 1 \text{ MHz}$.

Bảng hình 5.4. CÁC THÔNG SỐ CỦA μA741

Tên tham số	Ký hiệu	Giá trị	Tên tham số	Ký hiệu	Giá trị
• Hệ số A_p khuếch đại điện áp lúc hở mạch	A_o	100dB	• Điện áp vào cực đại	U_{vmax}	$\pm 13 \text{ V}$
• Trở kháng vào	Z_v	$1 \text{ M}\Omega$	• Điện áp ra cực đại	U_{rmax}	$\pm 14 \text{ V}$
• Trở kháng ra	Z_r	150Ω	• Điện áp lệch 0 đầu vào	U_{vo}	2 mV
• Dòng sai số	$I_B \pm$	200 nA	• Hệ số nén đồng pha (suy giảm theo cách nối chung)	N	90dB
• Điện áp nguồn nuôi cực đại	$\pm U_{ccmax}$	$\pm 18 \text{ V}$	• Tần số khuếch đại đơn vị	f_T	1 MHz
• Tốc độ biến đổi điện áp ra	$\frac{dU_r}{dE}$	$0,5 \text{ V}/\mu\text{s}$			

tại tần số $f_g = 10\text{Hz}$, A_o giảm tới giá trị 141,400, f_g được gọi là tần số cắt của IC mang ý nghĩa là tần số giới hạn trên trong dải làm việc của IC khi chưa có hồi tiếp âm. Sự mở rộng dải tần số làm việc (nhờ mạch hồi tiếp âm) luôn kèm theo làm giảm hệ số khuếch đại A , ví dụ ở tần số 1kHz hệ số $A = 60\text{dB}$ thì với hệ số $A = 20\text{dB}$ tần số giới hạn sẽ lên tới 100kHz. Các tham số điển hình nhất của $\mu\text{A}741$ được cho trên bảng 5.4

5.2. MẠCH ĐIỆN DÙNG IC TUYẾN TÍNH CÓ HỒI TIẾP ÂM

Khi sử dụng mạch hồi tiếp kết hợp với IC tuyến tính, các tính chất quan trọng nhất của IC được thể hiện và trong nhiều trường hợp có sự thay đổi cơ bản. Trong tiết này, trước tiên hãy xét với các mạch hồi tiếp âm trong mạch vòng khép kín với IC tuyến tính.

5.2.1. Hồi tiếp

Hình 5.5. biểu diễn 1 mạch khuếch đại và 1 vòng hồi tiếp.

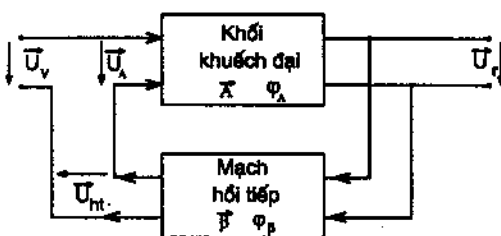
Theo định nghĩa, hồi tiếp được hiểu là hiện tượng truyền đạt (năng lượng) của tín hiệu từ cổng ra ngược trở lại cổng vào.

Ta có 1 số định nghĩa sau:

- Khi lượng hồi tiếp đưa về $\bar{U}_{ht}$ tỷ lệ với điện áp tại lối ra $\bar{U}_r$ ta có mạch hồi tiếp kiểu điện áp, trong trường hợp $\bar{U}_{ht}$ tỷ lệ với dòng điện ra $\bar{I}_r$ ta có mạch hồi tiếp kiểu dòng điện.

- Khi $\bar{U}_{ht}$ cùng dấu (cùng pha) với $\bar{U}_A$ là điện áp sẵn có ở cổng vào bộ khuếch đại ta gọi đó là hiện tượng hồi tiếp dương, còn khi $\bar{U}_{ht}$ ngược dấu (ngược pha) với $\bar{U}_A$ ta nhận được hiện tượng hồi tiếp âm.

- Khi $\bar{U}_{ht}$ đưa về cổng vào nối tiếp với $\bar{U}_A$ (hình 5.5) ta có hồi tiếp kiểu nối tiếp, còn khi $\bar{U}_{ht}$ mắc song song với $\bar{U}_A$ ta có hồi tiếp kiểu song song. Trường hợp hình 5.5 là hồi tiếp điện áp kiểu nối tiếp, gọi các



Hình 5.5

góc dịch pha do mạch khuếch đại và mạch hồi tiếp gây ra là φ_A và φ_β tương ứng thì:

Khi $\varphi_A + \varphi_\beta = 0$ ta có hồi tiếp cùng pha (hồi tiếp dương)

Khi $\varphi_A + \varphi_\beta = 180^\circ$ ta có hồi tiếp ngược pha (hồi tiếp âm).

Hiện tượng hồi tiếp âm làm thay đổi cơ bản tính chất của mạch khuếch đại trong đó quan trọng nhất là:

1) Làm giảm hệ số khuếch đại điện áp $A_{ht} \ll A_o$ (so với khi chưa có hồi tiếp)

$$A_{ht} = \frac{A}{1 + A\beta} = \frac{1}{\beta} \quad (\text{với } A \gg 1) \quad (5.1)$$

ở đây A là hệ số khuếch đại khi chưa có hồi tiếp

β là hệ số truyền đạt của mạch hồi tiếp.

2) Làm tăng độ ổn định của hệ số khuếch đại

$$\frac{dA_{ht}}{A_{ht}} = \frac{dA}{A} \cdot \frac{1}{1 + A\beta} < \frac{dA}{A} \quad (5.2)$$

3) Làm tăng điện trở vào, giảm điện trở ra và giảm các loại méo (xem ví dụ mạch điện hình 3.20 và các tính toán liên quan tới mạch này ở chương 3).

5.2.2. Khuếch đại đảo pha

Bộ khuếch đại đảo pha dùng $\mu A741$ có chứa hai điện trở thực hiện hồi tiếp âm R_{ht} và R , trên hình 5.6 cho thấy điện áp nhận được tại cổng ra luôn ngược pha với điện áp vào đặt tới cổng N. Cân bằng dòng điện tại nút N với giả thiết IC lý tưởng ($I_{B^-} = 0$ và $U_N = U_P = 0V$) ta có:

$$I_R - I_{B^-} - I_{ht} = 0 \quad \text{với } I_{B^-} = 0 \quad \text{có } I_R - I_{ht} = 0$$

$$\text{hay: } \frac{U_v - 0V}{R} = \frac{0V - U_r}{R_{ht}} \quad \text{ở đây ta đã giả thiết } U_N = U_P = 0.$$

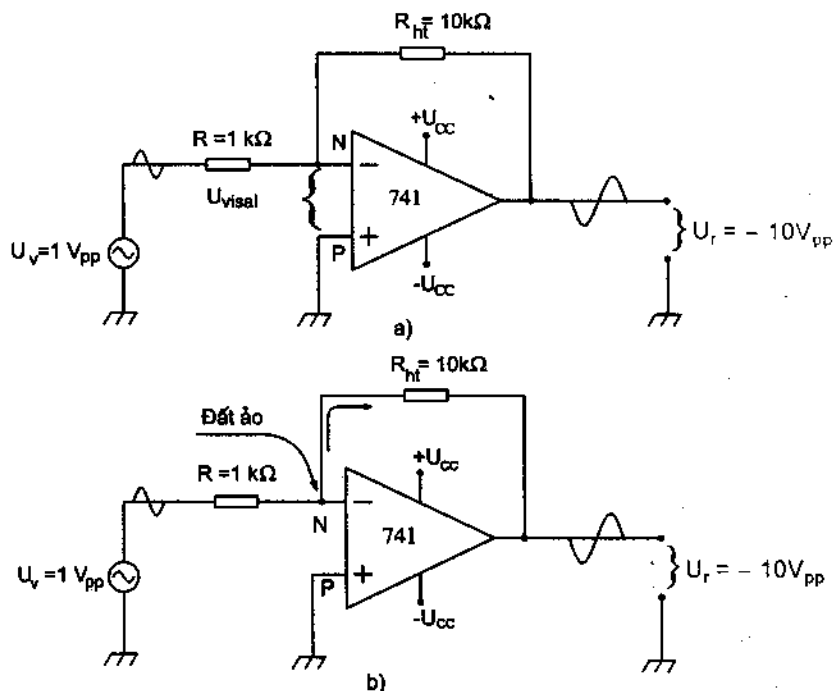
(tức là $U_{visai} = U_P - U_N = 0$)

Thu gọn lại có:

$$\frac{U_v}{R} = -\frac{U_r}{R_{ht}}$$

Từ đây, nếu định nghĩa hệ số khuếch đại theo vòng kín có chứa khâu hồi tiếp âm là

$$A_{ht} = \frac{U_r}{U_v} \quad \text{ta có: } A_{ht} = -\frac{R_{ht}}{R} \quad (5.3)$$



Hình 5.6. Bộ khuếch đại đảo pha dùng IC $\mu A741$

với $R_{ht} = 10k\Omega$; $R = 1k\Omega$; $A_{ht} = -\frac{10k\Omega}{1k\Omega} = -10$

điện áp xoay chiều tại cổng ra bằng:

$$U_r = A_{ht} \cdot U_v = (-10) \cdot 1V_{pp} = -10V_{pp}$$

trong trường hợp này với $A_o = 100.000$; điện áp vi sai ở cổng vào xác định bởi

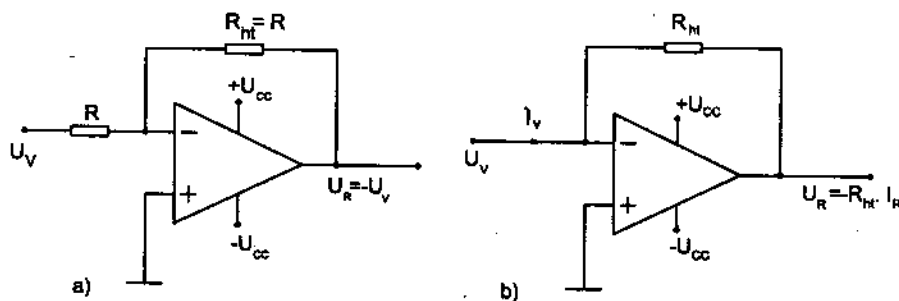
$$U_{visai} = \frac{U_r}{A_o} = \frac{10V_{pp}}{10^5} = 100\mu V_{pp}$$

thực tế điện áp này rất nhỏ do nên có thể coi $U_{visai} \approx 0$

Trở kháng vào theo định nghĩa chính là R , trở kháng ra so với trước (khi chưa có hồi tiếp âm) xác định bởi hệ thức 5.2.

$$Z_r = \frac{Z_{ro}}{1 + A_o \beta} \quad (5.4)$$

Ở đây Z_{ro} là giá trị trở kháng ra khi không tải



Hình 5.7.

a) Bộ đảo dấu ; b) Bộ biến đổi dòng – áp.

Hai trường hợp đặc biệt thường gặp của bộ khuếch đại điện hình 5.6 là khi chọn $R_{ht} = R$ do đó hệ số $A_{ht} = -1$: (hình 5.7a) và khi chọn $R = 0$ (xem hình 5.7(b)) và do đó có hệ thức áp ra tỷ lệ với dòng vào:

$$U_r = -R_{ht} \cdot I_v \quad (5.5)$$

5.2.3. Bộ khuếch đại không đảo pha

Thực hiện 1 vòng hồi tiếp âm nhờ 2 điện trở R_{ht} và R (hình 5.8), tín hiệu vào cần khuếch đại đưa tới cổng P, điện áp ra trong trường hợp này luôn luôn cùng pha với điện áp vào. Hệ số khuếch đại A_{ht} tìm được nhờ cân bằng dòng điện tại nút N: $I_R = I_{ht}$ với

$$I_R = \frac{0V - U_N}{R} = \frac{0V - U_P}{R} = \frac{0V - U_v}{R}$$

và
$$I_{ht} = \frac{U_N - U_r}{R_{ht}} = \frac{U_P - U_r}{R_{ht}} = \frac{U_v - U_r}{R_{ht}}$$

ta có: $-\frac{U_v}{R} = \frac{U_v - U_r}{R_{ht}}$, từ đó rút ra:

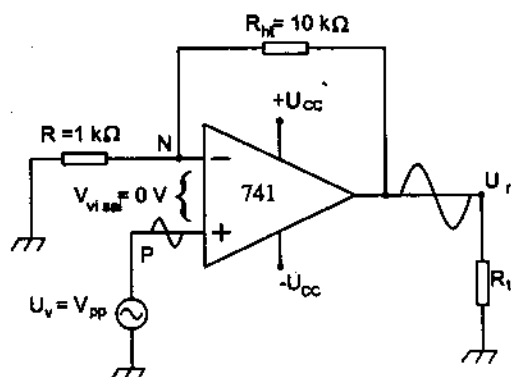
$$\frac{U_r}{U_v} = A_{ht} = \frac{R + R_{ht}}{R} = 1 + \frac{R_{ht}}{R} \quad (5.6)$$

với các giá trị cho trên hình 5.7 : $R_{ht} = 10k\Omega$; $R = 1k\Omega$

ta nhận được $A_{ht} = 1 + \frac{10k\Omega}{1k\Omega} = 11$

do đó $U_r = A_{ht} \cdot U_v = 11 \cdot 1V_{pp} = 11V_{pp}$

(chú ý $\pm U_{CC} \geq \pm 13V$)



Hình 5.8. Mạch điện nguyên lý bộ khuếch đại không đảo pha

• Từ hình (5.8) nếu ta chọn $R = \infty$ và $R_{ht} = 0$, sẽ nhận được mạch hình (5.9) với tính chất $A_{ht} = 1$ hay khi đó điện áp ra bằng về độ lớn và cùng dấu với điện áp vào: $U_r = U_v$, ta có một bộ lặp điện áp.

• Trở kháng vào của mạch hình 5.8 được xác định bởi hệ thức (5.7) là 1 giá trị rất lớn trên thực tế:

$$Z_{vht} = R_{vo}(1 + A_o \cdot \beta) \quad (5.7)$$

với R_{vo} là trở kháng vào của mạch IC khi không có hồi tiếp.

trở kháng ra được xác định từ hệ thức (5.4) đã có

ví dụ với $A_o = 100.000$ $Z_{ro} = 75\Omega$ $R_{vo} = 2M\Omega$

ta có:

$$\begin{aligned} Z_{vht} &= R_{vo}(1 + A_o \cdot \beta) \\ &= 2M\Omega(1 + 100.000 \cdot 0,0909) \\ &= 18G\Omega = 18 \cdot 10^9 \Omega \end{aligned}$$

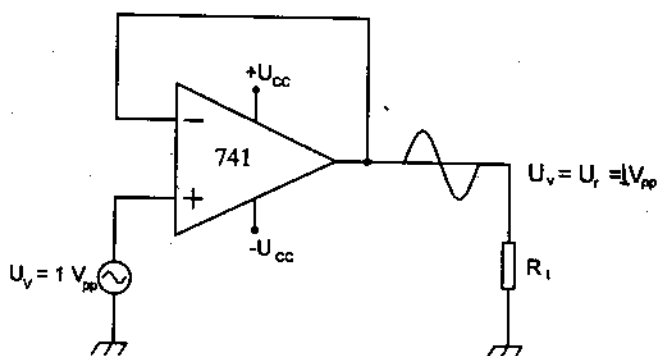
$$Z_{ht} = \frac{Z_{ro}}{1 + A_o \beta} = \frac{75\Omega}{1 + 100.000 \cdot 0,0909} = 0,0082\Omega$$

$$(\text{ở đây hệ số hồi tiếp âm } \beta = \frac{R}{R + R_{ht}} = \frac{1k\Omega}{1k\Omega + 10k\Omega} = 0,0909)$$

với mạch hình 5.9 ta có $\beta = 1$ do đó:

$$\begin{aligned} Z_v &= R_{vo}(1 + A_o) = 2M\Omega(1 + 100.000) \\ &= 200G\Omega \end{aligned}$$

$$Z_r = \frac{Z_{ro}}{1 + A_o} = \frac{75\Omega}{1 + 100.000} = 0,00075\Omega$$

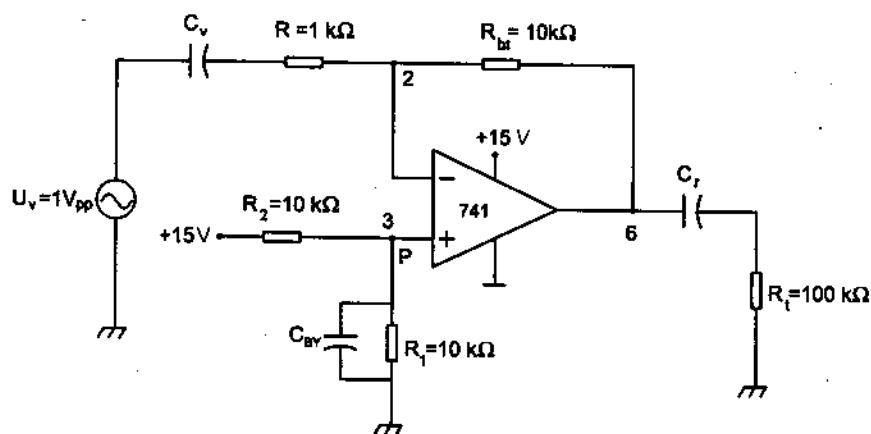


Hình 5.9. Bộ khuếch đại lập với $A_{ht} = 1$

Các kết quả thu được qua ví dụ cho thấy các mạch hình (5.6) (5.7) (5.8) và (5.9) có trở kháng vào rất lớn và trở kháng ra vô cùng bé rất thuận lợi cho việc phối ghép tín hiệu.

5.2.4. Mạch khuếch đại có nguồn không đối xứng

Mạch khuếch đại cung cấp không đối xứng (dùng nguồn đơn +15V) được cho trên hình 5.10, vì không dùng nguồn cực tính âm nên chân số 4 nối tới 0V. Cấp điện trở R_1 , R_2 cần thiết để cung cấp điện áp phân cực 1 chiều U_P tới cổng vào P có giá trị bằng +7,5Vdc. Do có mặt các tụ ghép C_v và C_r chặn dòng 1 chiều nên điện áp 1 chiều tại cổng đảo U_N và điện áp của IC cũng bằng +7,5Vdc. Với điện áp 1 chiều, IC làm việc như 1 bộ lập điện áp, các điện trở R và R_{ht} không ảnh hưởng tới chế độ điện áp 1 chiều ở trong mạch nhờ C_v , C_r hờ mạch 1 chiều, tức là không gây hồi tiếp âm 1 chiều.



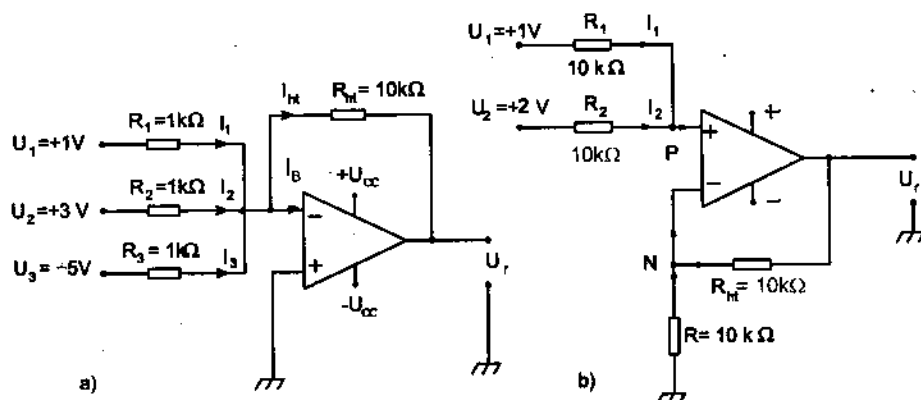
Hình 5.10. Bộ khuếch đại đảo pha dùng nguồn đơn

Ở chế độ có tín hiệu xoay chiều U_v (ví dụ $U_v = 1V_{pp}$) các tụ C_v , C_r ngắn mạch, IC làm việc như một bộ khuếch đại đảo pha với hệ số khuếch đại điện áp theo hệ thức (5.3) bằng:

$$A_{ht} = -\frac{R_{ht}}{R} = -\frac{10k\Omega}{1k\Omega} = -10$$

Tụ C_{BY} chống các dao động tạp âm gây ra tại lối P. Trên cổng ra tại chân số 6 của IC741 ta nhận được điện áp có biên độ đỉnh là 12,5V và 2,5V, ngược pha với điện áp U_v .

5.2.5. Mạch khuếch đại cộng



Hình 5.11.

a) Mạch cộng đảo ; b) Mạch cộng không đảo

Xét mạch hình 5.11a), cân bằng dòng điện tại nút N có

$$I_1 + I_2 + I_3 - I_{ht} - I_B = 0$$

$$\text{với } I_1 = \frac{U_1 - U_N}{R_1}; I_2 = \frac{U_2 - U_N}{R_2}; I_3 = \frac{U_3 - U_N}{R_3}$$

$$I_B \approx 0 \text{ và } I_{ht} = \frac{U_N - U_r}{R_{ht}}$$

chú ý rằng với giả thiết lý tưởng $U_N = U_P = 0$ ta có

$$U_r = -\left(\frac{R_N}{R_1} U_1 + \frac{R_N}{R_2} U_2 + \frac{R_N}{R_3} U_3\right)$$

hay tổng quát với n cổng vào có tác động các điện áp $U_1 \dots U_n$ tương ứng, ta có:

$$U_r = -\sum_{i=1}^n \alpha_i U_i \quad \left(\text{với } \alpha_i = \frac{R_N}{R_i} \right) \quad (5.8)$$

trường hợp khi $R_N = R_i$, $\alpha_i = 1$ ta nhận được :

$$U_r = -\sum_{i=1}^n U_i \quad (5.9)$$

áp dụng hệ thức (5.9) vào mạch 5.11a đã cho ta có:

$$U_r = -(U_1 + U_2 + U_3) = -(1V - 5V + 3V) = 1V$$

Với mạch hình 5.11b : chú ý điều kiện cân bằng dòng tại nút N và tại nút P, giả thiết $I_{B^-} = I_{B^+} = 0$ và $U_N = U_P$ ta nhận được kết quả

$$U_r = \frac{R + R_{ht}}{R(R_1 + R_2)} (R_2 U_1 + R_1 U_2)$$

khi chọn $R_1 = R_2$ ta có:

$$U_r = \frac{1 + \alpha}{2} (U_1 + U_2) \quad (5.10)$$

ở đây đặt $\alpha = \frac{R_{ht}}{R}$

$$\text{hay tổng quát với } n \text{ lối vào } U_r = \frac{1 + \alpha}{n} \sum_{i=1}^n U_i \quad (5.11)$$

với U_i là điện áp tác động lên cổng vào i và $R_1 = \dots = R_n$

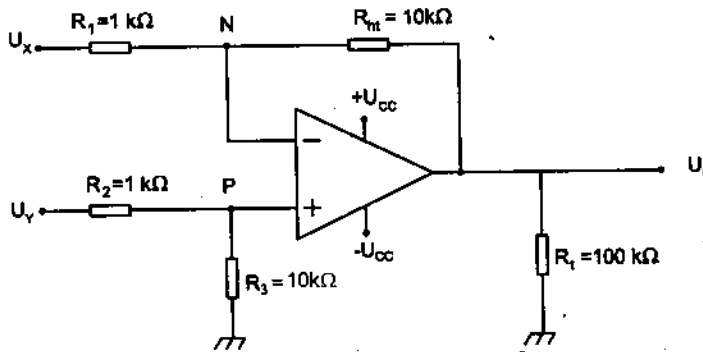
áp dụng hệ thức (5.10) với số liệu đã cho trên mạch 5.11b có:

$$U_r = \frac{\left(1 + \frac{10k\Omega}{10k\Omega}\right)}{2} (1V + 2V) = 3V$$

5.2.6. Mạch khuếch đại trừ (khuếch đại vi sai)

a) Hình 5.12 là 1 bộ khuếch đại thực hiện phép trừ 2 điện áp thường được sử dụng phối hợp sau 1 mạch cầu điện trở. Khi U_x ngắn mạch ta có điện áp đặt vào cổng P là:

$$U_P = \frac{R_3 U_y}{R_2 + R_3}$$



Hình 5.12. Bộ khuếch đại trừ (loại dùng 1IC)

áp dụng hệ thức 5.6 trong trường hợp bộ khuếch đại không đảo ta có:

$$U_{r1} = U_P \cdot \left(1 + \frac{R_{ht}}{R_1}\right) = \left(1 + \frac{R_{ht}}{R_1}\right) \frac{R_3}{R_2 + R_3} \cdot U_y$$

Còn khi ngắn mạch U_y áp dụng hệ thức (5.3) có:

$$U_{r2} = \left(-\frac{R_{ht}}{R_1}\right) U_x$$

do IC làm việc ở chế độ tuyến tính áp dụng nguyên lý xếp chồng tại cổng ra ta có

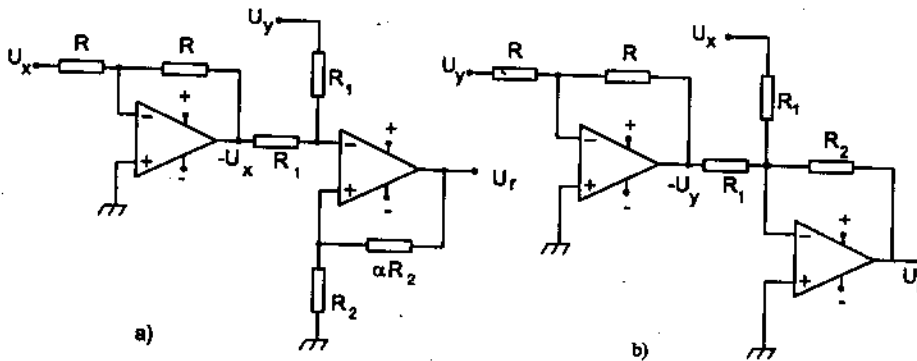
$$\begin{aligned} U_r &= U_{r1} + U_{r2} \\ &= \left(1 + \frac{R_{ht}}{R_1}\right) \frac{R_3}{R_2 + R_3} U_y - \frac{R_{ht}}{R_1} U_x \end{aligned} \quad (5.12)$$

Khi chọn $R_1 = R_2$ và $R_{ht} = R_3$ (như trên hình 5.12)

$$\text{ta có:} \quad U_r = -\frac{R_{ht}}{R_1} (U_x - U_y) \quad (5.13)$$

chú ý là khi $U_x = U_y$ thì $U_r = 0$, mạch 5.12 chỉ khuếch đại điện áp là thành phần hiệu số (vi sai) giữa 2 điện áp vào U_x và U_y .

b) Một dạng khác thực hiện phép trừ dựa trên mạch khuếch đại cộng hình 5.11a hay 5.11b phối hợp với mạch hình 5.7a, cho trên hình 5.13a hay 5.13b. Trường hợp này dùng 2IC



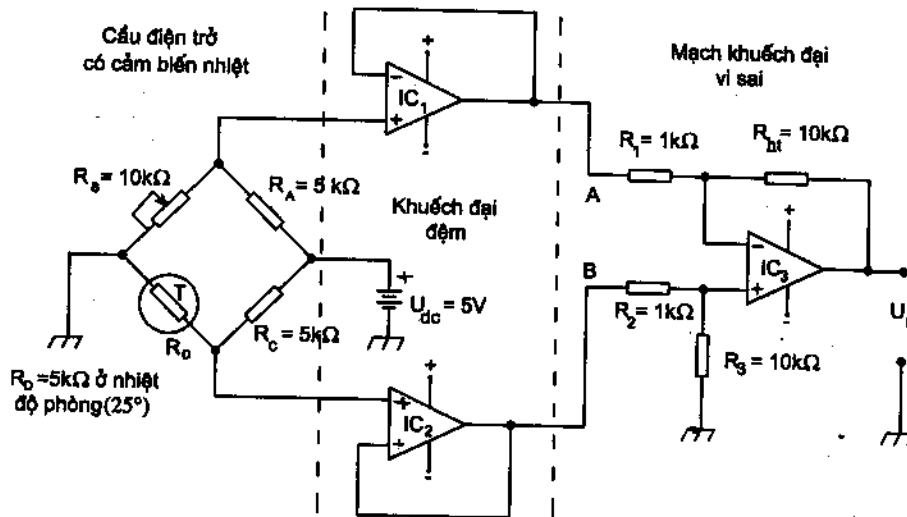
Hình 5.13

$$(a) U_r = \frac{1+\alpha}{2} [U_y + (-U_x)] ; (b) U_r = -\frac{R_2}{R_1} [U_x + (-U_y)]$$

IC₁ làm nhiệm vụ đảo dấu điện áp U_x (hay U_y)

IC₂ làm nhiệm vụ cộng hai điện áp U_y với (-U_x) hay U_x với (-U_y)

c) Hình 5.14 đưa ra 1 ví dụ áp dụng bộ khuếch đại trừ rất phổ biến trong công nghiệp bao gồm 3 khối: Mạch cầu đo với các điện trở R_A R_B R_C và R_D (T⁰), ở đây R_D (T⁰) là một nhiệt điện trở có giá trị điện trở R_D phụ thuộc nhiệt độ cần đo của môi trường tác động lên nó. Tiếp sau là khối tăng khuếch



Hình 5.14. Ví dụ ứng dụng bộ khuếch đại trừ đo nhiệt độ

đại đệm (bộ lặp điện áp $A_{hl} = 1$) cuối cùng là khối khuếch đại vi sai (khuếch đại trừ) loại 1IC ta vừa xét ở trên. Tại cổng ra IC₃ với kết quả hệ thức 5.13 có:

$$U_r = -\frac{R_{hl}}{R_1}(U_A - U_B)$$

vì IC₁ và IC₂ là các bộ lặp với hệ số khuếch đại bằng 1 nên:

$$U_r = -\frac{R_{hl}}{R_1}(U_x - U_y) \quad (5.14)$$

Ở 25°C (nhiệt độ phòng) $R_D(25^\circ\text{C}) = 5\text{k}\Omega$

điều chỉnh $R_B = 5\text{k}\Omega$ ta sẽ nhận được điều kiện cân bằng của cầu đo và do đó $U_x - U_y = 0$ dẫn tới $U_r = 0$.

Khi nhiệt độ môi trường tác động $T_X > 25^\circ\text{C}$ giá trị R_D tăng, U_y tăng theo trong khi U_x giữ cố định (nhờ bộ chia R_A R_B cố định)

Khi đó hiệu số $U_x - U_y < 0$ ta nhận được điện áp vi sai ở cổng ra IC₃ có dấu dương. Trường hợp $T_X < 25^\circ$ thì dấu của U_r ngược lại là âm (vì R_D giảm dưới $5\text{k}\Omega$ dẫn tới U_y giảm theo). Trong mạch điện đã cho ở hình 5.14, khi điều chỉnh để $R_A = R_B = 5\text{k}\Omega$ ta có:

$$U_x = \frac{1}{2}5V_{dc} = 2,5V_{dc}$$

mặt khác:

$$U_y = \frac{R_D(T^\circ)}{R_C + R_D(T^\circ)} \cdot 5V_{dc}; \text{ ở } 25^\circ\text{C} \text{ có } U_y = \frac{5\text{k}\Omega}{5\text{k}\Omega + 5\text{k}\Omega} U_{dc} = 2,5V_{dc}$$

Nếu R_D có độ nhạy là $100\Omega/^\circ\text{C}$ (tức là khi $\Delta T^\circ = 1^\circ\text{C}$ thì $\Delta R_D = 100\Omega$), ở nhiệt độ 50°C ta có:

$$\Delta T = 50^\circ\text{C} - 25^\circ\text{C} = 25^\circ\text{C}$$

$$\Delta R_D = 100\Omega \cdot 25^\circ\text{C} = 2500\Omega = 2,5\text{k}\Omega$$

Vậy giá trị điện trở R_D tại 50°C là $5\text{k}\Omega + 2,5\text{k}\Omega = 7,5\text{k}\Omega$

$$\text{Khi đó } U_y = \frac{7,5\text{k}\Omega}{5\text{k}\Omega + 7,5\text{k}\Omega} \cdot 5V_{dc} = 3V_{dc}$$

do đó trên đường chéo cầu đã xuất hiện 1 điện áp lệch cân bằng (do nhiệt độ tác động vào R_D gây ra) là :

$$U_x - U_y = 2,5V_{dc} - 3V_{dc} = -0,5V_{dc}$$

Tương ứng tại cổng ra ta nhận được 1 điện áp tín hiệu là :

$$\begin{aligned} U_r &= -\frac{R_{ht}}{R_1}(U_x - U_y) \\ &= -\frac{10k\Omega}{1k\Omega}(2,5V - 3V) = 5V_{dc} \end{aligned}$$

Tức là mạch (5.14) đã thực hiện 1 quá trình biến đổi từ sự biến thiên nhiệt độ ΔT^0 qua biến thiên điện trở ΔR_D và cuối cùng là biến thiên điện áp $\Delta U_r (= U_r)$ với 1 độ nhạy đạt được là $5V_{dc}/25^0C = 200mV/1^0C$

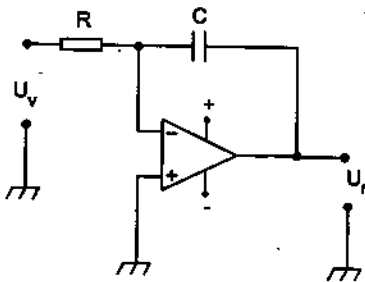
Tham số này có ý nghĩa là khi nhận được 1 điện áp tín hiệu biến thiên ở cổng ra là K.200mV, ta kết luận được rằng nhiệt độ tác động trực tiếp lên cảm biến nhiệt điện trở R_D đã thay đổi đi K^0C so với giá trị ban đầu ở cân bằng (là nhiệt độ phòng 25^0C). Ở đây K là một giá trị thực dương hay âm.

5.2.7. Một số ứng dụng mạch khuếch đại thuật toán dùng IC tuyến tính

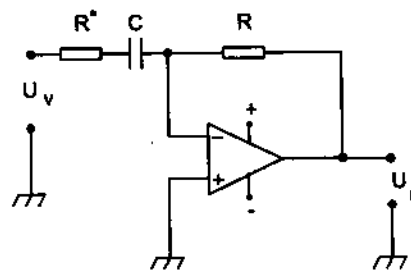
a) Mạch tích phân đảo (xem hình 5.15) thực hiện quan hệ

$$U_r = -\frac{1}{RC} \int U_v dt + U_r(0) \quad (5.15)$$

nhờ 1 vòng hồi tiếp âm dùng tụ C



Hình 5.15. Mạch tích phân đảo



Hình 5.16. Mạch vi phân

Ở đây tích số $\tau_{\text{tích phân}} = RC$ gọi là hằng số thời gian của mạch tích phân, giá trị hằng số tích phân $U_r(0)$ do điện tích T_0 có ban đầu lúc bắt đầu thực hiện tích phân có ở trên tụ tích phân quyết định ($Q_0 = CU_r(0)$). Hệ thức (5.15) thu được nhờ cân bằng dòng điện tại nút N: $I_R = I_C$

Với sự chú ý là $I_C = C \frac{dU_C}{dt}$; ở đây $U_C = U_N - U_R$

Một ứng dụng quan trọng nhất của mạch 5.15 là thực hiện biến đổi dạng $U_V(t)$ là vuông góc thành dạng $U_R(t)$ là điện áp biến đổi tuyến tính (điện áp quét dạng tam giác).

b) Mạch vi phân cho trên hình 5.16 thực hiện quan hệ:

$$U_r = -RC \frac{dU_v}{dt} \quad (5.16)$$

cần chú ý ở tần số cao do tụ C có điện kháng trở nên gần ngắn mạch nên mạch vi phân làm việc không ổn định, người ta khắc phục bằng cách nối thêm 1 điện trở R^* làm nhụt các điện áp cao tần (để giữ cho mạch có hệ số khuếch đại hữu hạn).

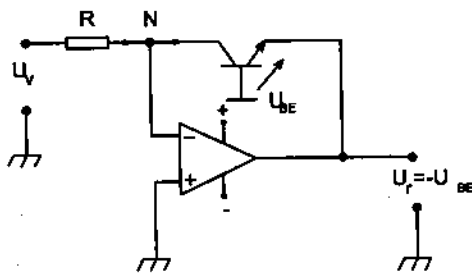
giá trị $\tau_{\text{vi phân}} = RC$ được gọi là hằng số thời gian của mạch vi phân.

Một ứng dụng quan trọng của mạch vi phân là thực hiện biến đổi dạng $U_V(t)$ vuông góc thành $U_R(t)$ dạng hàm mũ (xung nhọn đầu) được sử dụng rất phổ biến trong kỹ thuật điều khiển tự động.

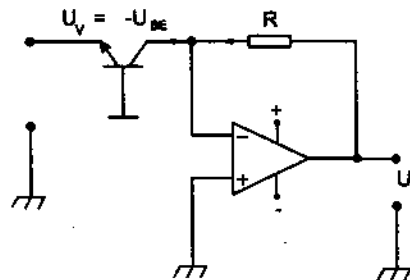
c) Mạch lấy logarit cơ số e có dạng hình 5.17 và lấy hàm số mũ có dạng hình 5.18, khi cân bằng các dòng điện qua nút N ta nhận được các hệ thức quan hệ giữa U_r và U_v có dạng: (Chú ý dòng collector của BJT: $I_C = I_S \exp\left(\frac{U_{BE}}{U_T}\right)$)

với mạch 5.17:

$$U_r = -U_T \ln\left(\frac{U_v}{R I_S}\right) \quad (5.17)$$



Hình 5.17



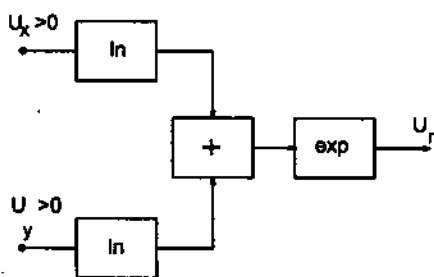
Hình 5.18.

và với mạch 5.18:

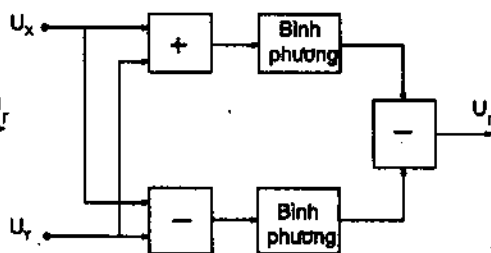
$$U_r = RI_S \exp\left(-\frac{U_v}{U_T}\right) \quad (5.18)$$

ở đây I_S là dòng điện ngược của diode collector và U_T là điện thế nhiệt $\left(U_T = \frac{kT}{q}\right)$.

d) Mạch nhân analog dùng để thực hiện phép nhân 2 điện áp U_x và U_y . Có thể thực hiện phép nhân nhờ dùng các mạch lấy ln và exp như thể hiện trên cấu trúc hình 5.19 hay dùng các phần tử bình phương như cấu trúc hình 5.20.



Hình 5.19



Hình 5.20

Ở hình 5.19 sử dụng phép ln và exp là hàm ngược của nhau ta có hệ thức xuất phát (5.19) để xây dựng cấu trúc

$$U_x \cdot U_y = \exp[\ln(U_x U_y)]$$

$$U_x \cdot U_y = \exp(\ln U_x + \ln U_y) \quad (5.19)$$

Còn trên hình 5.20 ta đã sử dụng thuật toán sau:

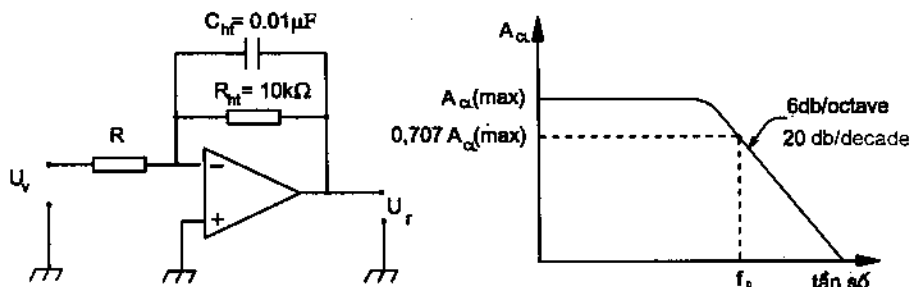
$$(U_x + U_y)^2 - (U_x - U_y)^2 = 4U_x U_y \quad (5.20)$$

làm hệ thức xuất phát để xây dựng cấu trúc. Cần nhấn mạnh đối với cấu trúc (5.19) yêu cầu dấu của các điện áp thừa số U_x và U_y phải dương vì số âm và số 0 không có logarit, còn đối với cấu trúc 5.20 cần lưu ý phần tử bình phương thực chất là 1 phần tử nhân có 2 cổng vào chung thành 1 cổng: $(U_x \cdot U_x = U_x^2)$

5.2.8. Mạch lọc tích cực

a) Mạch hình 5.21a là một bộ lọc tích cực tần số thấp bậc nhất với đặc tuyến tần số cho trên hình 5.21b. Trước khi phân tích mạch, ta có một số định nghĩa sau:

• Mạch lọc là mạch điện có hệ số truyền đạt điện áp (hay hệ số khuếch đại điện áp) phụ thuộc vào tần số của tín hiệu vào; nếu mạch ưu tiên cho qua các tần số thấp, nó được gọi là bộ lọc tần thấp hoặc ngược lại được gọi là bộ lọc tần cao.



Hình 5.21

Bộ lọc tích cực tần thấp bậc 1 dùng IC tuyến tính

a) Mạch điện ; b) Đặc tuyến tần số

• Khi hàm truyền đạt điện áp có dạng là 1 đa thức bậc nhất của biến phức $(j\omega RC) = p$ (ω là tần số của tín hiệu) ta có bộ lọc bậc nhất, còn nếu là 1 đa thức bậc cao của p ta gọi bộ lọc tương ứng là bậc cao (bậc 2 hay cao hơn).

• Khi bộ lọc có chứa phần tử tích cực như BJT hay IC ta gọi bộ lọc tương ứng là bộ lọc tích cực. Trường hợp không có các phần tử tích cực bộ lọc được gọi là bộ lọc thụ động.

Mạch lọc tích cực hình 5.21 có tụ C_{ht} nối song song với R_{ht} , trở kháng của tụ được xác định bởi:

$$X_{C_{ht}} = \frac{1}{j2\pi f C_{ht}}$$

như vậy $X_{C_{ht}}$ càng lớn khi f càng thấp, có thể coi lúc đó C_{ht} hở mạch và cấu trúc hình 5.21a quay về dạng mạch hình 5.6a là một bộ khuếch đại đảo, tức là có hệ thức :

$$A_{ht} = -\frac{R_{ht}}{R_1} \quad (5.21)$$

Khi tần số tăng lên, $X_{C_{ht}}$ giảm dần trở nên so sánh được với R_{ht} làm trở kháng tương đương $Z_{ht} = R_{ht} // X_{C_{ht}}$ giảm dần tới A_{ht} giảm, nghĩa là mạch có tính chất chỉ cho các tần số thấp đi qua thuận lợi (tính chất lọc thấp). Tham số quan trọng của mạch lọc hình 5.21a là tần số cắt mang ý nghĩa là tần số giới hạn trên của dải tần cho qua của mạch :

$$f_{cát} = \frac{1}{2\pi R_{ht} C_{ht}} \quad (5.22)$$

Khi đó tại tần số $f_{\text{cắt}}$ $X_{C_{ht}} = R_{ht}$ và A_{ht} giảm 70,7% so với giá trị ban đầu xác định theo 5.21. Tại 1 tần số bất kỳ ta có:

$$A_{ht} = -\frac{Z_{ht}}{R_1} \quad (5.23)$$

với
$$Z_{ht} = \frac{X_{C_{ht}} \cdot R_{ht}}{\sqrt{R_{ht}^2 + X_{ht}^2}} \quad (5.24)$$

áp dụng các hệ thức trên cho mạch hình 5.21a có:

$$f_{\text{cắt}} = \frac{1}{2\pi R_{ht} C_{ht}} = \frac{1}{2 \times 3,14 \times 10k\Omega \times 0,01\mu F} = 1,591\text{kHz}$$

Ta tính A_{ht} ở 0Hz và ở 1MHz

Ở 0Hz $X_{C_{ht}} \rightarrow \infty$ áp dụng (5.21) có:

$$A_{ht} = -\frac{R_{ht}}{R_1} = -\frac{10k\Omega}{1k\Omega} = -10$$

Ở 1 MHz $X_{C_{ht}} = \frac{1}{2\pi \cdot f \cdot C_{ht}} = \frac{1}{2 \times 3,14 \times 1\text{MHz} \times 0,01\mu F} = 15,9 \Omega$

do đó theo hệ thức 5.24 ta có $Z_{ht} = \frac{15,9\Omega \times 10k\Omega}{\sqrt{(15,9\Omega)^2 + (10k\Omega)^2}} \approx 15,9\Omega$

áp dụng hệ thức (5.23) có hệ số khuếch đại điện áp tại 1MHz bằng:

$$A_{ht} = -\frac{Z_{ht}}{R_1} = -\frac{15,9\Omega}{1k\Omega} = -0,0159$$

Nếu chuyển sang đơn vị dexibel (dB) ta có hệ số khuếch đại điện áp tại 0Hz là:

$$A_{ht}(\text{dB}) = 20 \lg \left| \frac{R_{ht}}{R_1} \right| = 20 \lg \frac{10k\Omega}{1k\Omega} = 20\text{dB}$$

còn tại tần số cắt $f_c = 1,591 \text{ kHz}$ có

$$\begin{aligned} A_{ht}(\text{dB}) &= 20 \lg \left| \frac{Z_{ht}}{R_1} \right| = 20 \lg \frac{7,07k\Omega}{1k\Omega} \\ &= 20 \times 0,85 = 17\text{dB} \end{aligned}$$

Như vậy tại tần số $f_{cắt}$ hệ số khuếch đại điện áp của mạch giảm 3dB so với giá trị A_{ht} trong dải thông (dải cho qua).

b) Mạch hình 5.22a là dạng 1 mạch lọc tích cực tần cao bậc 1 và đặc tuyến tần số của nó cho trên hình 5.22b. Khi tần số tín hiệu vào cao $X_{C_1} \rightarrow 0$ và $A_{ht} \rightarrow \left(-\frac{R_{ht}}{R_1}\right)$, còn khi tần số xuống thấp $X_{C_1} \rightarrow \infty$ do đó $A_{ht} \rightarrow \infty$. Tần số cắt của mạch xác định bởi hệ thức :

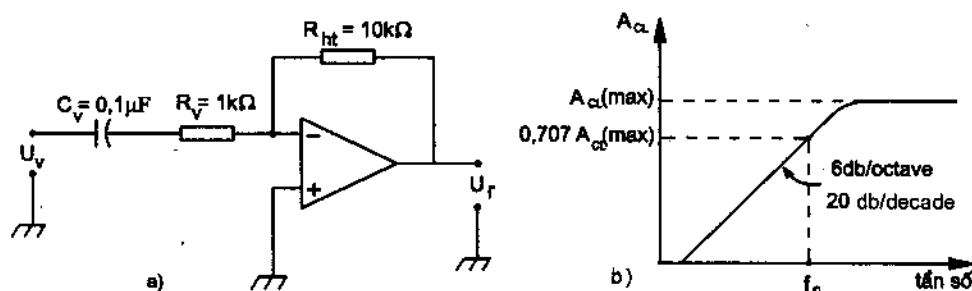
$$f_c = \frac{1}{2\pi R_1 C_1} \quad (5.25)$$

tại tần số này, A_{ht} giảm 70,7% so với giá trị ban đầu
tại 1 tần số bất kỳ, ta có

$$A_{ht} = -\frac{R_{ht}}{Z_1} \quad (5.26)$$

$$(với Z_1 = \sqrt{R_1^2 + X_{C_1}^2})$$

$$\text{hay tính theo đơn vị logarit: } A_{ht}(dB) = 20 \lg \left| \frac{R_{ht}}{Z_1} \right| \quad (5.27)$$



Hình 5.22

Mạch lọc tích cực tần cao bậc 1 dùng IC
a) Mạch nguyên lý ; b) Dạng đặc tuyến tần số

Với các giá trị đã cho trên mạch 5.22 ta có:

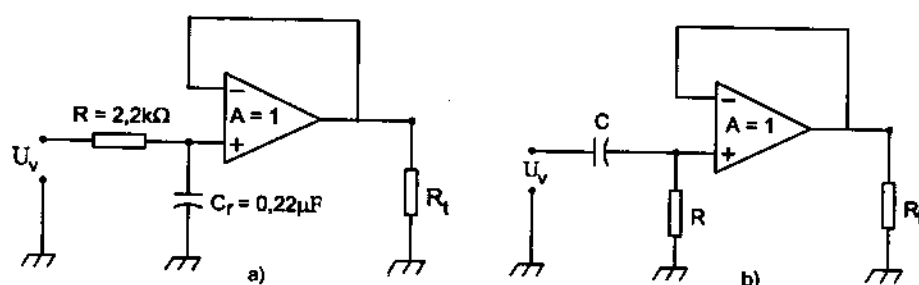
$$f_c = \frac{1}{2\pi \cdot 1k\Omega \times 0,1\mu F} = 1,591kHz$$

c) Mạch điện hình 5.23a và 5.23b giới thiệu 1 dạng khác của mạch lọc tích cực tần số thấp và tần số cao bậc nhất dùng 1 bộ lặp điện áp với các tính chất tương tự như mạch hình 5.21a và 5.22a tương ứng ; mạch 5.23 thường được dùng khi cần cách ly bộ lọc RC thụ động với 1 tải có trở kháng thấp do tính chất ưu điểm của IC khuếch đại đệm với $A = 1$.

$$\text{Tần số cắt xác định bởi} \quad f_c = \frac{1}{2\pi RC} \quad (5.27)$$

ví dụ với $R = 2,2k\Omega$; $C = 0,22\mu F$ ta nhận được :

$$f_c = \frac{1}{2\pi \cdot 2,2k\Omega \cdot 0,22\mu F} = 329\text{Hz}$$



Hình 5.23.

a) Mạch lọc thấp dùng $A = 1$; b) Mạch lọc cao dùng $A = 1$.

Điện áp cổng ra xác định bởi (với mạch 5.23a)

$$U_r = \frac{X_c}{\sqrt{R^2 + X_c^2}} \cdot U_v \quad (5.28)$$

còn với mạch 5.23b ta có:

$$U_r = \frac{R}{\sqrt{R^2 + X_c^2}} \cdot U_v \quad (5.29)$$

d) Một dạng mạch lọc tích cực tần thấp bậc hai được cho trên hình 5.24a và đặc tuyến tần số tương ứng của nó (hình 5.24b).

Tần số cắt của mạch xác định bởi:

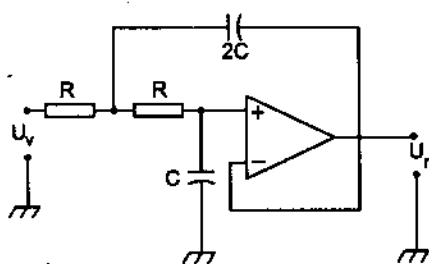
$$f_c = \frac{0,707}{2\pi RC} \quad (5.30)$$

Ở tần số f_c , A_{ht} giảm còn 0,707, sau đó khi f tăng và lớn hơn f_c , A_{ht} giảm với tốc độ 12dB/octar hay 40dB/decac. (A_{ht} sẽ giảm 10^2 lần khi tần số tăng lên 10 lần).

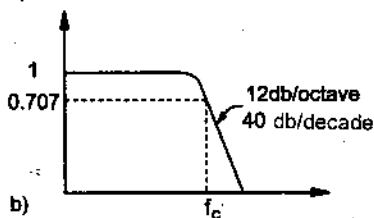
Ví dụ với $R = 1k\Omega$; $C = 0,047\mu F$ ta có:

$$f_c = \frac{0,707}{2\pi RC} = \frac{0,707}{2 \times 3,14 \times 1k\Omega \times 0,047\mu F} = 2,39kHz$$

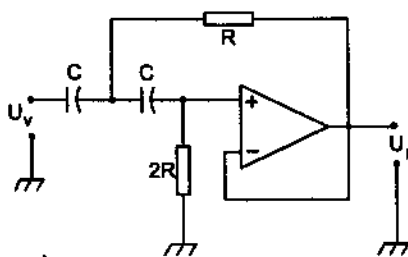
Hình 5.25a là 1 dạng mạch lọc tích cực tần cao bậc hai với đặc tuyến tần số tương ứng của nó cho trên hình 5.25b.



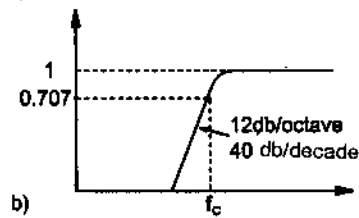
a)



Hình 5.24



a)



Hình 5.25

Trên hình 5.25(a) với $R = 2,7k\Omega$ và $C = 0,15\mu F$, dùng hệ thức (5.30) nhận được tần số cắt (giới hạn dưới của dải tần số cho qua) là:

$$f_c = \frac{0,707}{2\pi RC} = \frac{0,707}{2 \times 3,14 \times 2,7k\Omega \times 0,15\mu F} = 278Hz$$

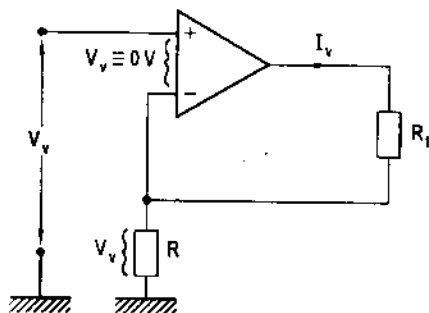
5.2.9. Mạch biến đổi điện áp – dòng điện hoặc dòng điện – điện áp

Mạch điện hình 5.26 cho khả năng biến đổi từ 1 điện áp vào U_v thành dòng điện ra I_r không phụ thuộc vào giá trị điện trở tải R_t . Từ điều kiện lý tưởng của IC, $U_{vi\ sai} = U_P - U_N = 0$, trên điện trở R của mạch hồi tiếp âm sẽ có hệ thức xác định dòng qua R_t :

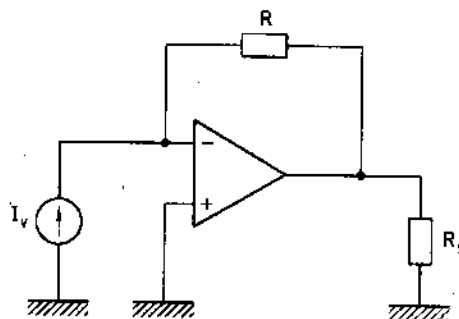
$$I_r = \frac{U_v}{R} \quad (5.31)$$

ở đây giá trị của I_r do U_v và R quyết định mà không phụ thuộc vào R_t , chính là yêu cầu đặt ra. Ví dụ với $U_v = 5V_{dc}$, $R = 1k\Omega$, $R_t = 100\Omega$ dòng ra theo (5.31) xác định bởi:

$$I_r = \frac{U_v}{R} = \frac{5V}{1k\Omega} = 5mA$$



Hình 5.26. Mạch biến đổi điện áp thành dòng điện



Hình 5.27. Mạch biến đổi dòng điện thành điện áp

Trường hợp này ta được 1 nguồn dòng điện 5mA cung cấp cho tải R_t với nội trở của nguồn dòng là vô cùng lớn $Z_r \rightarrow \infty$.

Mạch điện hình 5.27 cho khả năng biến đổi từ 1 dòng điện vào I_v thành 1 điện áp ra tỷ lệ không phụ thuộc vào R_t . Ta có hệ thức xác định điện áp ra:

$$U_r = I_v \cdot R \quad (5.32)$$

Ta nhận được 1 nguồn điện áp U_r có nội trở $Z_r \rightarrow 0$ cung cấp cho R_t và giá trị U_r không phụ thuộc vào giá trị R_t , ví dụ với $I_v = 1,5mA$, $R = 1k\Omega$, $R_t = 10k\Omega$, ta có :

$$U_r = I_v \cdot R = 1,5 \text{ mA} \cdot 1k\Omega = 1,5V$$

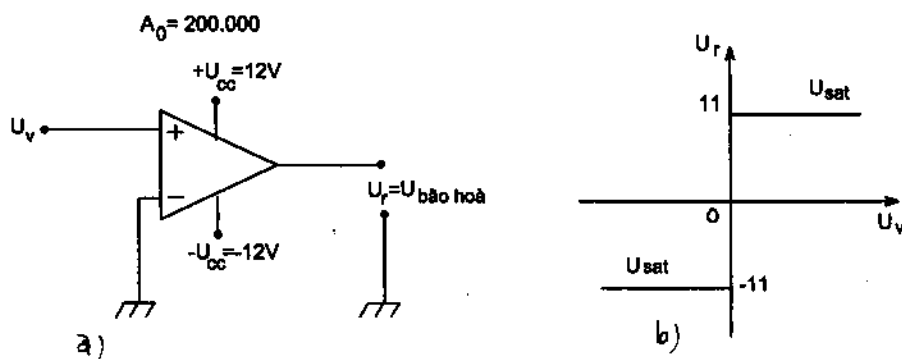
5.3. CÁC MẠCH SO SÁNH ANALOG

Trong tiết này, chúng ta sẽ xét 1 ứng dụng quan trọng của IC tuyến tính ở chế độ không dùng mạch hồi tiếp hay chỉ dùng mạch hồi tiếp dương. Khi đó các mức điện áp ra của IC chỉ có thể rơi vào 1 trong hai trạng thái xác định không phụ thuộc vào giá trị của U_v , đó là:

$U_r = U_{max}$, chính là mức bão hòa dương của IC hoặc $U_r = U_{min}$ là mức bão hòa âm của IC. Chế độ này gọi là chế độ khóa (hay chế độ chuyển mạch) của IC.

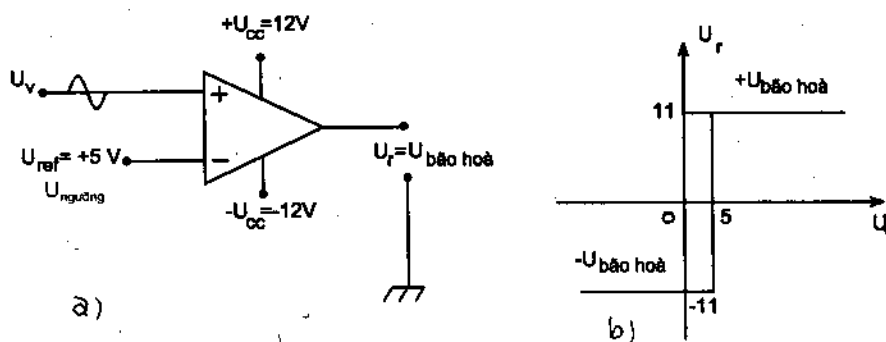
5.3.1. Mạch so sánh thuận

Mạch so sánh thuận cho trên hình 5.28a với đặc tính chuyển mạch cho trên hình 5.28b. Trường hợp này mức điện áp cố định (mức ngưỡng) đặt vào cổng N là 0V, còn trong trường hợp tổng quát (xem hình 5.29a và b) khi mức ngưỡng $U_{ngưỡng} = U_N \neq 0$ đặc tuyến hình 5.29b sẽ dịch tịnh tiến song song với trục thẳng đứng đi 1 đoạn bằng $U_{ngưỡng}$.



Hình 5.28.

- a) Mạch so sánh thuận mức ngưỡng 0V ;
b) Đặc tính truyền đạt điện áp (chuyển mạch)



Hình 5.29

- a) Mạch so sánh thuận với mức ngưỡng $\neq 0$; b) Đặc tuyến chuyển mạch tương ứng

a) Hãy giả thiết mức bão hòa có giá trị $U_{max} = 12V - 1V = 11V = +U_{bão\ hòa}$ và $U_{min} = -12V + 1V = -11V = -U_{bão\ hòa}$.

Với hệ số khuếch đại khi không hồi tiếp $A_0 = 200.000$ lần

Khi $U_v = -\epsilon = -10^{-4} V$ nếu IC ở chế độ khuếch đại ta nhận được $U_r = A_0 \cdot (-\epsilon) = 2.10^5 \cdot (-10^{-4}) V = -20V$

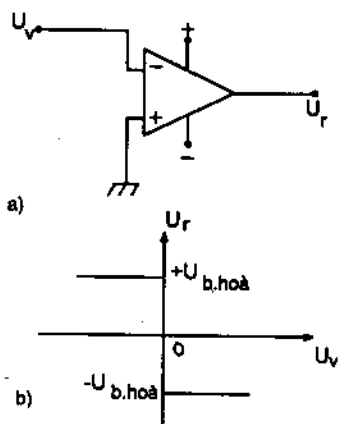
hay tương tự khi $U_v = +\epsilon$ thì $U_r = +20V$

đây là các giá trị vượt hơn U_{max} và U_{min} nên không có trên thực tế, nghĩa là khi $U_v = -\epsilon$ thì $U_r = U_{min} = -11V$. Còn khi $U_v = +\epsilon$ thì $U_r = U_{max} = +11V$, chỉ cần U_v chuyển qua giá trị 0V một lượng vô cùng bé, điện áp cổng ra đã đổi trạng thái bão hòa.

b) Trong trường hợp mạch hình 5.29a khi U_v chuyển từ $5V - \epsilon$ sang $5V + \epsilon$ điện áp ra U_r sẽ chuyển trạng thái từ bão hòa âm ($U_{min} = -11V$) sang trạng thái bão hòa dương ($U_{max} = +11V$) và ngược lại.

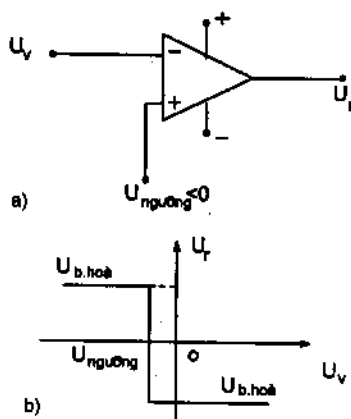
5.3.2. Mạch so sánh đảo

Hình 5.30a và b biểu diễn mạch so sánh đảo và đặc tính chuyển mạch khi chọn $U_{ngưỡng} = 0V$ và khi chọn $U_{ngưỡng} \neq 0$ ta có các hình 5.31a và b với các tính chất tương tự như mạch so sánh thuận. Điểm khác biệt ở đây là hướng biến đổi trạng thái ra $U_r = +U_{bão hòa}$ sang $U_r = -U_{bão hòa}$ hoặc ngược lại nghịch đảo so với các mạch hình 5.28a và 5.29a.



Hình 5.30.

- a) Mạch so sánh đảo ngưỡng 0V ;
b) Đặc tính truyền đạt tương ứng



Hình 5.31.

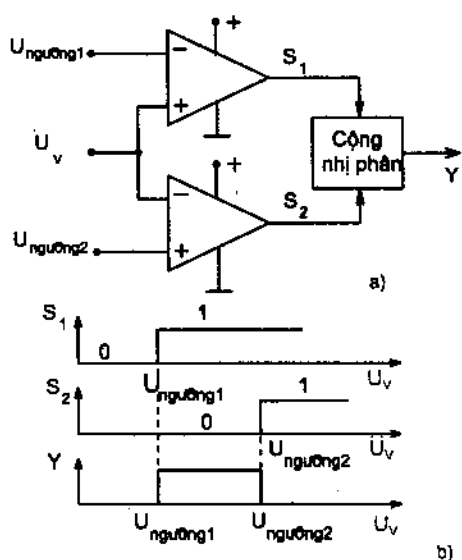
- a) Mạch so sánh đảo với $U_{ngưỡng} \neq 0$
b) Đặc tính truyền đạt tương ứng

5.3.3. Mạch so sánh 2 mức ngưỡng

Người ta có thể kết hợp các mạch hình 5.29a với 5.31a để tạo ra mạch so sánh 2 mức ngưỡng như trên hình 5.32a hay 5.33a với các đặc tính chuyển mạch tương ứng cho trên hình 5.32b và 5.33b.

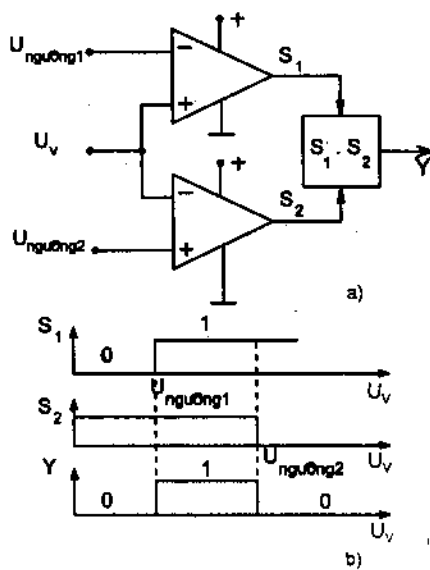
Trong các cấu trúc trên cần chú ý là nguồn nuôi các IC không đối xứng (chỉ dùng 1 nguồn dương) cho phù hợp với trạng thái logic dương yêu cầu đối

với S_1 và S_2 và chú ý rằng cũng có thể kết hợp hai mạch so sánh đảo. Tín hiệu vào cần được so sánh trong các trường hợp này được đưa đồng thời tới cả hai mạch và cần chọn các mức điện áp ngưỡng $U_{ngưỡng1} \neq U_{ngưỡng2}$. Kết quả là trạng thái ra cho ta thông tin về khả năng U_v có nằm giữa 2 mức ngưỡng hay không: khi $Y = 1$ ta có $U_{ngưỡng1} \leq U_v \leq U_{ngưỡng2}$ hoặc ngược lại $Y = 0$ khi $U_v < U_{ngưỡng1}$ hay $U_v > U_{ngưỡng2}$.



Hình 5.32

- a) Bộ so sánh 2 mức ngưỡng dùng 2 bộ so sánh thuận;
b) Đặc tính chuyển mạch



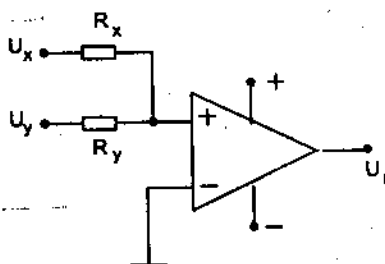
Hình 5.33.

- a) Bộ so sánh 2 mức ngưỡng dùng kết hợp 1 bộ so sánh thuận với 1 bộ so sánh đảo;
b) Đặc tính chuyển mạch

5.3.4. Mạch so sánh tổng

Mạch so sánh tổng cho trên hình 5.34 có khả năng phát hiện ra trạng thái $|U_x| = |U_y|$ tức là trạng thái lúc tổng đại số $U_x + U_y = 0$ theo tính chất của mạch hình 5.28a đã xét.

Trong trường hợp này U_x có vai trò là 1 đại lượng cần tìm (cần đo) còn U_y có vai trò là giá trị mẫu đưa vào thử (có thể thay đổi được U_y theo 1 quy luật nào đó). Sự thay đổi dần U_y sẽ dẫn đến

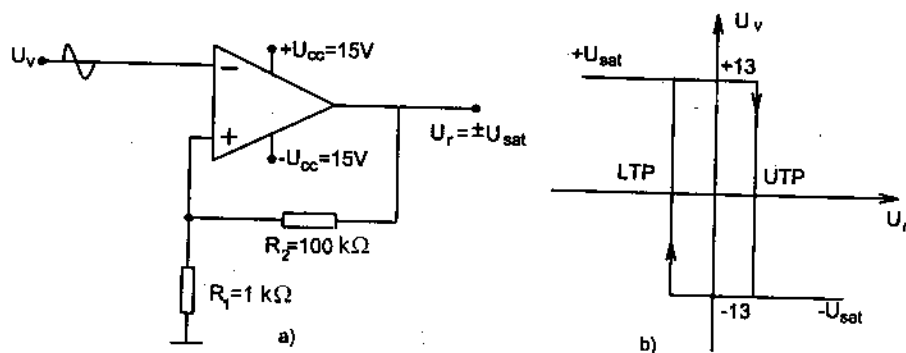


Hình 5.34. Mạch so sánh tổng

trạng thái cân bằng $|U_x| = |U_y|$ thể hiện ở lúc điện áp cổng ra đổi mức bão hòa. Trường hợp tổng quát, điện áp ngưỡng đặt tới cổng N có giá trị $U_{ngưỡng} \neq 0$, khi đó mạch so sánh tổng sẽ có điện áp ra đổi trạng thái bão hòa khi tổng đại số $U_x + U_y$ chuyển qua giá trị $U_{ngưỡng}$. Tùy theo tính chất của việc so sánh mà quy định dấu hay không đổi với U_x và U_y .

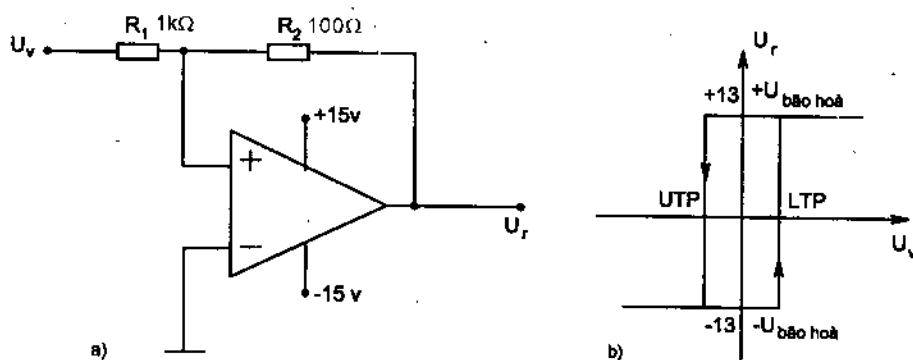
5.3.5. Mạch so sánh có trễ (Trigơ Smit)

Có hai dạng mạch so sánh trễ kiểu đảo hình 5.35a và kiểu thuận hình 5.36a với các đặc tính chuyển mạch tương ứng hình 5.35b và 5.36b



Hình 5.35.

a) Trigơ Smit kiểu đảo ; b) Đặc tuyến chuyển mạch có trễ của Trigơ Smit đảo



Hình 5.36.

a) Trigơ Smit kiểu thuận ; b) Đặc tính chuyển mạch của Trigơ smit thuận

Các phần tử so sánh không trễ hình 5.28a hay 5.29a tương đối nhạy cảm khi tín hiệu U_v ở lân cận giá trị ngưỡng, nghĩa là ở vùng này với mức nhiễu loạn đủ nhỏ có khả năng làm lật trạng thái ra 1 cách không mong muốn. Các

mạch điện của bộ so sánh có trễ hình 5.35a và 5.36a khắc phục được nhược điểm đã nêu trên, cho phép các trạng thái ra ở lân cận mức ngưỡng rất ổn định đối với các mức nhiễu có cường độ không lớn.

a) Trong mạch hình 5.35a (Trigơ Smit đảo), các điện trở $R_1 = 1k\Omega$ $R_2 = 100k\Omega$ thực hiện 1 vòng hồi tiếp dương với hệ số hồi tiếp là:

$$\beta = \frac{R_1}{R_1 + R_2} \quad (5.33)$$

Khi điện áp ra ở mức bão hòa dương $U_r = U_{b\text{ão hòa}}$, ngưỡng điện áp trên (ngưỡng ngắt mạch) đạt tới cổng P là:

$$U_{ng\grave{a}t} = +\beta U_{b\text{ão hòa}} \quad (5.34)$$

Còn khi $U_r = -U_{b\text{ão hòa}}$, ta có ngưỡng nối mạch:

$$U_{n\text{ối}} = -\beta U_{b\text{ão hòa}} \quad (5.35)$$

Các ngưỡng (5.34) và (5.35) được thiết lập theo 2 chiều khác nhau của tín hiệu vào, nghĩa là: khi U_v tăng mà còn thỏa mãn $U_v < U_{ng\grave{a}t}$ thì $U_r = +U_{b\text{ão hòa}}$.

Khi $U_v \geq U_{ng\grave{a}t}$ thì $U_r = -U_{b\text{ão hòa}}$.

Còn khi U_v giảm, nếu $U_v > U_{n\text{ối}}$ thì $U_r = -U_{b\text{ão hòa}}$.

Khi $U_v \leq U_{n\text{ối}}$ thì $U_r = +U_{b\text{ão hòa}}$.

Mức điện áp trễ khi chuyển mạch của Smit xác định bởi

$$U_{tr\grave{e}} = U_{ng\grave{a}t} - U_{n\text{ối}} = 2\beta U_{b\text{ão hòa}} \quad (5.36)$$

Áp dụng với các giá trị cho trên hình 5.35a ta có:

$$\beta = \frac{R_1}{R_1 + R_2} = \frac{1k\Omega}{1k\Omega + 100k\Omega} = 0,0099$$

với nguồn nuôi $\pm U_{CC} = \pm 15V$ ta chọn $\pm U_{b\text{ão hòa}} = \pm 13V$

do đó:

$$U_{ng\grave{a}tm\grave{a}ch} = \beta U_{b\text{ão hòa}} = 0,0099 \cdot 13V = 128,7mV$$

$$U_{n\text{ổim\grave{a}ch}} = -\beta U_{b\text{ão hòa}} = -128,7mV$$

Điện áp trễ chuyển mạch bằng:

$$U_{tr\grave{e}} = 2\beta U_{b\text{ão hòa}} = 257,4mV$$

b) Mạch hình 5.36a (Trigơ Smit thuận) cũng có 1 vòng hồi tiếp dương dùng R_1, R_2 với hệ số hồi tiếp là:

$$\beta = -\frac{R_1}{R_2} \quad (5.37)$$

Từ đó mức điện áp nối mạch và ngắt mạch là:

$$U_{\text{nối}} = +\beta U_{\text{bão hòa}} \quad (5.38)$$

$$U_{\text{ngắt}} = -\beta U_{\text{bão hòa}} \quad (5.39)$$

với $R_1 = 1\text{k}\Omega$ $R_2 = 100\text{k}\Omega$ ta có:

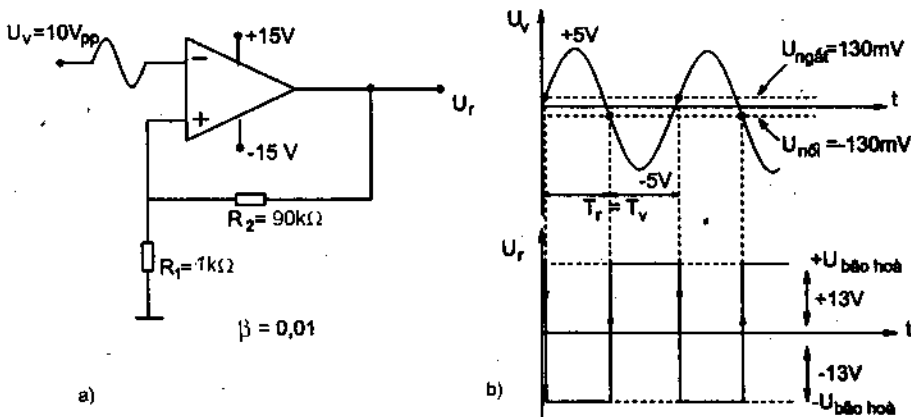
$$\beta = -\frac{1\text{k}\Omega}{100\text{k}\Omega} = -0,01$$

$$U_{\text{nối}} = (-0,01)(-13\text{V}) = 130\text{mV}$$

$$U_{\text{ngắt}} = (-0,01)(+13\text{V}) = -130\text{mV}$$

$$U_{\text{trễ}} = 2|\beta|U_{\text{bão hòa}} = 260\text{mV}.$$

c) Hình 5.37a đưa ra 1 ví dụ ứng dụng của Trigơ Smit hình 5.35a để biến đổi 1 tín hiệu tuần hoàn có dạng bất kỳ thành tín hiệu ra là xung vuông góc có cùng chu kỳ.



Hình 5.37.

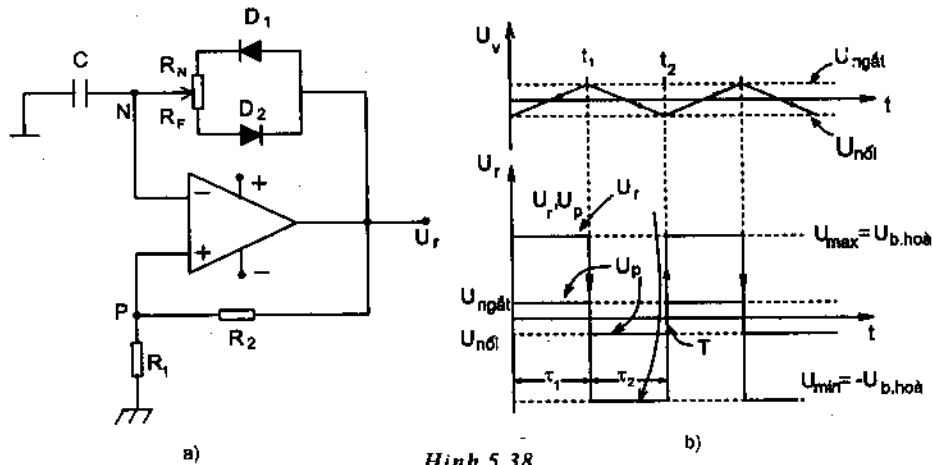
a) Mạch tạo xung vuông ở chế độ đồng bộ ; b) Dạng điện áp minh họa

5.4. IC Ở CHẾ ĐỘ KẾT HỢP CẢ HỒI TIẾP ÂM VÀ HỒI TIẾP DƯƠNG

Khi thực hiện đồng thời các mạch hồi tiếp âm và hồi tiếp dương trong 1 mạch điện dùng vi điện tử tuyến tính, ta được 1 cấu trúc tự dao động có thể tự động tạo ra tín hiệu vuông góc hay tín hiệu hình sin.

5.4.1. Đa hài tự dao động tạo xung vuông góc (hình 5.38)

Giả thiết ban đầu U_r ở mức bão hòa dương $U_r = U_{\max} = U_{\text{bão hòa}}$ mức $U_{\max}$ qua Đ_1 qua R_N nạp cho tụ C làm điện áp trên tụ C biến đổi tuyến tính trong khoảng 0 đến t_1



Hình 5.38.

a) Mạch tạo xung vuông ở chế độ tự dao động ; b) Giản đồ điện áp minh họa khi $R_N = R_F$

$$U_c(t) = U_N(t) = U_{\text{bão hòa}} \left[1 - \exp\left(-\frac{t}{R_N \cdot C}\right) \right]$$

lúc $t = t_1$; $U_c(t_1) = U_{\text{ngắt}}$ (được thiết lập trên cổng P) mạch so sánh trở cho phép U_r nhảy từ $U_{\max}$ đến $U_{\min} = -U_{\text{b.h}}$ lúc này ($t > t_1$) C phóng điện qua R_F , qua Đ_2 hướng tới $-U_{\text{bão hòa}} = U_{\min}$; tới lúc $t = t_2$; $U_c(t) = U_{\text{nối}}$ mạch cho phép U_r nhảy mức $-U_{\text{bão hòa}} = U_{\min}$ đến $+U_{\text{bão hòa}} = U_{\max}$ mạch đã thực hiện được 1 vòng kín và lại tiếp tục 1 vòng làm việc mới, chu kỳ xung vuông góc, (U_r) xác định bởi :

$$\tau_1 + \tau_2 = T$$

$$\text{với } \tau_1 = R_N \cdot C \cdot \ln\left(\frac{1+\beta}{1-\beta}\right) = R_N \cdot C \cdot \ln\left(1 + \frac{2R_1}{R_2}\right) \quad (5.40)$$

$$\text{và } \tau_2 = R_F \cdot C \cdot \ln\left(\frac{1+\beta}{1-\beta}\right) = R_F \cdot C \cdot \ln\left(1 + \frac{2R_1}{R_2}\right) \quad (5.41)$$

$$\text{Khi đó } T = \tau_1 + \tau_2 = C(R_N + R_F) \ln\left(1 + \frac{2R_1}{R_2}\right) \quad (5.42)$$

$$\text{Ví dụ } R_N = R_F = 5\text{k}\Omega \quad C = 0,1\mu\text{F}$$

$R_1 = 10k\Omega = R_2$ ta sẽ nhận được xung vuông góc có chu kỳ là:

$$T = (R_N + R_F)C \ln \left(1 + \frac{2R_1}{R_2} \right) = 10 \cdot 10^3 \Omega \cdot 0,1 \cdot 10^{-6} F \cdot \ln 3 = 2,2 \text{ms}$$

hay tần số của dao động là:

$$f = \frac{1}{T} = \frac{1}{2,2 \cdot 10^{-3}} \approx 454 \text{Hz}$$

Khi chọn $R_N \neq R_F$ ta sẽ có $\tau_1 \neq \tau_2$ ví dụ $R_N = 4 R_F$

Khi đó $\tau_1 = 0,8T$ còn $\tau_2 = 0,2T$ hay $\tau_1 = 4\tau_2$.

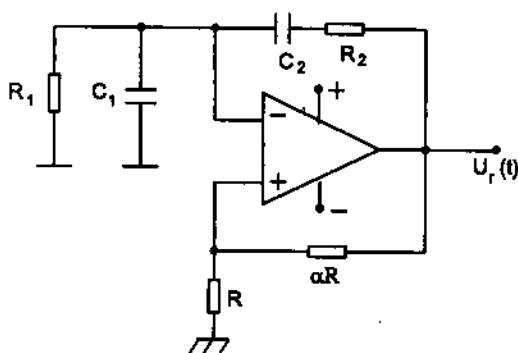
5.4.2. Tạo tín hiệu điều hòa (hình 5.39)

Điều kiện để mạch hình 5.39 cho ra một điện áp $U_r(t) \neq 0$ là điện áp cổng vào và điện áp cổng ra của IC phải đồng thời có sự cân bằng về pha và biên độ.

Khâu mạch $C_1 R_1 C_2 R_2$ thực hiện không dịch pha điện áp U_r để đưa trở về đầu vào p ở tại tần số :

$$f_0 = \frac{1}{2\pi\sqrt{R_1 C_1 R_2 C_2}} \quad (5.43)$$

tức là tại f_0 đã có hồi tiếp dương, thành phần biên độ điện áp hồi tiếp suy giảm 3 lần do tính chất của mạch hồi tiếp $R_1 C_1 R_2 C_2$ tức là ta có $\varphi_B(f_0) = 0$ và $\beta(f_0) = \frac{1}{3}$.



Hình 5.39.

Khâu mạch hồi tiếp âm $\alpha R, R$ đảm bảo bộ khuếch đại có hệ số khuếch đại điện áp $A_{ht} = 1 + \frac{\alpha R}{R} = (1 + \alpha)$

Muốn có dao động $U_r(t) \neq 0$ điều kiện cần thiết là hệ số A_{ht} phải đủ bù suy giảm của mạch $R_1 C_1 R_2 C_2$, nghĩa là: $A_{ht} \cdot \beta \geq 1$ hay $\alpha \geq 2$, tất nhiên ta đã có điều kiện góc pha của mạch khuếch đại $\varphi_A = 0$ để đạt được điều kiện $\varphi_A + \varphi_B = 0$ do ở đây IC là bộ khuếch đại không đảo pha. Người ta có thể chọn $R_1 = R_2 = R$ và $C_1 = C_2 = C$. Khi đó dao động điều hòa tạo ra được có tần số là :

$$f_0 = \frac{1}{2\pi R C} \quad (5.44)$$

Khi cần thay đổi tần số f_0 của dao động người ta phải thực hiện thay đổi đồng thời các giá trị R hay C của mạch hồi tiếp.

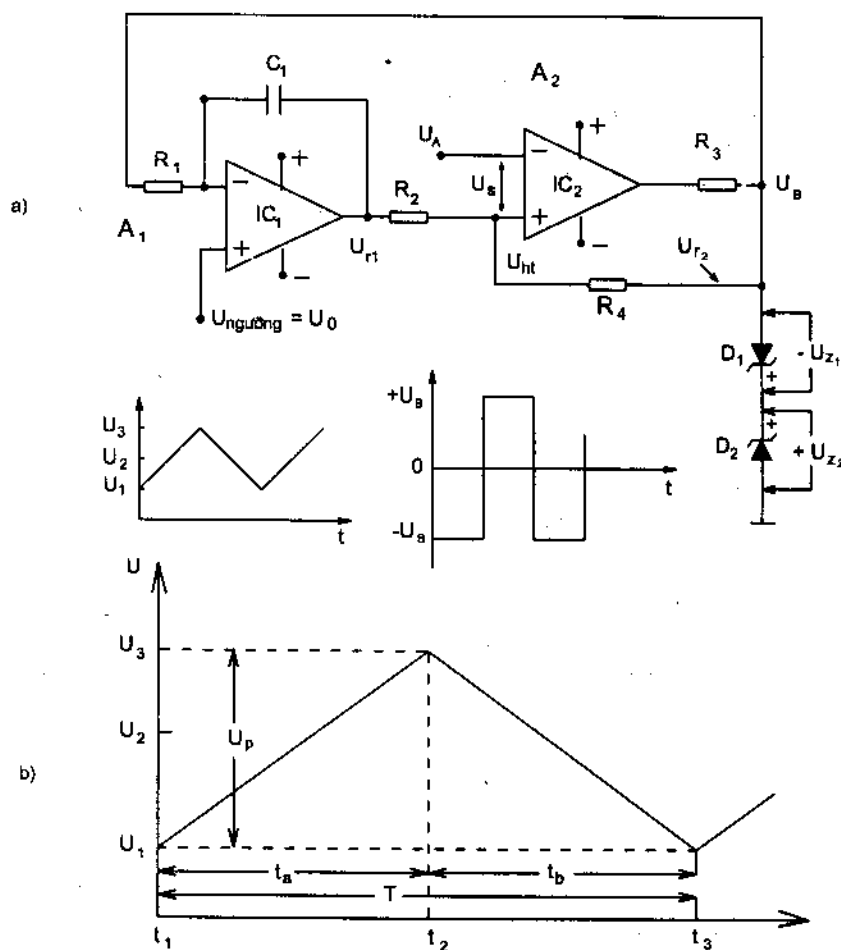
Ví dụ nếu chọn $C = 0,22\mu\text{F}$, $R = 3,3\text{k}\Omega$ ta sẽ có dao động hình sin với chu kỳ (trong điều kiện chọn $\alpha \geq 2$)

$$T = 2\pi R.C$$

$$= 2 \times 2,14 \times 3,3 \cdot 10^3 \Omega \times 22 \cdot 10^{-8} \text{F} \approx 45,6 \text{ms}$$

tương ứng với dao động có tần số $f \approx 22\text{Hz}$

5.4.3. Tạo đồng thời tín hiệu vuông góc và tam giác (hình 5.40)



Hình 5.40.

- a) Tạo tín hiệu vuông góc và tam giác dùng 2 IC tuyến tính ;
b) Dạng sóng ra tại mạch tích phân A_1

Nếu thực hiện ghép liên tiếp 1 mạch tích phân đảo hình 5.13 với 1 mạch Trigon Smit hình 5.36 bao trong 1 vòng hồi tiếp kín như trên hình 5.40 ta nhận được 1 mạch tự dao động, cho phép đồng thời nhận được hai loại tín hiệu U_{r1} dạng tam giác và U_{r2} dạng vuông góc có chu kỳ xác định bởi $T = 4R_1C_1 \frac{R_2}{R_4}$, ta sẽ có thể tìm được hệ thức này như sau:

Các diốt zener D_1 và D_2 ghim mức biên độ điện áp ra ở cổng IC_2 ở các giá trị $+U_B = +(U_{Z_2} + 0,7V)$ và $-U_B = -(U_{Z_1} + 0,7V)$; khi chọn $U_{Z_1} = U_{Z_2}$ thì $|+U_B| = |-U_B|$. Điện áp tam giác tại cổng ra U_{r1} có các giá trị định là:

$$U_1 = \frac{U_A(R_2 + R_4)}{R_4} - \frac{U_B R_2}{R_4}$$

$$U_3 = \frac{U_A(R_2 + R_4)}{R_4} + \frac{U_B R_2}{R_4}$$

Giá trị đỉnh - đỉnh của điện áp tam giác : $U_P = U_3 - U_1$

$$U_P = \frac{2U_B R_2}{R_4} \quad (5.45)$$

độ rộng sườn của điện áp tam giác (hình 5.40b) là:

$$t_{a,b} = \frac{R_1 C_1}{U_B} \cdot \frac{2U_B R_2}{R_4} = R_1 C_1 \frac{2R_2}{R_4} \quad (5.46)$$

chu kỳ xung ra $T_1 = T_2 = T = 2R_1 C_1 \frac{2R_2}{R_4}$

$$T = 4R_1 C_1 \frac{R_2}{R_4} \quad (5.47)$$

chú ý điện áp tại cổng không đảo của IC_2 được xác định bởi

$$U_{h1} = \frac{U_o R_4}{R_2 + R_4} \pm \frac{\pm U_B \cdot R_2}{R_2 + R_3}$$

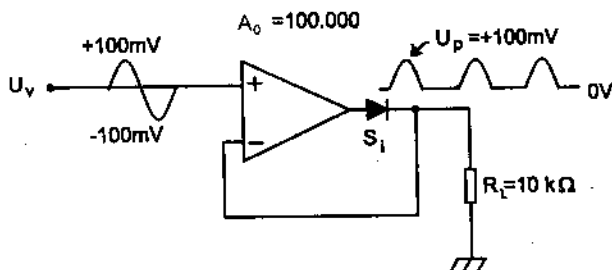
5.5. MẠCH DÙNG IC TUYẾN TÍNH KẾT HỢP VỚI ĐIÓT

Khi sử dụng diốt bán dẫn đơn lẻ làm nhiệm vụ chỉnh lưu, do ngưỡng mở của diốt Silic là 0,7V và của Germani là 0,3V nên các điện áp xoay chiều có cường độ cỡ vài chục đến vài trăm mV sẽ không thể làm việc với diốt riêng lẻ. Kết hợp với một IC tuyến tính sẽ nhận được mạch chỉnh lưu chính xác tới mV.

5.5.1. Bộ chỉnh lưu chính xác dạng nửa sóng (hình 5.41)

Khi $U_v > 0$, IC làm việc như 1 bộ lặp điện áp, điện áp ra IC cũng có dấu dương, diốt sẽ dẫn điện lúc điện áp này đạt 0,7V tương ứng với mức điện áp vào để mở diốt là:

$$U_v = \frac{0,7V}{A_o} = \frac{0,7V}{100.000} = 7\mu V$$



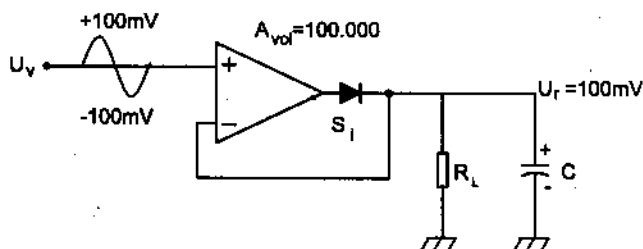
Hình 5.41. Mạch chỉnh lưu chính xác làm việc trong vùng mV của điện áp vào.

IC làm việc như 1 mạch lặp điện áp với hệ số khuếch đại $A_{ht} = 1$

Khi $U_v < 0$, điện áp ra của IC cũng có dấu âm và diốt không dẫn điện, điện áp ra nhận trên tải bằng 0. Dạng điện áp ra tải có dạng sóng nửa dương hình sin biên độ bằng giá trị đỉnh của điện áp vào $U_v = 100mV$. Chú ý là khi đảo chiều diốt, ta sẽ nhận được dạng sóng là các nửa âm của điện áp vào.

5.5.2. Bộ tách sóng giá trị đỉnh

Bộ tách sóng giá trị đỉnh cho trên hình 5.42. Điện áp tại cổng ra là 1 chiều có giá trị bằng biên độ đỉnh dương của điện áp vào. Khi $U_v > 0$, diốt dẫn điện và tụ C được nạp tới đỉnh dương của điện áp ra trên IC cũng chính là đỉnh dương của điện áp vào vì IC làm việc ở chế độ bộ lặp với $A_{ht} = 1$. Khi đảo chiều diốt kết hợp với đảo cực của tụ C ta nhận được bộ tách sóng đỉnh giá trị âm.



Hình 5.42. Bộ tách sóng đỉnh giá trị dương

Khi $U_v < 0$, diốt khóa, tụ C phóng điện qua R_L cần chọn hằng số thời gian của mạch phóng đủ lớn:

$$\tau_{\text{phóng}} = R_L \cdot C \geq 10T_v \quad (5.48)$$

ở đây T_v là chu kỳ của sóng U_v .

Ví dụ với $f_v = 100\text{Hz}$, $R_L = 1\text{k}\Omega$, hãy chọn C thích hợp:

$$\text{chu kỳ } T_v = \frac{1}{100\text{Hz}} = 10\text{ms}$$

$$\tau_{\text{phóng}} = R_L \cdot C = 10T$$

$$C = \frac{10T}{R_L} = \frac{10 \cdot 10\text{ms}}{1\text{k}\Omega} = 100\mu\text{F}$$

5.5.3. Mạch hạn chế mức chính xác

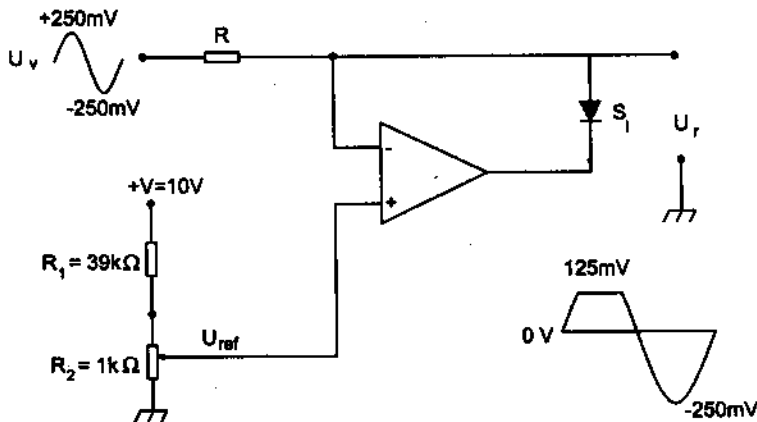
Trên hình 5.43 là một dạng mạch hạn chế trên có mức ngưỡng chính xác dùng IC tuyến tính kết hợp với diốt hạn biên.

Khi thay đổi R_2 , điện áp ngưỡng hạn chế có thể lựa chọn theo ý muốn: lúc R_2 ở vị trí tận cùng (0V) mức ngưỡng được chọn là 0V và dạng sóng ra là các xung nửa âm hình sin với biên độ đỉnh âm là -250mV ; Khi U_v có cực tính dương, điện áp ra của IC có cực tính âm, diốt dẫn điện và IC làm việc như 1 bộ lặp với hệ số khuếch đại bằng 1, do đó điện áp ra được giữ ở thế 0V. Khi $U_v < 0$, điện áp ra của IC dấu dương làm khóa diốt, U_v qua R được dẫn tới lối ra trên tải ta nhận được các xung nửa âm hình sin của U_v . Khi chọn giá trị R_2 bằng 500Ω dạng sóng ra sẽ bị chặn trên ở mức ngưỡng:

$$U_{R_2} = \frac{R_2}{R_1 + R_2} \cdot U = \frac{1\text{k}\Omega}{1\text{k}\Omega + 39\text{k}\Omega} \cdot 10\text{V} = 250\text{mV}_{\text{dc}}$$

$$U_{ngưỡng} = \frac{U_{R_2}}{2} = \frac{250mV}{2} = 125mV$$

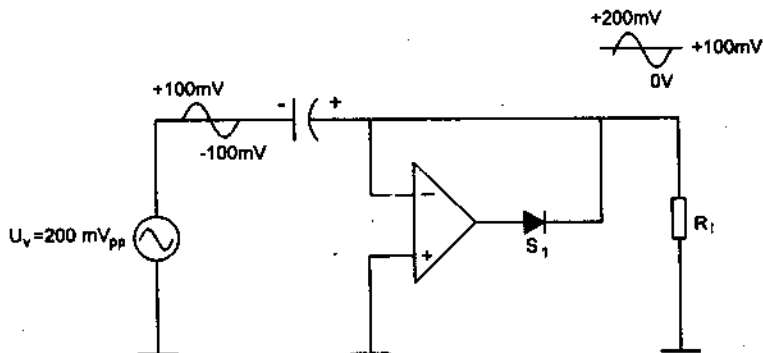
dạng U_r trên tải trong trường hợp này được vẽ trên hình 5.43.



Hình 5.43. mạch hạn chế mức có độ chính xác cao
(mức dương không hạn chế trên)

5.5.4. Mạch ghim chính xác

Mạch ghim chính xác với mức ghim là +100mV được cho trên hình 5.44. Khi $U_v > 0$ diốt khóa ; còn khi $U_v < 0$ diốt dẫn điện vì điện áp ra của IC khi đó dương, C được nạp (với cực tính chỉ ra trên hình 5.44) tới giá trị đỉnh của điện áp vào, điều này làm mức ra của IC đạt tới $-U_{bão hòa}$ (vì điện thế dương nạp trên C đưa trực tiếp tới cổng N), điện áp này khóa diốt và U_v được đặt trực tiếp tới R_L . Giá trị biên độ của U_r bằng U_v nhưng mức 1 chiều bị dịch lên trên bằng mức ghim +100mV do tụ tích lũy được ở bán kỳ âm.



Hình 5.44. Mạch ghim với mức ghim chính xác

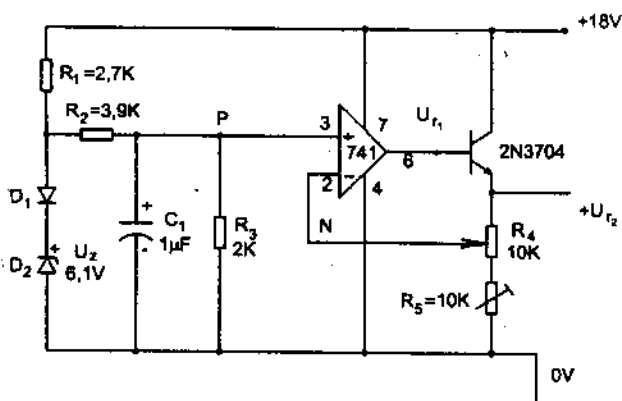
5.6. CÁC TÍNH CHẤT CHUNG CỦA VI ĐIỆN TỬ ỔN ĐỊNH ĐIỆN ÁP

Hai dạng nguồn ổn áp dùng vi điện tử thường gặp là nhóm dùng IC tuyến tính mắc theo cấu trúc mạch nguồn ổn áp và nhóm dùng IC ổn áp chuyên dụng.

5.6.1. IC tuyến tính trong vai trò mạch nguồn ổn định điện áp

Nhiệm vụ chung của mạch ổn định điện áp là cung cấp cho tải 1 điện áp cố định U_o ít biến đổi giá trị (ΔU_o nhỏ) khi điện áp lưới vào U_v có sự thay đổi giá trị lớn (ΔU_v lớn) và khi dòng điện tải I_o cũng có sự thay đổi giá trị lớn (ΔI_o lớn) do nguyên nhân tải tiêu thụ R_L có thay đổi.

Mạch điện hình 5.45 cho phép đưa ra 1 điện áp ổn định có giá trị thay đổi được từ 3V đến 15V khi điều chỉnh R_4 , với dòng điện ra từ 0 đến 50mA. Khi điện áp không điều chỉnh lưới vào là +18V.



Hình 5.45. Mạch ổn áp có mức ra điều chỉnh được dùng IC tuyến tính $\mu A741$.

D_1 và D_2 tạo ra 1 điện áp chuẩn có giá trị là $U_{Z2} + U_{D1}$

$U_{Z2} + U_{D1} = 6,1V + 0,7V = 6,8V$ có tính chất quan trọng là ổn định nhiệt trong 1 dải rộng vì biến thiên theo nhiệt độ của U_{Z2} và U_{D1} là ngược nhau. Điện áp chuẩn này qua bộ chia R_2R_3 đặt tới cổng P của IC 1 điện áp ngưỡng khoảng +3V. IC dùng trong mạch là loại phổ thông $\mu A741$ ở chế độ khuếch đại 1 chiều mắc kiểu không đảo, có hệ số khuếch đại có thể thay đổi nhờ thay đổi các giá trị của điện trở hồi tiếp âm $R_4 - R_5$. Khi P ở tận cùng (dưới) của R_4 chọn R_5 thích hợp để có hệ số khuếch đại $A_{ht} = 1 + \frac{R_4}{R_5} = 5$ lần hay khi đó với

$R_4 = 10k\Omega$ thì R_5 chọn giá trị $2,5k\Omega$. Ta nhận được điện áp tại cổng ra IC là $U_{r1} = U_P.A_{ht}$, $U_{r1} = 3V.5 = 15V$; qua BJT là 1 tầng mắc CC ta nhận được tương ứng $U_{r2} = U_{r1} = 15V$. Khi P ở điểm tận cùng trên của R_4 IC làm việc như 1 bộ lặp, hệ số $A_{ht} \approx 1$ và $U_{r1} = U_{r2}$. Khi đó bằng điện áp ngưỡng $3V$ đã đặt tới cổng P của IC. Ở 1 khía cạnh khác sự ổn định của điện áp ra U_{r1} và U_{r2} được duy trì trong mạch hình 5.45 điện áp đã thực hiện 1 vòng phản hồi âm qua R_4R_5 giá số ΔU_{r2} , sau đó được IC so sánh với điện áp ngưỡng U_P và khuếch đại sai lệch kết quả là nhận được tại cổng ra 1 lượng giá số ΔU_{r2} có độ lớn tương đương nhưng ngược dấu và người ta nói đã thực hiện nguyên lý ổn định điện áp kiểu bù.

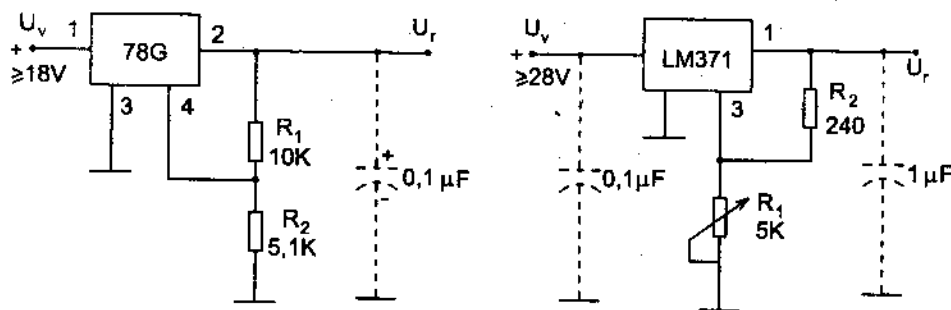
5.6.2. Với mạch điện hình 5.45 sau khi bổ sung 1 vài mạch phụ có nhiệm vụ bảo vệ cho BJT chống quá tải (quá dòng hay quá áp), các nguồn ổn dòng dùng BJT cung cấp dòng ổn định cho D_1 , D_2 và cho tầng khuếch đại vi sai (của IC tuyến tính)... và thực hiện ngay trong quá trình thiết kế chế tạo, ta sẽ nhận được một vi điện tử chuyên dụng (hay IC ổn áp). Xét về phương diện cấu tạo và tính năng sử dụng, có thể chia IC ổn áp thành 2 nhóm chính là:

- IC ổn áp có mức điện áp ra cố định với các điện trở hồi tiếp âm (như R_4R_5 trong mạch hình 5.45) được chế tạo cố định sẵn bên trong vỏ của IC và không có khả năng thay đổi được mức ra nếu không dùng thêm những biện pháp đặc biệt (xem các bài tập Bài 5.12).

- IC ổn áp có mức điện áp ra thay đổi được do người sử dụng lựa chọn hai điện trở hồi tiếp R_4 , R_5 theo ý muốn trong một giới hạn cho phép, nghĩa là khi chế tạo trong IC chưa có các mạch hồi tiếp âm dùng R_4R_5 . Hình 5.46 giới thiệu hai mạch ổn định điện áp điển hình dùng IC ổn áp chuyên dụng loại $\mu A78G$ cho phép nhận các mức ra dương (khi dùng nhóm $\mu A79G$ sẽ được các mức ra âm). Giá trị các mức này do việc chọn R_1R_2 trên hình 5.46 quyết định. Nếu dùng nhóm chỉ có 3 chân ra loại $\mu A78XX$ (hay $\mu A79XX$) khi đó sẽ không có R_1R_2 ở ngoài nữa và mức ra chỉ cố định ở $+XX$ (hay $-XX$) vôn với dòng điện ra cỡ $1A$. Mạch hình 5.46b sử dụng loại LM 317 của hãng National với mức ra có thể thay đổi từ $+1,25V$ đến $+25V$ tùy theo vị trí biến đổi của $R_1 = 5k\Omega$:

$$U_r = 1,25V \left(1 + \frac{R_1}{R_2} \right) \quad (5.49)$$

Chú ý, khi điều chỉnh đảm bảo dòng trên R_2 khoảng $5mA$ còn dòng trên R_1 cỡ $50 \rightarrow 100\mu A$ (các tụ điện ở đây để lọc các tín hiệu (nhiều) biến đổi nhanh nếu chúng xuất hiện).



Hình 5.46. Mạch ổn áp dùng IC chuyên dụng loại điều chỉnh được U_r .

5.7. IC SỐ

5.7.1. Tóm tắt về đại số logic

Đại số logic là tập hợp gồm các biến và hàm trạng thái còn gọi là biến và hàm logic với hai giá trị phân biệt: trạng thái có (trị 1 logic) và trạng thái không có (trị 0 logic).

- Nếu 1 biến hay hàm logic luôn ở trạng thái có nó nhận trị hằng số 1, nếu nó luôn ở trạng thái không có nó nhận trị hằng số 0

- Định nghĩa 3 phép toán cơ bản tác động lên các biến để hình thành các hàm logic (còn gọi là các phép đảo (dấu "-" trên ký hiệu biến hoặc hàm), phép cộng (dấu +) và phép nhân logic (dấu .)).

- Các phép cộng logic và nhân logic tuân theo 3 quy luật hoán vị (đối chỗ) kết hợp và phân phối.

$$x_1 + x_2 = x_2 + x_1 ; x_1 \cdot x_2 = x_2 \cdot x_1 \quad (\text{hoán vị})$$

$$(x_1 + x_2) + x_3 = x_1 + (x_2 + x_3) \quad (\text{kết hợp})$$

và $x_1(x_2 + x_3) = x_1x_2 + x_1x_3 \quad (\text{phân phối})$

- 3 phép toán logic tuân theo 10 quy tắc cơ bản đó là

$$(\overline{\overline{x}}) = x ; \quad \overline{(\overline{x})} = x$$

$$x + x = x \quad x + \overline{x} = 1 \quad x + 1 = 1 \quad x + 0 = x$$

$$x \cdot x = x \quad x \cdot \overline{x} = 0 \quad x \cdot 1 = x \quad x \cdot 0 = 0$$

- Hàm logic có 3 cách biểu diễn chính là:

1/ Bảng bảng liệt kê tất cả các giá trị biến và giá trị tương ứng của hàm (gọi là bảng trạng thái hay bảng chân lý).

2/ Bảng biểu thức giải tích quan hệ hàm với hai dạng biểu diễn tích các tổng các biến và tổng các tích các biến.

3/ Bảng bìa các ô vuông thể hiện mỗi trạng thái bằng một ô vuông và sắp xếp chúng sao cho các ô nằm cạnh nhau chỉ có 1 biến khác trị (bìa Cacno).

Ví dụ một hàm logic 2 biến $F(x_1, x_2)$ có thể cho dưới các dạng biểu diễn sau:

- bằng giải tích $F(x_1, x_2) = \bar{x}_1 x_2 + x_1 \bar{x}_2$

- bằng bảng chân lý :

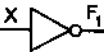
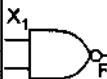
x_1	x_2	F
0	0	0
0	1	1
1	0	1
1	1	0

- bằng bìa Cacno

$\begin{matrix} & X_1 \\ X_2 & \end{matrix}$		0	1
		0	1
	1	1	

- Từ 1 biểu thức hàm logic dạng bất kỳ, người ta có thể vận dụng các quy tắc cơ bản hay dùng quy tắc tối thiểu hóa trên bìa Cacno để tìm cách thu gọn cách biểu diễn hàm sao cho số biến tham gia là ít nhất và số phép toán logic thực hiện nó cũng là ít nhất, số các số hạng trong biểu thức của nó cũng là ít nhất. Để thực hiện các hàm logic, người ta sử dụng các linh kiện điện tử số mà quan trọng nhất là các IC số với các trạng thái vào và ra thể hiện trạng thái vật lý về điện áp tại các cổng tương ứng.

7.5.2. Các vi điện tử số hoạt động với các tín hiệu biến thiên rời rạc theo thời gian (tín hiệu xung) chỉ có 2 trạng thái phân biệt rõ ràng ở các cổng vào và ra là: trạng thái điện áp cao ứng với giá trị logic “1” và trạng thái điện áp thấp – với logic trị “0”. Quan trọng hơn cả trong họ vi điện tử số (IC số) là nhóm các cổng logic cơ bản để thực hiện các phép tính logic cơ bản. Trên hình bảng 5.47 có giới thiệu các cổng logic thuộc nhóm này gồm tên gọi, ký hiệu, hàm mà nó thực hiện và bảng các giá trị tương ứng của biến và hàm.

Tên hàm logic	Phủ định (NOT)	Hoặc (OR)	Và (AND)	Hoặc phủ định (NOR)	Và phủ định (NAND)	Khác dấu (Hoặc tuyệt đối)	Cùng dấu (tương đương)																																								
Ký hiệu cổng logic tương ứng																																															
Biểu thức hàm logic được thực hiện	$F_1 = \bar{X}$ <table border="1" data-bbox="321 532 425 626"><tr><th>X</th><th>F₁</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	X	F ₁	0	1	1	0	$F_2 = X_1 + X_2$	$F_3 = X_1 \cdot X_2$	$F_4 = \overline{X_1 + X_2}$	$F_5 = \overline{X_1 \cdot X_2}$	$F_6 = X_1 \cdot \bar{X}_2 + \bar{X}_1 \cdot X_2$	$F_7 = X_1 \cdot X_2 + \bar{X}_1 \cdot \bar{X}_2$																																		
X	F ₁																																														
0	1																																														
1	0																																														
Bảng giá trị biến và hàm	<table border="1" data-bbox="321 677 425 855"><tr><th>X₁</th><th>X₂</th></tr><tr><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td></tr></table>	X ₁	X ₂	0	0	0	1	1	0	1	1	<table border="1" data-bbox="436 677 540 855"><tr><th>F₂</th></tr><tr><td>0</td></tr><tr><td>1</td></tr><tr><td>1</td></tr><tr><td>1</td></tr></table>	F ₂	0	1	1	1	<table border="1" data-bbox="550 677 655 855"><tr><th>F₃</th></tr><tr><td>0</td></tr><tr><td>0</td></tr><tr><td>0</td></tr><tr><td>1</td></tr></table>	F ₃	0	0	0	1	<table border="1" data-bbox="665 677 771 855"><tr><th>F₄</th></tr><tr><td>1</td></tr><tr><td>0</td></tr><tr><td>0</td></tr><tr><td>0</td></tr></table>	F ₄	1	0	0	0	<table border="1" data-bbox="780 677 886 855"><tr><th>F₅</th></tr><tr><td>1</td></tr><tr><td>1</td></tr><tr><td>1</td></tr><tr><td>0</td></tr></table>	F ₅	1	1	1	0	<table border="1" data-bbox="895 677 1001 855"><tr><th>F₆</th></tr><tr><td>0</td></tr><tr><td>1</td></tr><tr><td>1</td></tr><tr><td>0</td></tr></table>	F ₆	0	1	1	0	<table border="1" data-bbox="1011 677 1116 855"><tr><th>F₇</th></tr><tr><td>1</td></tr><tr><td>0</td></tr><tr><td>0</td></tr><tr><td>1</td></tr></table>	F ₇	1	0	0	1
X ₁	X ₂																																														
0	0																																														
0	1																																														
1	0																																														
1	1																																														
F ₂																																															
0																																															
1																																															
1																																															
1																																															
F ₃																																															
0																																															
0																																															
0																																															
1																																															
F ₄																																															
1																																															
0																																															
0																																															
0																																															
F ₅																																															
1																																															
1																																															
1																																															
0																																															
F ₆																																															
0																																															
1																																															
1																																															
0																																															
F ₇																																															
1																																															
0																																															
0																																															
1																																															

Bảng hình 5.47. Các cổng logic cơ bản

Các tham số quan trọng nhất của IC số được cho trên bảng 5.48 được phân chia theo đặc tính công nghệ chế tạo cổng logic là RTL, (điện trở – tranzito – logic) DTL hay TTL (điốt – tranzito – logic hay tranzito – tranzito – logic), ECL (logic ghép emitter) PMOS hay CMOS

Bảng các tham số thể hiện tính chất :

Hệ số mắc tải (fanout) là số cổng logic tối đa có thể nối với đầu ra tiêu thụ công suất với 1 cổng, phụ thuộc số lượng các phân tử ở chế độ bão hòa trong cấu trúc của nó và phụ thuộc tần số của tín hiệu. Thời gian trễ của 1 cổng là khoảng thời gian tính từ lúc đầu vào nhận được tín hiệu tới lúc đầu ra thay đổi xong trạng thái, thường xác định tối ưu hơn khi tính thời gian trung bình qua 2 cổng liên tiếp vì khi đó sự trễ được chia đều cho hai trạng thái lên cao và xuống thấp. Trong các nhóm trên quan trọng và phổ biến hơn cả là nhóm cổng TTL và cổng CMOS.

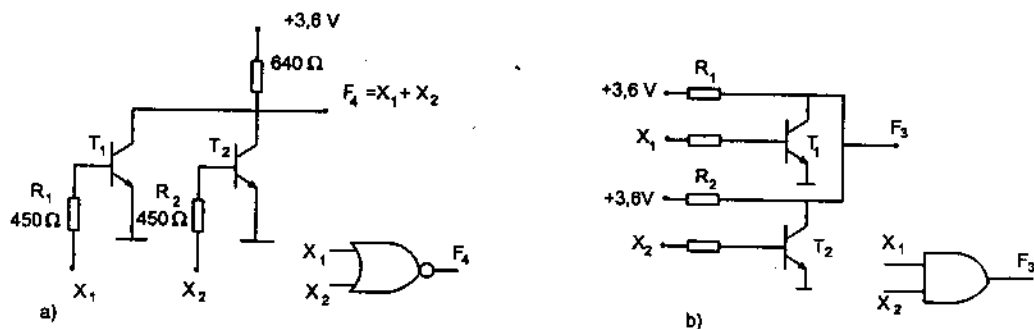
Đặc tính	RTL	ĐTL	HTL	TTL	ECL	PMOS	CMOS
Loại cổng cơ bản	NOR	NAND	NAND	NAND	OR-NOR	NAND	NOR-NAND
Nguồn nuôi (V)	3,6 ±10%	5 ±10%	15±1	5±10%	-5,2 ±10%	-27±2 -13±1	+3 đến +18
Hệ số mắc tải	5	8	10	10	25	—	>50
Z_r khi lối ra ở mức cao	640	6K/2K	15K/1,5K	70	15	2K	1,5K
Z_r khi lối ra ở mức thấp	R_{bh}	R_{bh}	R_{bh}	R_{bh}	15	2K	1,5K
Công suất tiêu thụ (mW)	12	8	22	10	40	0,1	0,1-1
Thời gian trễ l cổng (ns)	12	30	90	10	2	700	30
Tần số nhịp cực đại (MHz)	8	12	4	35	60	1	10
Mức độ chống tạp âm	thường	tốt	tốt	tốt	tốt	khá	rất tốt

Bảng hình 5.48. Các tham số cơ bản của IC số

5.7.3. Các cổng logic cơ bản

a) Loại chỉ dùng tranzito và điện trở RTL cho trên hình 5.49a thực hiện hàm hoặc phủ định $F_4 = \overline{X_1} + X_2$ với bảng trạng thái tương ứng đã cho trên bảng 5.47. Khi ít nhất một đầu vào X_1 hay X_2 ở mức điện thế cao hơn U_{BE} ($> 0,7V$) thì tranzito tương ứng dẫn điện bão hòa làm đầu ra ở mức điện thế thấp. Còn khi cả hai đầu có điều kiện $X_1 = X_2 = 0$ tức là đều ở mức thấp, T_1 và T_2 đều khóa không dẫn điện, trên R_3 sẽ không có dòng điện (khi chưa mắc tải R_l vào colectơ) đầu ra ở mức điện thế cao (mức nguồn nuôi 3,6V). R_1, R_2 ở đầu vào để hạn chế dòng cực bazơ đủ tới mức I_B bão hòa khi X_1 hay X_2 bằng 1, R_3 được chọn dung hòa giữa yêu cầu tốc độ chuyển trạng thái (đặc biệt từ 0 lên 1) và công suất tiêu thụ.

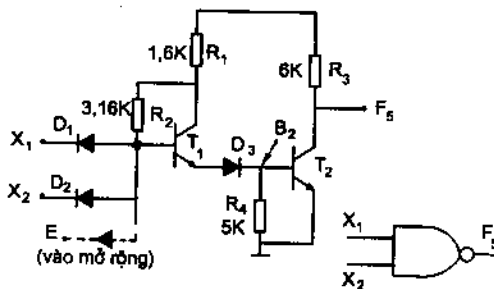
Cần chú ý là: mạch RTL luôn cần dòng cực gốc chảy vào (nên còn gọi là nhóm thu dòng) và khi nối song song 2 mạch NOR 1 đầu vào ta sẽ nhận được 1 mạch AND thực hiện hàm F_3 trên bảng 5.47 với ký hiệu quy ước đã cho thể hiện trên hình 5.49b



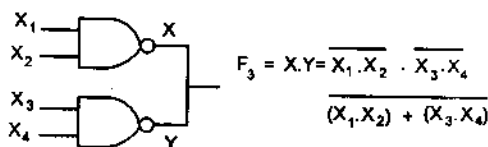
Hình 5.49 a) Cấu trúc cổng RTL: điện trở – tranzito – logic

b) Cổng RTL thực hiện $F_3 = X_1 \cdot X_2$

b) Loại cổng NAND diốt – tranzito – logic (DTL) (hình 5.50): Khi một trong các đầu vào X_i ở mức điện thế thấp thì Đ_i dẫn điện qua R_1 và R_2 , giữ cho U_{B1} ở điện thế thấp T_1 không dẫn điện, T_2 không dẫn điện vì không đủ điện thế cho B_2 , đầu ra F_5 ở mức cao ($F_5 = 1$). Chỉ khi $X_1 = X_2 = 1$ (đều ở mức cao) Đ_i đều khóa, có dòng qua $R_1 T_1$ Đ₃ làm T_2 dẫn điện bão hòa dẫn tới trạng thái $F_5 = 0$ (thế thấp). Cấu trúc có đặc điểm T_1 mắc kiểu CC nên dòng khởi động cho T_2 tương đối lớn (lúc T_1 dẫn) điều này làm T_2 kéo mức $F_5 = 0$ xuống thế thấp tốt nên có thể phối ghép với nhiều DTL ở mạch ra (hệ số mắc tải lớn). Khi nối đầu ra loại DTL cổng NAND với nhau (như thể hiện ở hình 5.51), ta sẽ nhận được 1 cổng mới thực hiện hàm.



Hình 5.50. Cổng NAND loại DTL.



Hình 5.51.

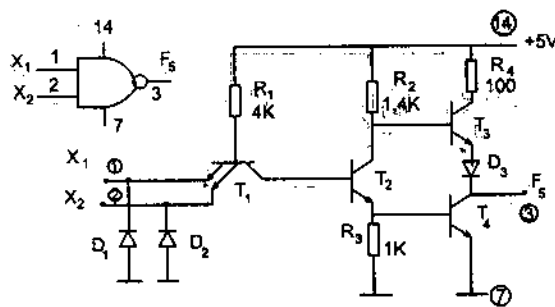
F_3 (AND), còn khi cần thêm lối vào, có thể sử dụng cửa E như 1 cổng vào mở rộng (đường vẽ đứt nét của hình 5.50).

Xây ra hiệu ứng của hàm NOR(F_4) khi nối trực tiếp các đầu ra của hàm NAND (F_5) 2 cửa vào (hình 5.51).

c) Loại HTL là 1 biến thể của DTL để có mức chống nhiễu cao (xem tài liệu tham khảo).

d) Loại TTL (tranzito – tranzito – logic) với công thức hiện hàm $F_5 = \overline{X_1.X_2}$ cho trên hình 5.52 với đặc điểm quan trọng là sử dụng tranzito T_1 loại nhiều cực emitter làm cổng nhân logic (và) ở tầng đầu tiên. T_2 làm nhiệm vụ chia tách pha thực hiện chức năng hàm cộng logic (hoặc), tầng cuối T_3 T_4 là cặp tranzito công suất mắc đẩy kéo làm tầng ra của IC. Các điốt đầu vào D_1 D_2 giữ cho mức X_1 , X_2 không âm quá $-0,7V$ để làm hỏng T_1 vì điện áp đánh thủng EB thường thấp. T_2 dùng R_2 , R_3 gọi là tầng đảo pha (chia pha) phân tải với giá trị R_2 , R_3 xấp xỉ $(0,25 \text{ đến } 0,3) R_1$. Khi $X_1 = X_2 = 1$, T_1 ngắt mạch dây T_2 nối mạch (dẫn điện bão hòa) cặp T_3 ngắt T_4 dẫn và $F_5 = 0$. Trong các trường hợp còn lại, tức là khi ít nhất một đầu vào X_i có trị 0 (điện thế thấp) T_1 sẽ nối mạch theo đầu này làm T_2 ngắt mạch, cặp tranzito lối ra T_3 nối mạch T_4 ngắt mạch và $F_5 = 1$ tức là lối ra dâng lên thế cao; nhờ T_3 “kéo mức logic 1 lên” nên tính chống nhiễu ở mức cao tốt và đặc biệt là trở kháng ra sẽ có giá trị thấp cả khi $F_5 = 1$ (cỡ 70Ω) và khi $F_5 = 0$ (cỡ 10Ω) đây là ưu điểm quan trọng cho sự chuyển trạng thái tốc độ cao với tín hiệu ở đầu ra có cường độ lớn mà ít tạp âm. T_2 có tốc độ chuyển mạch cao vì có mặt điện trở R_3 gây hồi tiếp.

Khi cần tốc độ chuyển mạch cao hơn nữa người ta cần cải tiến tầng ra để dập tắt T_4 nhanh hơn khi F_5 chuyển từ 0 lên 1 hoặc dùng các linh kiện T_1 T_2 T_3 T_4 là các tranzito Schottky với ký hiệu vi điện tử thuộc nhóm TTL LS.



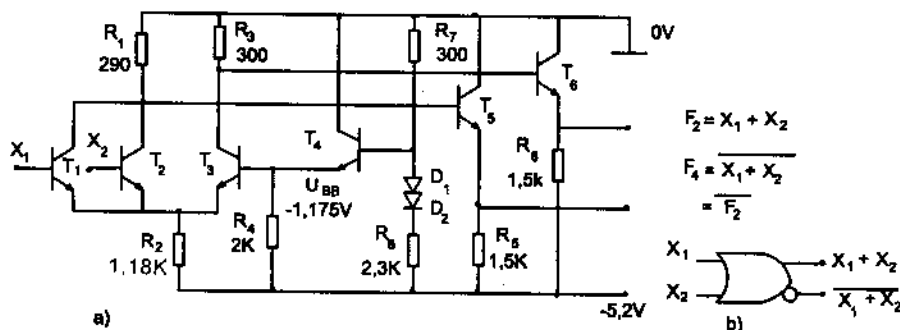
Hình 5.52

Cổng logic TTL thực hiện hàm VA - phủ định (NAND) ($\frac{1}{4}$ IC7400)

e) Loại ECL (logic ghép cực phát) có tốc độ làm việc thuộc nhóm nhanh nhất trong các loại cổng hiện nay, nhờ hiệu ứng ghép ở cực emitter các khóa tranzito trở nên không bão hòa. Một cổng ECL thực hiện hàm F_2 và F_4 đồng thời cho trên hình 5.53a và ký hiệu quy ước của nó cho trên hình 5.53b. Mạch ECL hình 5.53a có đặc điểm :

1/ Sử dụng điện thế âm ($-5,2V$)

2/ Có hai đầu ra liên hợp lấy trên emitter của T_5 (hàm F_4) và của T_6 (hàm F_2).



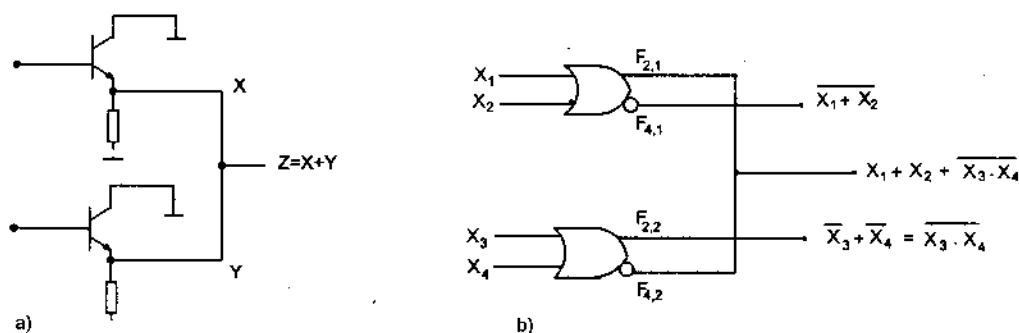
Hình 5.53 a) Cổng ECL thực hiện hàm OR (F_2) và NOR (F_4) ;
b) Ký hiệu quy ước

Điều này làm tổng trở kháng ra nhỏ (cỡ 15Ω) với mọi trạng thái ra của F_2 và $F_4 = \overline{F_2}$. Cặp điện trở R_7 R_8 với 2 diốt bù nhiệt D_1 , D_2 và tranzito T_4 có nhiệm vụ tạo ra 1 điện thế $U_{BB} = -1,175V$ ổn định tại emitter của T_4 (cũng là bazơ của T_3). Khi $X_1 = X_2 = 0$ (thế rất thấp ví dụ $< -1,25V$) T_1 và T_2 ngắt mạch, T_3 nối mạch (không bão hòa nhờ có R_2), điện thế $U_{E_{2,3}} = -1,9V$, $U_{C_3} = -1V$ dẫn tới T_6 nối mạch và đầu ra $F_2 = 0$ (ở mức thế thấp bằng $U_{C_3} + U_{BE_6} = -1,65V$, đầu ra $F_4 = 1$ (cỡ $-0,75V$ vì $U_{C_1} = U_{C_2} = 0V$). Khi có ít nhất 1 cổng vào X_i có điện thế cao (bớt âm đi, $X_i = 1$) T_i (T_1 hoặc T_2) dẫn làm U_{C_i} giảm và U_{C_3} tăng dẫn tới T_i nối mạch, T_3 ngắt mạch $F_2 = 1$ ($-0,75V$) còn $F_4 = 0$ ($-1,65V$).

3/ Nếu đầu chung đầu ra của 2 mạch loại ECL sẽ tạo ra hàm hoặc mới như ví dụ trên hình 5.54.

4/ Dạng mạch ECL có nhược điểm khó kết hợp với các mạch logic khác vì không cùng mức điện thế, cần có mạch điện trung gian (giao diện) để phối hợp.

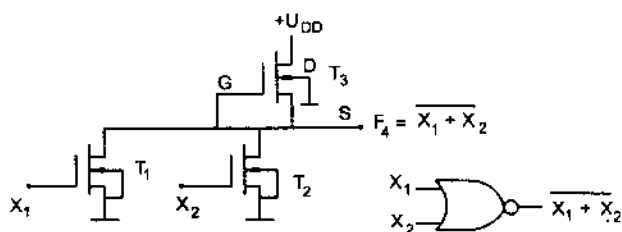
f) Cổng MOSFET dựa trên công nghệ chế tạo tranzito trường FET có cấu tạo cách ly cực cửa với kênh dẫn điện (xem chương 4).



Hình 5.54.

a) Dấu 2 mạch ECL ; b) Ký hiệu quy ước và một cách đấu chung cổng ra $F_{2,1}$ với $F_{4,2}$

Hình 5.55. đưa ra cấu trúc 1 cổng NMOS thực hiện hàm $F_4 = \overline{X_1 + X_2}$



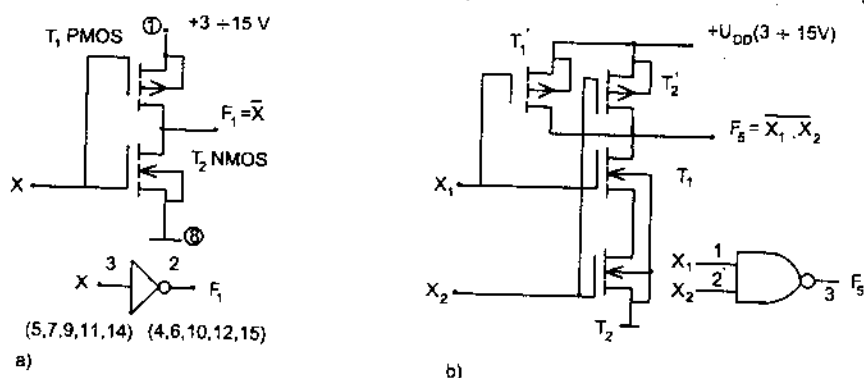
Hình 5.55.

Tranzito T_3 ở chế độ thường nối mạch đưa nguồn $+U_D$ cấp tới các cực máng của T_1 và T_2 ở chế độ thường ngắt mạch, tức là khi $X_1 = 0$ thì T_1 ngắt mạch, lúc đó chỉ khi $X_1 = X_2 = 0$ (điện thế thấp) T_1, T_2 ngắt và $F_4 = 1$ (điện thế cao) còn khi có ít nhất 1 của $X_1 = 1$ (điện thế cao) T_1 tương ứng sẽ nối mạch xuất hiện xung cực tính âm trên cực máng xung này đưa T_3 về ngắt mạch và $F_4 = 0$ (về điện thế thấp) chính là bảng trạng thái của hàm $F_4 = \overline{X_1 + X_2}$ (hoặc – phủ định).

Cấu trúc của 1 cổng NOT thực hiện hàm $F_1 = \overline{X}$ và 1 cổng NAND thực hiện hàm $F_5 = \overline{X_1.X_2}$ loại CMOS cho trên hình 5.56.

Trong công nghệ IC CMOS 1 cặp MOS kênh P và MOS kênh N luôn được chế tạo sinh đôi và làm việc ngược pha nhau với tín hiệu vào trong đó NMOS sẽ nối mạch khi có xung dương (từ mức thấp lên cao) và ngược lại PMOS nối

mạch khi có xung vào cực tính âm (từ mức cao xuống thấp). Ví dụ trong mạch hình 5.56a, khi $X = 1$, T_2 nối mạch T_1 ngắt mạch vậy $F_1 = 0$ (mức thấp). Còn khi $X = 0$, T_2 ngắt mạch T_1 nối mạch đưa $F_1 = 1$ (mức thế cao).



Hình 5.56. Cổng CMOS

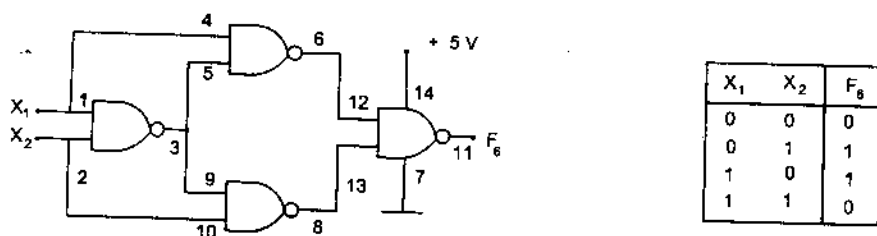
a) thực hiện hàm NOT (IC: $\frac{1}{6}$ 4049) ; b) thực hiện hàm NAND (IC: $\frac{1}{4}$ 4011)

Trong mạch hình 5.56b, khi $X_1 = X_2 = 1$ T_1 và T_2 (loại NMOS) đều nối mạch và $F_5 = 0$, còn khi có ít nhất $X_i = 0$ ($i = 1, 2$), T_i tương ứng sẽ ngắt mạch và T_i' nối mạch đưa trạng thái ra F_5 lên mức cao ($F_5 = 1$), tức là mạch đã thực hiện chức năng logic của hàm và phủ định (NAND).

5.7.4. Một số ứng dụng điển hình của các cổng IC số cơ bản

a) Mạch cộng nhị phân không nhớ $F_6 = X_1 \bar{X}_2 + \bar{X}_1 X_2 = X_1 \oplus X_2$

Thực hiện từ 4 phần tử NAND của IC 7400 cho trên hình 5.57

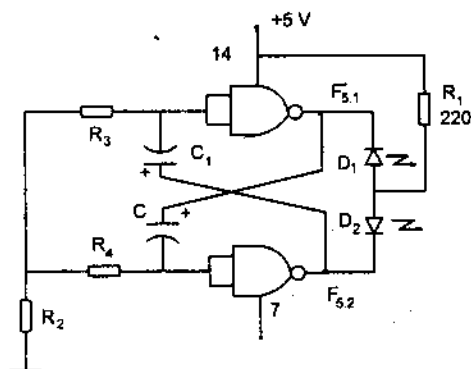


Hình 5.57. Mạch thực hiện bộ cộng modun 2 số nhị phân dùng IC 7400

b) Mạch nhấp nháy dùng diốt phát quang LED (hình 5.58)

Nhờ quá trình phóng nạp của C_1 và C_2 trên các cổng ra của NAND xuất hiện xung vuông góc.

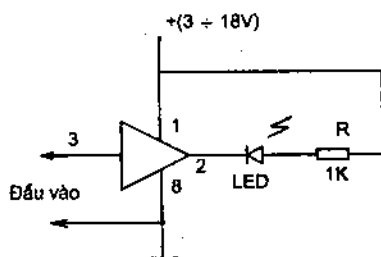
Khi $F_{5,1} = 0$ (hay $F_{5,2} = 0$) có dòng qua R_1 cỡ 15mA làm D_1 (hay D_2) phát sáng, hiệu ứng nhấp nháy là do $F_{5,1} = \overline{F_{5,2}}$. Thay đổi giá trị C_1, C_2 sẽ thay đổi được tần số xung, ví dụ $R_3 = R_4 = 4,7k\Omega$, $R_2 = 1k\Omega$, $C_1 = C_2 = 46\mu F$ thì $f_r = 2Hz$



Hình 5.58. Mạch tự dao động tạo xung vuông góc điều khiển D_1, D_2 sáng nhấp nháy ($2 \times \frac{1}{4} 7400$ hoặc $2 \times \frac{1}{4} 7402$)

c) Bút thử logic dùng IC 4050 (nhóm CMOS) cho trên hình 5.59

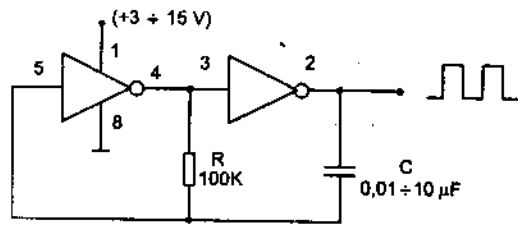
Khi tại cổng đầu vào (chân 3 – 8) có mức logic thấp, đầu ra 2 cũng ở mức thấp tương ứng, dòng từ nguồn qua R qua LED dẫn điện và phát sáng (báo hiệu mức “0” logic) trong trường hợp ngược lại LED tối nếu đầu vào ở mức 1.



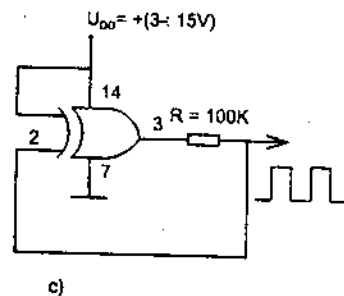
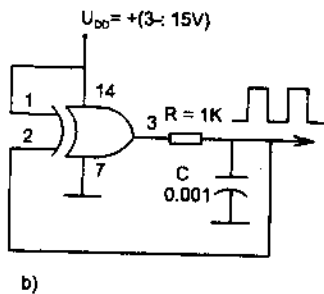
Hình 5.59. Bút thử logic dùng IC đệm không đảo 4050 ($\frac{1}{6}$ IC4050).

d) Bộ tạo xung nhịp loại CMOS dùng $2 \cdot \frac{1}{6}$ IC4049 cho trên hình 5.60a và dùng $\frac{1}{4}$ IC4070 cho trên hình 5.60b, c.

$$\text{Chu kỳ xung xác định bởi } T = \frac{1}{1,4RC} \quad (5.50)$$



Hình 5.60a. Tạo xung vuông góc dùng CMOS 2. $\frac{1}{6}$ IC4049



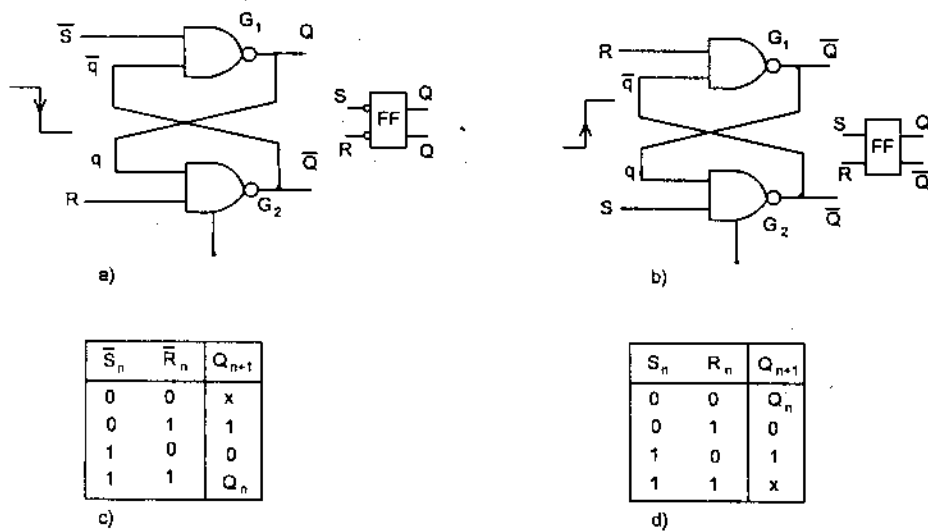
Hình 5.60b), c) tạo xung vuông góc dùng $\frac{1}{4}$ IC4070.

5.7.5. Trơ số (Flip – Flop số)

Trên hình 5.62a, b biểu diễn 2 cấu trúc là cấu tạo cơ sở của các Trơ số gồm 2 phần tử NAND (hoặc 2 phần tử NOR) có chứa 2 vòng hồi tiếp dương giữa các cổng ra và cổng vào của chúng và ký hiệu quy ước. Bảng chân lý thể hiện các trạng thái ra theo các tác động vào cho trên hình 5.62 c, d tương ứng.

Các cấu trúc hình 5.62a và b có các đặc điểm chính là:

- Có hai trạng thái ổn định bền vững khi $Q = 1$ (thế cao) thì $\bar{Q} = 0$ và ngược lại $Q = 0$ (thế thấp) thì $\bar{Q} = 1$. Ta nói 2 cổng ra có tính liên kết nhau kiểu đẩy kéo.
- Các cổng vào điều khiển trạng thái là loại điều khiển trực tiếp (loại RSFF không đồng bộ) (thường ký hiệu các cổng này là S_n và R_n) như thể hiện trên hình 5.62a phản ứng với sườn sau của xung (từ mức 1 xuống mức 0) hay trên hình 5.62b phản ứng với sườn trước (từ mức 0 lên mức 1) (cần phân biệt với 1 loại FF có đầu vào điều khiển đồng bộ với cổng vào C_p sẽ xét ở phía sau).

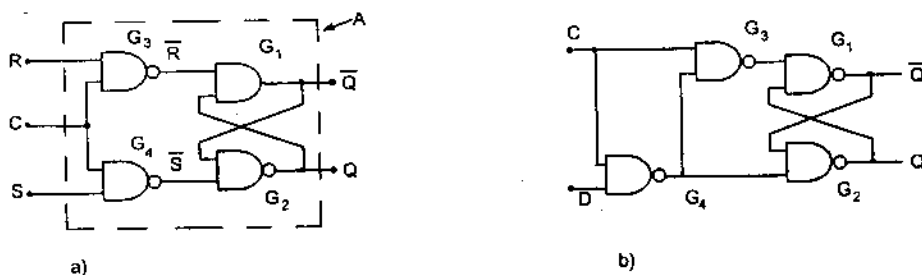


Hình 5.62. RS FF số loại không đồng bộ dùng cặp cổng NAND (a) (c) và cặp cổng NOR (b) (d)

• Ở cả hai bảng trạng thái 5.62 c, d khi $S_n = R_n = 1$ thì cổng ra có khả năng bị dao động, không chắc chắn ở trạng thái $Q = 1$ hay $Q = 0$ bền vững, do đó người ta quy định cấm trạng thái này xảy ra (ký hiệu dấu X) và điều kiện này được thể hiện là:

$$S_n \cdot R_n = 0 \quad (5.51)$$

• Khi bổ sung thêm 2 cổng G_3 và G_4 (hình 5.63) ta nhận được RSFF làm việc ở chế độ được điều khiển theo nhịp từ ngoài đưa tới cửa vào C gọi là loại RSFF đồng bộ với 2 cửa vào dữ liệu (loại RS) hay với 1 cửa vào dữ liệu (loại D).

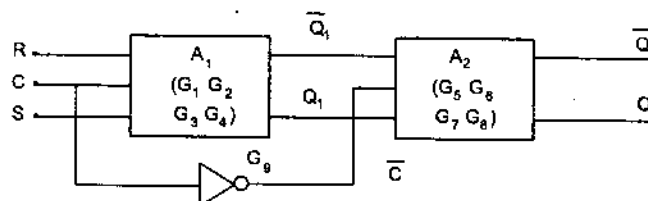


Hình 5.63.

a) RSFF loại đồng bộ ; b) DFF (Trigơ trễ)

Các cấu trúc này chỉ hoạt động với các biến vào RS hay D khi $C = 1$, còn khi $C = 0$ chúng sẽ không thay đổi trạng thái đang có của mình với mọi R , S hay D .

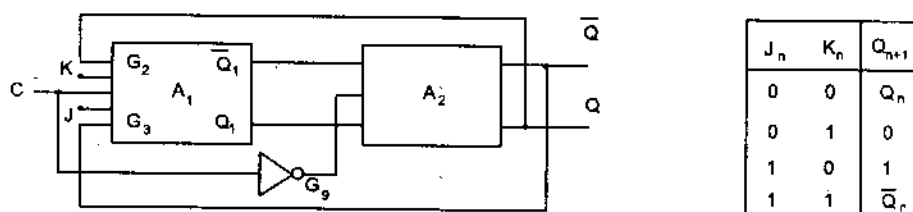
• Nếu quy ước gọi toàn bộ hình 5.63a là cấu trúc A, hình 5.64 cho ta 1 cặp A_1 và A_2 làm việc ở chế độ đẩy kéo: A_1 hoạt động khi $C = 1$, khi đó A_2 nghỉ, A_2 hoạt động khi $C = 0$ và khi đó A_1 nghỉ (điều này đạt được nhờ cổng đảo G_9). Ta nhận được một FF có quan hệ chủ (A_1) và tớ (A_2) hay còn gọi MSFF.



Hình 5.64. MSFF số

Cấu trúc này cách ly 2 thao tác cơ bản của 1 ô nhớ 1 bit nhị phân dùng FF: khi có lệnh ghi ($C = 1$) thì A_2 nghỉ (không đọc) còn khi có lệnh đọc $C = 0$ ($\bar{C} = 1$) thì A_1 nghỉ (không ghi).

• Nếu thực hiện 2 vòng hồi tiếp $R = Q$ và $S = \bar{Q}$; thay thế S ta có thêm cổng J, thay thế R có cổng K ta được JKFF gọi là Trơ số vạn năng với bảng trạng thái trên hình 5.65b ứng với cấu trúc 5.65a theo bảng trạng thái 5.65b khi $J_n \neq K_n : Q_{n+1} = J_n$ tức là ở lối ra trạng thái tương lai $n + 1$ sẽ có giá trị của J ở hiện tại (n) còn khi $J_n = K_n = 1$ thì FF sẽ lật sau mỗi nhịp $C = 1$ hay cấu trúc đã thực hiện được việc đếm (chia đôi) số xung C trong hệ đếm cơ số 2, nếu nối liên tiếp nhiều JKFF 1 cách thích hợp, ta sẽ nhận được 1 bộ đếm dãy xung C với 1 cơ số đếm bất kỳ theo ý muốn (xem [3], [4]).



Hình 5.65.

a) Cấu tạo của JKFF số ; b) Bảng trạng thái của JKFF

• Nhóm IC số thực hiện việc chọn kênh (chọn 1 trong n đường) hay tách kênh; thực hiện phép cộng, phép so sánh (số học nhị phân).

• Các thanh ghi dữ liệu (1 dãy ký tự nhị phân) các ô nhớ bán dẫn và nhiều phần tử IC số phức tạp hơn được xây dựng từ các cấu trúc đã nêu trên sẽ được đề cập tới ở giáo trình kỹ thuật số và các giáo trình liên quan khác.

• Một vài ký hiệu và chức năng tương ứng của các nhóm vi mạch số thường gặp (loại FF):

SN7473, chứa 2JKFF trong 1 vỏ 14 chân

SN7474, μ C4013 chứa 2DFF trong 1 vỏ 14 chân

SN7476, μ C4027 chứa 2JKFF 16 chân thêm 2 đầu vào điều khiển trực tiếp

SN7490, μ C4017 là bộ đếm thập phân (chia 10)

μ C4518 chứa 2 bộ đếm 10 trong 1 vỏ

SN74143 bộ đếm 16 (chia 16)

MC 4520 chứa 2 bộ đếm 16 trong 1 vỏ

• Một vài loại IC số khác :

74HC151 đôn kênh (MUX) chọn 1 trong 8

74147 mã hóa chuyển số thập phân thành số nhị phân

7485 so sánh đồng thời 4 bit nhị phân

74HC283 cộng song song 4 bit nhị phân (có nhớ)

7446/7447 giải mã nhị thập phân thành LED 7 vạch

7474 thanh ghi 2 bit dùng 2 DFF

4027/74LS76 thanh ghi 2 bit dùng 2JKFF

2764 bộ nhớ ghi đọc EPROM 64 Kilobit nhớ xóa bằng tia tím.

MN6164 bộ nhớ ghi/đọc DRAM 65 Kbit

CÂU HỎI ÔN TẬP VÀ BÀI TẬP

Câu hỏi ôn tập

1. a) Cấu kiện vi điện tử là gì ? Ký hiệu quy ước của vi điện tử (IC) tuyến tính và trình bày cấu tạo khối của một IC tuyến tính?

b) Hãy nêu các cách sử dụng IC tuyến tính: sử dụng các đầu vào, ý nghĩa mỗi đầu; sử dụng nguồn 1 chiều nuôi IC.

2. Các tính chất quan trọng nhất của IC tuyến tính là gì ?

Hãy giải thích đồ thị quan hệ giữa điện áp đầu ra và đầu vào và đồ thị quan hệ giữa hàm truyền đạt điện áp với tần số của tín hiệu vào (qua đó đưa ra các nhận xét quan trọng về tính chất của IC).

3. a) Bản chất của hiện tượng hồi tiếp? Khi nào ta có hồi tiếp âm? Có hồi tiếp dương? Hồi tiếp điện áp hay hồi tiếp dòng điện ?

b) Tính chất của IC tuyến tính sẽ thay đổi như thế nào khi thực hiện 1 vòng hồi tiếp bên ngoài cho nó ? Cho ví dụ minh họa tính chất đã nêu. Hãy chứng minh rằng hồi tiếp âm làm giảm hệ số khuếch đại điện áp nhưng làm tăng độ ổn định giá trị của hệ số này.

4. Hãy chứng minh hệ thức xác định hệ số khuếch đại điện áp khi sử dụng IC tuyến tính kết hợp với 1 mạch hồi tiếp âm :

a) Gồm 2 điện trở mạch ngoài (bộ khuếch đại đảo và bộ khuếch đại không đảo). Khi cần hệ số khuếch đại bằng 1 hay bằng -1 phải làm thế nào ?

b) Gồm 1 điện trở và 1 tụ điện ở mạch hồi tiếp (mạch vi phân và mạch tích phân).

5. Hãy phân biệt bộ cộng điện áp và bộ trừ điện áp và tìm hệ thức liên hệ giữa điện áp ra và điện áp vào :

a) Trong trường hợp bộ cộng có 3 đầu vào, 1 đầu ra.

b) Trong trường hợp bộ trừ có 2 đầu vào ; 1 đầu ra và 4 đầu vào, 1 đầu ra.

6. a) Khi cần đạt tới quan hệ giữa điện áp ra và điện áp vào là quan hệ logarit hay quan hệ hàm mũ cần sử dụng phần tử nào trong mạch hồi tiếp âm ? Chứng minh ?

b) Mạch nhân analog được thực hiện như thế nào ? Hãy sử dụng các mạch logarit và hàm mũ đã nêu ở câu a) thực hiện 1 cấu trúc mạch nhân. Điều kiện sử dụng đối với các thừa số nhân là gì ?

7. a) Mạch so sánh được dùng để làm gì ? Hãy giải thích đặc tuyến quan hệ U_r theo U_v của các mạch so sánh thuận và so sánh đảo.

b) Khi cần so sánh 1 tín hiệu vào với 2 mức ngưỡng (mang ý nghĩa là giới hạn trên và giới hạn dưới) có mấy cách để thực hiện ? Điều kiện để phối hợp với các phần tử số có mức logic dương (trạng thái 1 ứng với $+5V$ trạng thái 0 ứng với $0V$), cần cung cấp cho IC như thế nào ?

c) Khi nào ta có mạch so sánh trễ ? Đặc tuyến truyền đạt điện áp có gì khác so với mạch so sánh thông thường ? Có thể vẽ mạch so sánh trễ tương đương với mạch so sánh thông thường được không ? Nếu được hãy giải thích.

d) Hãy viết các hệ thức xác định mức ngưỡng nối mạch và mức ngưỡng ngắt mạch của hai cấu trúc so sánh trễ.

8. Mạch so sánh trễ dùng để làm gì ? Cho ví dụ minh họa quá trình hoạt động của bộ so sánh trễ kiểu Trigrơ Smit đảo khi ở đầu vào tác động 1 điện áp điều hòa và khi ở đầu vào tác động một điện áp dạng tam giác 2 cực tính có chu kỳ T. Hãy vẽ giản đồ điện áp đầu vào và đầu ra theo thời gian minh họa quá trình này, (biết hệ số hồi tiếp dương là 0,05).

9. Mạch đa hài tự dao động dùng để làm gì ?

Hãy giải thích dạng sóng điện áp theo thời gian ở các đầu vào và đầu ra của IC khi sử dụng bộ so sánh trễ kiểu đảo có kết hợp với 1 mạch hồi tiếp âm dùng mạch RC ?

Chu kỳ của điện áp tại đầu ra được xác định bởi hệ thức nào ? Muốn thay đổi chu kỳ này cần thay đổi tham số nào của mạch ? Muốn thay đổi thời gian có xung mà không thay đổi chu kỳ cần làm như thế nào ?

10. Hãy nêu điều kiện cần và đủ để tạo được dao động điều hòa hình sin dùng mạch hồi tiếp kết hợp với một IC tuyến tính. Cho một ví dụ minh họa và hãy viết hệ thức tính chu kỳ của hàm sin được tạo ra. Khi cần thay đổi chu kỳ này phải thay đổi tham số nào của mạch ? Việc thay đổi này làm đồng thời với các tham số tương ứng hay làm riêng lẻ với 1 trong các giá trị của chúng ?

11. Nguyên lý ổn định điện áp kiểu bù tuyến tính là gì ?

Yêu cầu quan trọng của 1 nguồn ổn định điện áp là gì ? (Hãy nêu hai yêu cầu cơ bản đối với điện áp vào và đối với dòng điện tải).

Hãy vẽ cấu tạo tổng quát (khối) của một vi điện tử ổn áp và phân tích nhiệm vụ của các khối đã vẽ. Cho một ví dụ sử dụng IC ổn áp trên thực tế.

12. a) Nêu các luật và các quy tắc cơ bản của đại số logic

b) Ba cách biểu diễn hàm logic thể hiện như thế nào ? Cách biến đổi từ biểu diễn này sang biểu diễn kia cần thỏa mãn điều kiện gì ? Thực hiện như thế nào (cho ví dụ minh họa).

13. Hãy liệt kê các cổng logic cơ bản :

a) Tên gọi và hàm logic mà nó thực hiện

b) Ký hiệu quy ước của chúng trong các mạch điện logic

c) Bảng trạng thái mà nó thực hiện

d) Hãy vẽ đồ thị thời gian minh họa bằng các xung điện áp dương.

e) Hãy phân biệt các cổng logic cơ bản theo cấu tạo : RTL, DTL, TTL, ECL, MOS ; cho ví dụ minh họa.

14. Hãy nêu vài ví dụ ứng dụng của các cổng logic cơ bản.

a) Thực hiện phép so sánh 2 số nhị phân cùng cấp ?

b) Thực hiện cộng 2 số nhị phân không nhớ.

c) Thực hiện cộng hai số nhị phân có nhớ.

d) Bút thử mức logic.

15. a) Hãy vẽ cấu trúc của hai Trơ số dùng các phần tử NAND và dùng các phần tử NOR chứa vòng hồi tiếp (loại đồng bộ và loại không đồng bộ).

Viết bảng trạng thái tương ứng của chúng ? Hãy vẽ đồ thị thời gian (thể hiện là các xung vuông góc cực tính dương) minh họa bằng cách giả thiết cho trước dạng S_n và R_n , vẽ dạng Q_{n+1} với yêu cầu thỏa mãn điều kiện cấm cho R_n và S_n .

b) Người ta dùng Trigrơ số vào mục đích gì ? Cấu trúc tổng quát của MSFF và JKFF như thế nào ? Hãy viết bảng trạng thái của JKFF và giải thích bảng này.

Bài tập áp dụng

Bài 5.1. Cho mạch hình B5.1 với các tham số $R = 10k\Omega$, $R_{ht} = 20k\Omega$, $E_o = +1V$, $\pm U_{CC} = \pm 15V$, hệ số khuếch đại không hồi tiếp $A_o = 10^5$ dòng sai số $I_{B-} = I_{B+} = 2 \cdot 10^{-7} A$.

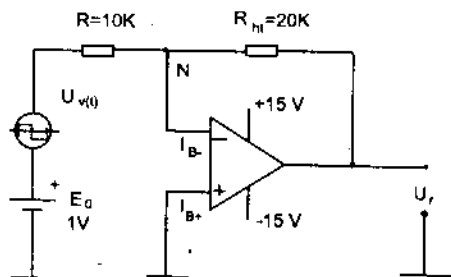
1/ Tính hệ số hồi tiếp âm β , giá trị biên độ điện áp ra $U_{r \max}$ và $U_{r \min}$ khi $U_v(t)$ có biên độ $4V_{pp}$

2/ Tính trở kháng vào, trở kháng ra và điện áp bù 0 ở cổng vào N

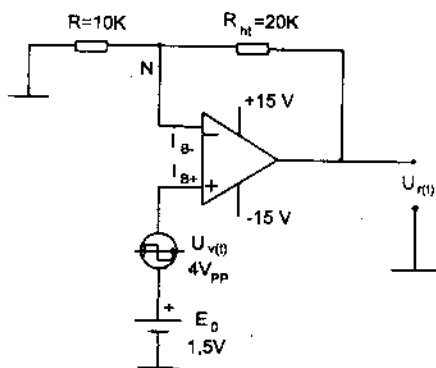
3/ Hãy vẽ dạng $U_r(t)$ theo $U_v(t)$ khi $U_v(t)$ là

a/ Tín hiệu vuông góc đi qua gốc có biên độ bằng $\pm 2V$

b/ Tín hiệu tam giác cân đi qua gốc có biên độ bằng $\pm 10V$.



Hình B5.1



Hình B5.2

Bài 5.2. Cho mạch hình B5.2 với các tham số cho trên hình vẽ và hệ số khuếch đại khi không hồi tiếp của IC là $2 \cdot 10^5 = A_o$

1/ Tính hệ số hồi tiếp β và các giá trị biên độ $U_{r \max}$, $U_{r \min}$

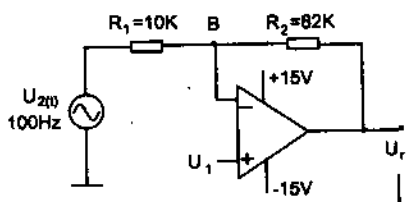
2/ Tính trở kháng vào và trở kháng ra, tính điện áp bù 0 ở cổng N với $I_{B-} = I_{B+} = 10^{-7} A$.

3/ Vẽ dạng $U_r(t)$ theo $U_v(t)$ khi $U_v(t)$ là:

a/ Tín hiệu hình sin có biên độ $4V_{pp}$ (V_{pp} được tính là biên độ đỉnh tới đỉnh)

b/ Tín hiệu vuông góc có biên độ $2V_{pp}$.

Bài 5.3. Cho mạch hình B5.3

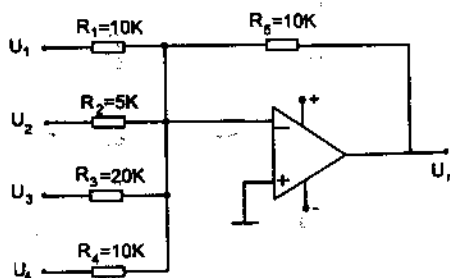


Hình B5.3. ($U_{max} = |U_{min}| = 14V$)

1/ Hãy vẽ 1 chu kỳ biến thiên của $U_r(t)$ khi $U_2(t)$ hình sin tần số 100Hz, biên độ $1V_{pp}$ và điện áp $U_1 = 1,5V_{dc}$ (1 chiều).

2/ Nếu cho $U_1 = 2,5V_{dc}$ điện áp đo được ở điểm B là bao nhiêu? điều gì xảy ra với $U_r(t)$? Vẽ dạng $U_r(t)$ theo $U_2(t)$ như giả thiết ban đầu.

Bài 5.4. Với mạch hình B5.4



Hình B5.4.

1/ Tìm hệ thức xác định U_r theo

U_1, U_2, U_3, U_4

2/ Cho $U_1 = 1V_{dc}$; $U_2 = 0,4V_{dc}$

$U_3 = 2V_{dc}$; $U_4 = -1,5V_{dc}$

Tính U_r

Tính U_r khi $U_1 = 2V_{dc}$; $U_2 = 1V_{dc}$

$U_3 = 560mV_{dc}$ và $U_4 = -1,5V_{dc}$

Bài 5.5. Cho mạch hình B5.5

1/ Tính giá trị U_1

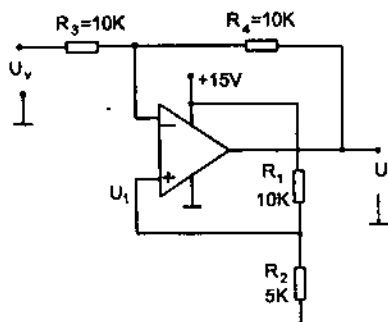
2/ Tính U_r khi $U_v = 0V_{dc}$ (a)

khi $U_v = +1V_{dc}$ (b)

và khi $U_v = -1V_{dc}$ (c)

3/ Vẽ dạng $U_r(t)$ khi $U_v(t)$

hình sin 100Hz, biên độ $5V_{pp}$



Hình B5.5.

Bài 5.6. cho mạch hình B5.6

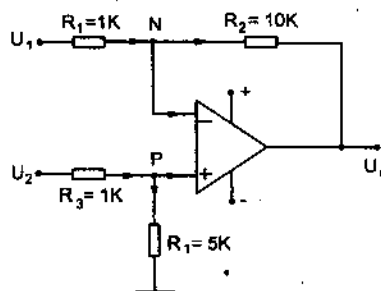
1/ Hãy thiết lập hệ thức tính U_r theo U_1 và U_2 dựa trên phương trình nút dòng tại N và tại P.

2/ Xác định giá trị của U_r trong các trường hợp sau:

(a) $U_1 = 1V_{dc}$; $U_2 = -0,25V_{dc}$

(b) $U_1 = -0,5V_{dc}$; $U_2 = +0,5V_{dc}$

(c) $U_1 = +0,3V_{dc}$; $U_2 = +0,3V_{dc}$



Hình B5.6.

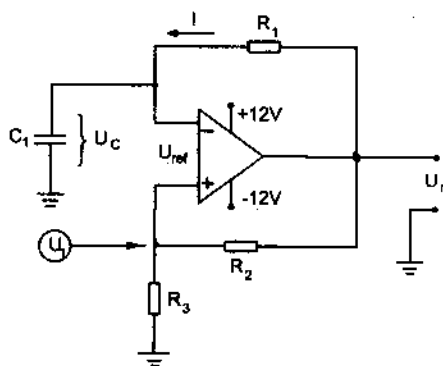
Bài 5.7. Cho mạch hình B5.7

1/ Xác định hệ số hồi tiếp dương

2/ Biết các điện áp bão hòa là $+10V$ và $-10V$ với $R_1 = 10k\Omega$, $R_2 = 10k\Omega$, $C_1 = 0,005\mu F$, $R_3 = 4,7k\Omega$. Tính các mức điện áp ngưỡng U_1

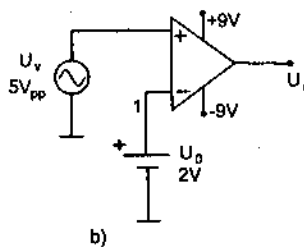
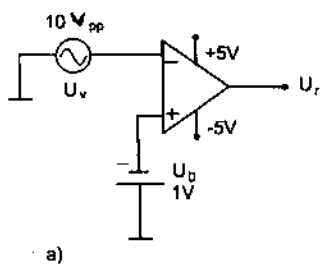
3/ Tính chu kỳ của sóng U_r và vẽ dạng U_r , U_1 và U_C .

4/ Tính hằng số thời gian của mạch phóng nạp cho tụ C_1 khi $f_T = 1000Hz$ và $R_1 = R_2 = 10k\Omega$.



Hình B5.7.

Bài 5.8. Cho các mạch hình B5.8

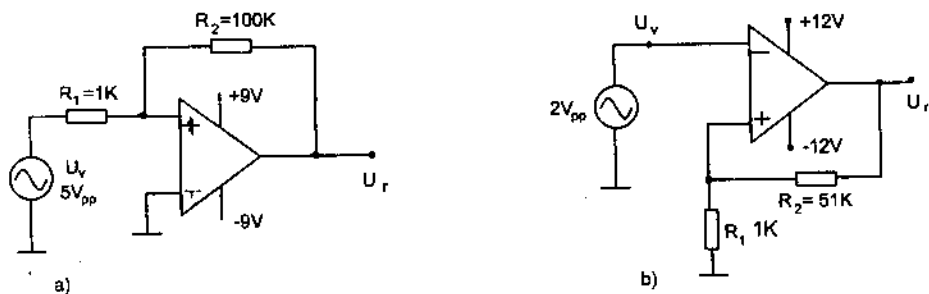


Hình B5.8

- 1/ Vẽ và giải thích các đặc tuyến $U_r(U_v)$ của mạch (a) và mạch (b)
- 2/ Hãy vẽ dạng $U_r(t)$ theo $U_v(t)$ đã cho
- 3/ Nếu cho $U_0 = 0$ thì các dạng đặc tuyến và đồ thị $U_r(t)$ đã thu được ở trên có gì thay đổi? Hãy vẽ lại cho phù hợp.

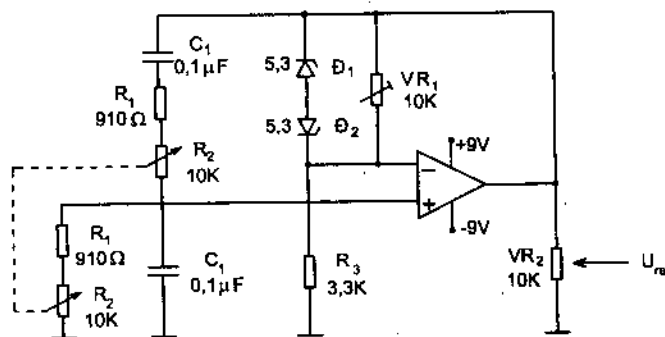
Bài 5.9. Cho mạch hình B5.9

- 1/ Hãy tính các giá trị điện áp ngưỡng và điện áp trễ chuyển mạch của mạch (a) và mạch (b)
- 2/ Hãy vẽ dạng đặc tuyến chuyển mạch $U_r(U_v)$ tương ứng.
- 3/ Xác định dạng điện áp tại lối ra khi cho $U_v(t)$ hình sin có biên độ cho trên hình vẽ.



Hình B5.9

Bài 5.10. Cho mạch tạo dao động hình sin dùng IC thuật toán có các tham số trên hình B5.10.



Hình B5.10

- 1/ Giải thích nhiệm vụ và tác dụng các linh kiện sử dụng trong mạch

2/ Nếu điều kiện chọn giá trị của VR_1 và giới hạn biên độ $U_{r\max}$ (khi VR_2 ở vị trí max).

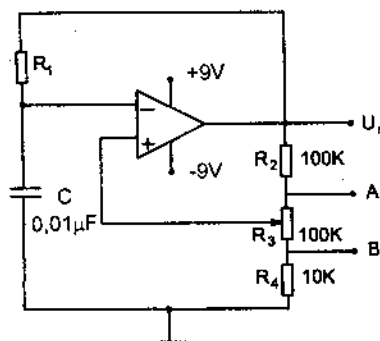
3/ Tính $T_{\min}$ $T_{\max}$ và tương ứng $F_{\max}$ đến $F_{\min}$ của dao động $U_r(t)$ khi R_2 thay đổi toàn thang 0 – 10kΩ. Khi chọn $C_1 = 1\mu F$ thì các giá trị đã tính thay đổi như thế nào ?

Bài 5.11. Cho mạch tạo xung vuông góc hình B5.11

1/ Vẽ dạng điện áp và giải thích tại các điểm 0, N và P chọn $|U_{b\ddot{a}o\ddot{h}o\ddot{a}}| = 8V$

2/ Cho $P_2 = 100k\Omega$; $R_4 = 10k\Omega$; R_3 là biến trở có giá trị max là 100kΩ khi thay đổi R_3 tham số của xung U_{ra} sẽ thay đổi.

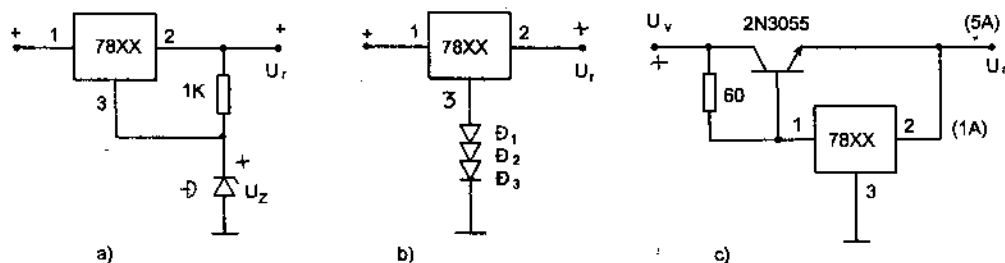
Tính giá trị này khi điểm P trùng với A và khi P trùng với B.



Hình B5.11.

Bài 5.12. Cho các mạch ổn áp hình B5.12

Xác định các mức điện áp ra trong các trường hợp trên. Giải thích vai trò của T trong hình B5.12c.



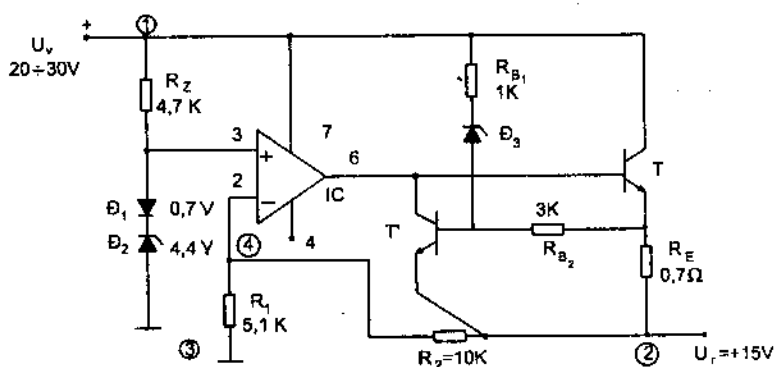
Hình B5.12

Bài 5.13. Cho mạch ổn áp bù hình B5.13.

1/ Nêu nhiệm vụ của T' và T

2/ Tính dòng qua R_Z ($I_{Z\min}$ và $I_{Z\max}$)

3/ Xác định dòng điện tối đa $I_{\max}$ đi qua T khi mạch làm việc.



Hình B5.13. Mạch ổn áp bù.

Bài 5.14. Trả lời các câu hỏi sau (phần IC số)

1. Ba phép toán logic cơ bản là gì? Tại sao hàm và biến logic chỉ lấy hai giá trị 1 và 0.

2. Trong các hàm sau khi nào $Z = 1$.

$$Z_1 = AB + BC + \bar{A}C$$

$$Z_2 = \bar{A}\bar{B} + \bar{B}\bar{C} + \bar{A}\bar{C}$$

$$Z_3 = \bar{A}\bar{B} + \bar{A}\bar{B}\bar{C} + \bar{A}B + \bar{A}B\bar{C}$$

3. Chứng minh các đẳng thức sau:

$$(a) \overline{A + BC + D} = \bar{A} \cdot (\bar{B} + \bar{C}) \cdot \bar{D}$$

$$(b) \overline{AB + \bar{A}\bar{B} + \bar{C}} = (A \oplus B)C$$

$$(c) \bar{A}\bar{B} + \bar{A}B + A\bar{B} + AB = 1$$

$$(d) ABC + \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + \bar{A}\bar{B}C = A \oplus B \oplus C$$

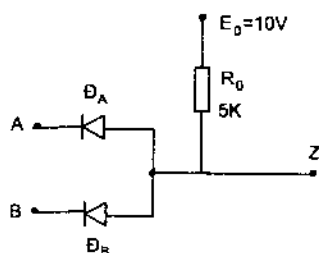
$$(e) \bar{A} \oplus \bar{B} = A \oplus B.$$

4. Sơ đồ logic là gì? Bạn có thể vẽ 1 sơ đồ mạch logic bao gồm các phần tử cơ bản $F_1 \dots F_7$ từ biểu thức hàm logic đã cho trước của nó không?

5. Bạn có thể viết lại biểu thức 1 hàm logic khi có trong tay 1 sơ đồ logic thực hiện nó từ các phần tử cơ bản.

6. Tối thiểu hóa 1 hàm logic là hàm gì với nó?

Bài 5.15. Cho mạch hình B5.15 với $\bar{D}_A$ $\bar{D}_B$ là các diốt Silic, điện áp rơi khi diốt thông là 0,7V. Dùng đồng hồ AV đo điện áp ở điểm B và Z (đồng hồ có nội trở 20k Ω /V)



Hình B5.15.

1/ Xác định các giá trị đo được trong các trường hợp sau:

- $U_A = 0,3V$ B hở
- $U_A = 10V$ B hở
- $A_{nối} 5k\Omega$ B hở
- $A_{nối} 5V$ B nối 5k Ω
- $A_{nối} 2k\Omega$ B nối 5V

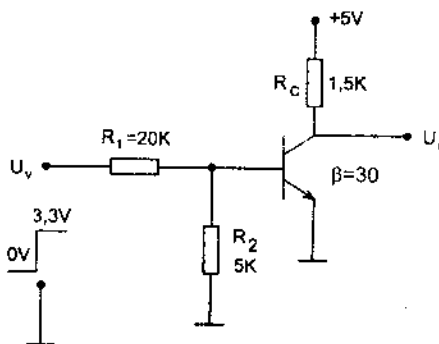
2/ Thiết lập hàm logic và bảng trạng thái mà sơ đồ thực hiện

Bài 5.16. Cho mạch điện hình B5.16

1/ Hãy phân tích tính toán chế độ của BJT để xác định các trạng thái làm việc của nó trong 2 trường hợp :

- khi $U_V = 0V$
- khi $U_V = +3,3V$

2/ Hãy nêu chức năng hàm logic mà BJT đã thực hiện, viết bảng trạng thái của hàm.



Hình B5.16.

Bài 5.17. Xét 1 cổng TTL thực hiện hàm NAND. Dùng 1 đồng hồ vạn năng có nội trở 20k Ω /V đo điện áp vào hở mạch

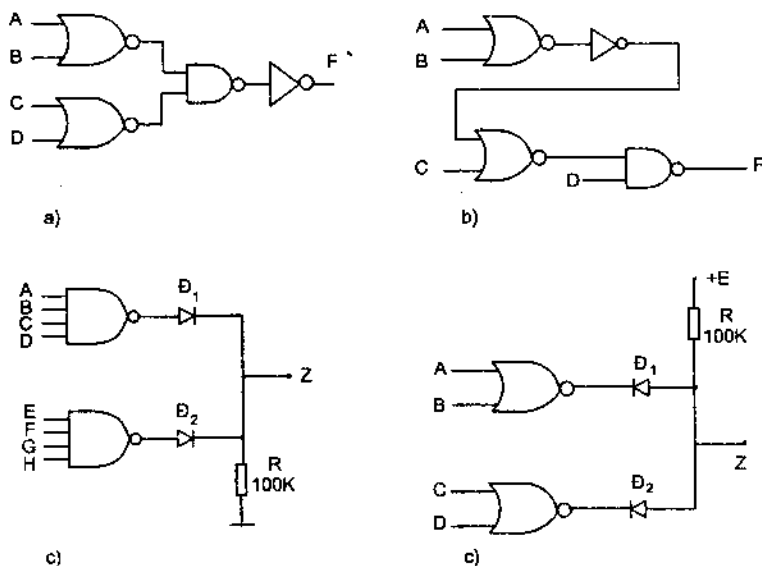
1/ Hãy xác định các giá trị đo được trong các trường hợp sau đây:

- Khi các đầu vào khác cũng hở mạch
- Khi các đầu vào khác nối tới +5V
- Khi có một trong các đầu vào khác nối 0V
- Khi toàn bộ các đầu vào khác nối đất
- Khi các đầu vào khác nối vào điện áp 0,35V

2/ Nếu tác dụng của $\bar{D}$ và R_4 trong mạch.

Nếu chuyển $\bar{D}$ tới vị trí bazơ của T_3 thì có ảnh hưởng gì tới sự làm việc bình thường của mạch.

Bài 5.18. Hãy viết biểu thức logic của các hàm có cấu trúc cho trên các hình B5.18.



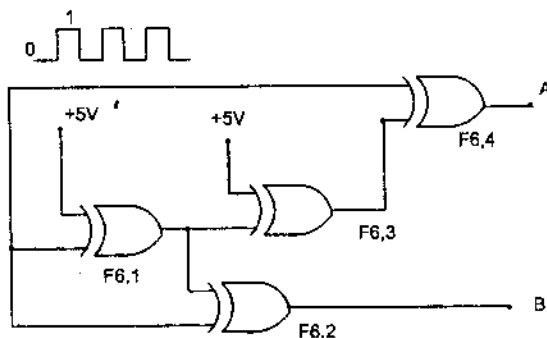
Hình B5.18

Bài 5.19. Hãy phân tích và vẽ dạng sóng đầu ra A, B của mạch điện có các cổng CMOS sau hình B5.19

Chú ý

$$F_6 = X_1 \bar{X}_2 + \bar{X}_1 X_2$$

$$= X_1 \oplus X_2$$



Hình B5.19.

Bài 5.20. Xây dựng các mạch logic TTL thực hiện các hàm sau (từ các cổng logic 2 cửa vào)

$$F_1 = \bar{X}_1 \bar{X}_2 \cdot \bar{X}_3 \bar{X}_4$$

$$F_2 = \bar{X}_1 \bar{X}_2 \cdot \bar{X}_3 \bar{X}_4$$

$$F_3 = \bar{X}_1 \bar{X}_2 + X_3 X_4$$

$$F_4 = X_1 X_2 + X_3 X_4$$

$$F_5 = \bar{X}_1 \bar{X}_2 \cdot \bar{X}_3 \bar{X}_4$$

MỤC LỤC

Lời giới thiệu	3
Mở đầu	4
Chương 1. CÁC LINH KIỆN ĐIỆN TỬ THỤ ĐỘNG 7 tiết (6LT + 1BT)	
1.1. Khái niệm chung	5
1.2. Các tính chất chung của điện trở	6
1.3. Tự điện	13
1.4. Điện cảm và cuộn dây	21
Câu hỏi ôn tập và bài tập	27
Chương 2. CHẤT BÁN DẪN ĐIỆN VÀ DIỐT BÁN DẪN 10 tiết (8LT + 2BT)	
2.1. Vật liệu bán dẫn điện	31
2.2. Tiếp xúc công nghệ P-N	34
2.3. Đặc tuyến von ampe của diốt bán dẫn	35
2.4. Mô hình gần đúng và tham số của diốt bán dẫn	37
2.5. Các mạch điện ứng dụng điển hình của diốt bán dẫn	41
Câu hỏi và bài tập	64
Chương 3. TRANZITO LƯỜNG CỰC (BJT) 16 tiết (12LT + 4BT)	
3.1. Cấu tạo của tranzito lưỡng cực (BJT)	70
3.2. Cách mắc BJT, chế độ làm việc và các quan hệ dòng điện trong BJT	71
3.3. Phân cực cho BJT	77
3.4. Mạch khuếch đại điện áp dùng BJT	86
3.5. Mạch khuếch đại điện áp kiểu vi sai	104
3.6. Mạch khuếch đại công suất	112
3.7. Tầng khuếch đại chế độ C	123
3.8. Một vài ứng dụng của BJT ở chế độ khoá	127
Câu hỏi và bài tập	131
Chương 4. CÁC CẤU KIỆN BÁN DẪN KHÁC 12 tiết (10LT + 2BT)	
4.1. Tính chất của JFET	138
4.2. Các tính chất của MOSFET	151
4.3. Tranzito một tiếp giáp PN (UJT)	162
4.4. Thyristor (SCR : silicon controlled rectifier)	170
4.5. Linh kiện quang bán dẫn	177
Câu hỏi và bài tập	
Chương 5. VI ĐIỆN TỬ 15 tiết (12lt + 3BT)	
5.1. Cấu tạo và các tính chất của IC tuyến tính	184
5.2. Mạch dùng IC tuyến tính có hồi tiếp âm	188
5.3. Các mạch so sánh	207
5.4. IC ở chế độ kết hợp cả hồi tiếp âm và hồi tiếp dương	213
5.5. Mạch dùng IC tuyến tính kết hợp với diốt	218
5.6. Các tính chất chung của vi điện tử ổn định điện áp	221
5.7. IC số	223
Câu hỏi ôn tập và bài tập	236
Mục lục	247

Chịu trách nhiệm xuất bản:

Chủ tịch HĐQT kiêm Tổng Giám đốc NGÔ TRẦN ÁI

Phó Tổng Giám đốc kiêm Tổng biên tập NGUYỄN QUÝ THAO

Tổ chức bản thảo và chịu trách nhiệm nội dung:

Chủ tịch HĐQT kiêm Giám đốc Công ty CP Sách ĐH-DN

TRẦN NHẬT TÂN

Biên tập nội dung:

NGÔ THANH BÌNH

Trình bày bìa:

QUANG TUẤN

Sửa bản in:

BÌNH MINH

Chế bản:

MINH CHÂU

GIÁO TRÌNH LINH KIỆN ĐIỆN TỬ VÀ ỨNG DỤNG

Mã số : 7K553y8 – DAI

In 2.000 cuốn (QĐ : 57), khổ 16 x 24cm. In tại Công ty In – Thương mại TTXVN.

Địa chỉ : Số 70/342 Khương Đình – Hạ Đình – Thanh Xuân – Hà Nội.

Số ĐKKH xuất bản : 04 – 2008/CXB/343 – 1999/GD.

In xong và nộp lưu chiểu tháng 10 năm 2008.



CÔNG TY CỔ PHẦN SÁCH ĐẠI HỌC - DẠY NGHỀ
HEVOBCO

25 HÀN THUYỀN - HÀ NỘI

Website : www.hevobco.com.vn

**TÌM ĐỌC GIÁO TRÌNH DÙNG CHO CÁC TRƯỜNG ĐÀO TẠO
HỆ TRUNG CẤP CHUYÊN NGHIỆP CỦA NHÀ XUẤT BẢN GIÁO DỤC**

1. An toàn điện	Nguyễn Đình Thăng
2. Kỹ thuật điện	Đặng Văn Đào
3. Máy điện	Nguyễn Hồng Thanh
4. Kỹ thuật lắp đặt điện	Phan Đăng Khải
5. Điện dân dụng và công nghiệp	Vũ Văn Tầm
6. Cung cấp điện	Ngô Hồng Quang
7. Đo lường các đại lượng điện và không điện	Nguyễn Văn Hoà
8. Kỹ thuật điều khiển động cơ điện	Vũ Quang Hải
9. Điện tử công suất	Trần Trọng Minh
10. Linh kiện điện tử và ứng dụng	Nguyễn Việt Nguyên
11. Điện tử dân dụng	Nguyễn Thanh Trà
12. Kỹ thuật số	Nguyễn Việt Nguyên
13. Kỹ thuật mạch điện tử	Đặng Văn Chuyết
14. Cơ kỹ thuật	Đỗ Sanh
15. An toàn lao động	Nguyễn Thế Đạt
16. Vẽ kỹ thuật	Trần Hữu Quế
17. Vật liệu và công nghệ cơ khí	Hoàng Tùng
18. Dung sai lắp ghép và kỹ thuật đo lường	Ninh Đức Tồn
19. Kỹ thuật sửa chữa ô tô máy nổ	Nguyễn Tất Tiến
20. Công nghệ hàn (lý thuyết và ứng dụng)	Nguyễn Thúc Hà
21. Cơ sở kỹ thuật cắt gọt kim loại	Nguyễn Tiến Lương

Bạn đọc có thể mua tại các Công ty Sách - Thiết bị trường học ở các địa phương hoặc các Cửa hàng sách của Nhà xuất bản Giáo dục :

Tại Hà Nội : 25 Hàn Thuyên ; 187B Giảng Võ ; 232 Tây Sơn ; 23 Tràng Tiền ;

Tại Đà Nẵng : Số 15 Nguyễn Chí Thanh ; Số 62 Nguyễn Chí Thanh ;

Tại Thành phố Hồ Chí Minh : Cửa hàng 451B - 453, Hai Bà Trưng - Quận 3 ;
240 Trần Bình Trọng - Quận 5.

Tại Thành phố Cần Thơ : Số 5/5, đường 30/4 ;

Website : www.nxbgd.com.vn



Giá: 29.000 đ