

GIÁO TRÌNH

DÙNG TRONG CÁC TRƯỜNG TRUNG HỌC CHUYÊN NGHIỆP

[illegible]

NHÀ XUẤT BẢN HÀ NỘI

SỞ GIÁO DỤC VÀ ĐÀO TẠO HÀ NỘI

KS. CHU KHẮC HUY

GIÁO TRÌNH **THỰC HÀNH KỸ THUẬT SỐ**

(Dùng trong các trường THCN)

NHÀ XUẤT BẢN HÀ NỘI - 2007

Lời giới thiệu

Nước ta đang bước vào thời kỳ công nghiệp hóa, hiện đại hóa nhằm đưa Việt Nam trở thành nước công nghiệp văn minh, hiện đại.

Trong sự nghiệp cách mạng to lớn đó, công tác đào tạo nhân lực luôn giữ vai trò quan trọng. Báo cáo Chính trị của Ban Chấp hành Trung ương Đảng Cộng sản Việt Nam tại Đại hội Đảng toàn quốc lần thứ IX đã chỉ rõ: “Phát triển giáo dục và đào tạo là một trong những động lực quan trọng thúc đẩy sự nghiệp công nghiệp hóa, hiện đại hóa, là điều kiện để phát triển nguồn lực con người - yếu tố cơ bản để phát triển xã hội, tăng trưởng kinh tế nhanh và bền vững”.

Quán triệt chủ trương, Nghị quyết của Đảng và Nhà nước và nhận thức đúng đắn về tầm quan trọng của chương trình, giáo trình đối với việc nâng cao chất lượng đào tạo, theo đề nghị của Sở Giáo dục và Đào tạo Hà Nội, ngày 23/9/2003, Ủy ban nhân dân thành phố Hà Nội đã ra Quyết định số 5620/QĐ-UB cho phép Sở Giáo dục và Đào tạo thực hiện đề án biên soạn chương trình, giáo trình trong các trường Trung học chuyên nghiệp (THCN) Hà Nội. Quyết định này thể hiện sự quan tâm sâu sắc của Thành ủy, UBND thành phố trong việc nâng cao chất lượng đào tạo và phát triển nguồn nhân lực Thủ đô.

Trên cơ sở chương trình khung của Bộ Giáo dục và Đào tạo ban hành và những kinh nghiệm rút ra từ thực tế đào tạo, Sở Giáo dục và Đào tạo đã chỉ đạo các trường THCN tổ chức biên soạn chương trình, giáo trình một cách khoa học, hệ

thống và cập nhật những kiến thức thực tiễn phù hợp với đối tượng học sinh THCN Hà Nội.

Bộ giáo trình này là tài liệu giảng dạy và học tập trong các trường THCN ở Hà Nội, đồng thời là tài liệu tham khảo hữu ích cho các trường có đào tạo các ngành kỹ thuật - nghiệp vụ và đồng đảo bạn đọc quan tâm đến vấn đề hướng nghiệp, dạy nghề.

Việc tổ chức biên soạn bộ chương trình, giáo trình này là một trong nhiều hoạt động thiết thực của ngành giáo dục và đào tạo Thủ đô để kỷ niệm “50 năm giải phóng Thủ đô”, “50 năm thành lập ngành” và hướng tới kỷ niệm “1000 năm Thăng Long - Hà Nội”.

Sở Giáo dục và Đào tạo Hà Nội chân thành cảm ơn Thành ủy, UBND, các sở, ban, ngành của Thành phố, Vụ Giáo dục chuyên nghiệp Bộ Giáo dục và Đào tạo, các nhà khoa học, các chuyên gia đầu ngành, các giảng viên, các nhà quản lý, các nhà doanh nghiệp đã tạo điều kiện giúp đỡ, đóng góp ý kiến, tham gia Hội đồng phản biện, Hội đồng thẩm định và Hội đồng nghiệm thu các chương trình, giáo trình.

Đây là lần đầu tiên Sở Giáo dục và Đào tạo Hà Nội tổ chức biên soạn chương trình, giáo trình. Dù đã hết sức cố gắng nhưng chắc chắn không tránh khỏi thiếu sót, bất cập. Chúng tôi mong nhận được những ý kiến đóng góp của bạn đọc để từng bước hoàn thiện bộ giáo trình trong các lần tái bản sau.

GIÁM ĐỐC SỞ GIÁO DỤC VÀ ĐÀO TẠO

Lời nói đầu

Nhằm đáp ứng yêu cầu lý thuyết gắn liền với thực hành, nâng cao chất lượng đào tạo, nâng cao tay nghề cho đội ngũ kỹ thuật viên ngành điện tử - viễn thông, góp phần vào công cuộc công nghiệp hoá, hiện đại hoá Thủ đô và đất nước, giáo trình Thực hành kỹ thuật số đã ra đời để thoả mãn một phần của yêu cầu đó. Nội dung của giáo trình được tổ chức thành các bài học, gồm có:

- Bài 1: Khảo sát các cổng logic cơ bản AND, OR, NAND, NOR, NOT.
- Bài 2: Lắp mạch bằng các cổng NOT, AND, OR cơ bản.
- Bài 3: Lắp mạch bằng các cổng NAND và NOR cơ bản.
- Bài 4: Lắp các mạch bằng cổng XOR.
- Bài 5: Lắp các mạch mã hoá và giải mã.
- Bài 6: Lắp các mạch dồn kênh và phân kênh.
- Bài 7: Lắp các mạch Flip - Flop.
- Bài 8: Lắp các bộ đếm tiến, lùi hoạt động không đồng bộ.
- Bài 9: Lắp các bộ đếm thập phân hiển thị kết quả đếm bằng đèn 7 thanh.
- Bài 10: Lắp các bộ ghi dịch, nạp thông tin vào nối tiếp và nạp thông tin song song.
- Bài 11: Khảo sát nguyên lý làm việc của các bộ chuyển đổi A/D và D/A.

Trong quá trình biên soạn, chúng tôi đã nhận được rất nhiều sự quan tâm giúp đỡ của các đồng nghiệp cũng như những ý kiến đóng góp hết sức quý báu của các chuyên gia. Nhân dịp này, chúng tôi xin chân thành cảm ơn TS. Nguyễn Văn Thuấn công tác tại Học viện Kỹ thuật quân sự; ThS. Dương Văn Phương công tác tại trường Đại học Bách khoa Hà Nội cùng tất cả các quý vị đã giúp đỡ chúng tôi hoàn thành cuốn giáo trình Thực hành kỹ thuật số này.

Mặc dù đã rất cố gắng nhưng do trình độ và thời gian có hạn, chắc chắn rằng cuốn giáo trình này sẽ khó tránh khỏi những thiếu sót. Rất mong nhận được sự đóng góp ý kiến từ các chuyên gia và độc giả để giáo trình ngày càng được hoàn thiện hơn.

TÁC GIẢ

MỘT SỐ VẤN ĐỀ KHI SỬ DỤNG CÁC MẠCH TÍCH HỢP SỐ (Digital integrated circuits)

Các mạch tích hợp số là một phần mạch điện được chế tạo sẵn trong một vỏ, làm việc với hai mức điện áp, một mức gần với 0V hoặc đất (thấp hoặc ký hiệu là L) và mức kia gần với điện áp cung cấp cho mạch (cao hoặc ký hiệu là H). Các mạch tích hợp số có thể xử lý các bit nhị phân riêng lẻ hoặc các từ nhiều bit. Một từ 4 bit gọi là một nibble và một từ 8 bit gọi là một byte. Một lớp các mạch tích hợp số quan trọng là các cổng logic cơ bản.

I. MẠCH TÍCH HỢP LOẠI TTL/LS (TTL/LS INTEGRATED CIRCUITS)

Mạch tích hợp loại TTL (Transistor - Transistor Logic) được chế tạo tốt nhất và rất phong phú. Loại LS (Low - power Schottky) tương đương về chức năng nhưng có vận tốc nhanh hơn và tiêu thụ ít năng lượng hơn 80% so với loại TTL. Các vi mạch TTL/LS đòi hỏi một điện áp cung cấp được điều chỉnh trong khoảng 4,75V - 5,25V.

1. Các yêu cầu đối với việc sử dụng vi mạch loại TTL/LS

- 1.1. Điện áp cung cấp Vcc không được vượt quá 5,25V.
- 1.2. Các đầu tín hiệu vào không được vượt quá Vcc và không nên thấp hơn đất (GND).
- 1.3. Các đầu vào không sử dụng của mạch tích hợp loại TTL/LS được xem như ở trạng thái cao. Nếu một đầu vào được giả thiết là cố định ở mức cao thì hãy nối nó vào Vcc.
- 1.4. Nếu một đầu vào được giả thiết là cố định ở mức thấp thì hãy nối nó với đất (GND).
- 1.5. Hãy nối các đầu vào không sử dụng của các cổng AND, cổng NAND và cổng OR với một đầu vào được sử dụng của cùng chip.

1.6. Đặt các đầu ra của cổng không sử dụng ở mức cao để tiết kiệm dòng.

1.7. Dùng ít nhất một tụ khử ghép ($0,01\ \mu\text{F}$ - $0,1\mu\text{F}$) đối với mỗi nhóm từ 5 đến 10 khối cổng (gate packages), mỗi nhóm từ 2 đến 5 bộ đếm và thanh ghi hoặc đối với một mạch một xung (one shot). Các tụ khử ghép sẽ trung hoà các xung đỉnh nhọn của nguồn cung cấp khi các đầu ra của vi mạch TTL/LS thay đổi trạng thái. Những tụ này được nối từ Vcc đến đất (GND) và càng đặt gần vi mạch càng tốt.

1.8. Tránh các dây dẫn dài trong mạch.

1.9. Nếu nguồn cung cấp không nằm trên bảng mạch thì hãy nối một tụ điện từ $1\mu\text{F}$ đến $10\mu\text{F}$ ở đầu ra của nguồn tại vị trí đưa vào bảng mạch.

2. Ghép nối vi mạch loại TTL và LS

Khi ghép nối các vi mạch loại TTL và LS, cần lưu ý:

2.1. Một đầu ra TTL có thể điều khiển đến 10 đầu vào TTL hoặc 20 đầu vào LS.

2.2. Một đầu ra LS có thể điều khiển đến 5 đầu vào TTL hoặc 10 đầu vào LS.

3. Các bước kiểm tra cần thiết khi sử dụng vi mạch loại TTL/LS

3.1. Tất cả các đầu vào được nối vào những đâu?

3.2. Tất cả các chân của vi mạch đã cắm chặt vào bảng mạch hoặc đế cắm hay chưa?

3.3. Mạch của bạn đã tuân thủ đúng tất cả các yêu cầu khi sử dụng vi mạch loại TTL/LS hay chưa?

3.4. Bạn có quên mối nối nào hay không?

3.5. Bạn đã dùng đủ các tụ khử ghép chưa? Những đầu ra của chúng có bị ngắn mạch hay không?

3.6. Vcc của mỗi chip đã ở trong dải điện áp cho phép chưa?

II. MẠCH TÍCH HỢP LOẠI CMOS (CMOS INTERGATED CIRCUITS)

Các mạch tích hợp loại CMOS (Complementary Metal - Oxide - Semiconductor) có thể có nhiều chức năng trên một chip hơn là các vi mạch TTL/LS và rất dễ sử dụng. Chúng tiêu thụ rất ít năng lượng và làm việc với điện áp trong khoảng từ 3V đến + 15V.

1. Các họ CMOS

Các họ vi mạch loại CMOS được sử dụng phổ biến hiện nay gồm có 4000, 74C00, 74HC00 và 74HCT00. Các vi mạch họ 4000 không có vị trí chân giống với các vi mạch TTL có cùng chức năng. Còn các vi mạch họ 74C00, 74HC00 và 74HCT00 thì lại có vị trí chân giống hệt các vi mạch TTL có cùng chức năng.

Họ 74C00 tiêu thụ ít năng lượng hơn so với các vi mạch tiêu chuẩn 7400. Nó có thể thay thế trực tiếp các vi mạch họ 74LS00 sử dụng nguồn +5V, trong trường hợp này các vi mạch 74C00 có thể điều khiển hai tải thuộc họ 74LS00.

Họ 74HC00 (High Speed CMOS) và 74GCT00 (High Speed CMOS, TTL compatible) được phát triển trên cơ sở họ 74C00 nhưng làm việc với tốc độ nhanh hơn (tương đương với họ 74LS00) và tiêu thụ rất ít năng lượng (ít hơn so với họ 74LS00). Cũng như họ 74C00, các họ 74HC00 và 74HCT00 hoàn toàn tương thích với các vi mạch họ 7400 khi làm việc với nguồn cung cấp +5V.

2. Các yêu cầu khi sử dụng vi mạch loại CMOS

2.1. Điện áp đầu vào không nên vượt quá V_{DD} . (Ngoại trừ hai vi mạch 4049 và 4050).

2.2. Nếu có thể hãy tránh các tín hiệu vào tăng hoặc giảm chậm bởi vì chúng có thể gây ra tiêu tốn thêm năng lượng. Tốt nhất là có thời gian reset lớn hơn 15 μF .

2.3. Tất cả các đầu vào không sử dụng cần phải nối với V_{DD} hoặc đất (GND), nếu không sẽ xảy ra sự rối loạn mạch và dòng tiêu thụ sẽ lớn hơn.

2.4. Không bao giờ nối một tín hiệu đầu vào với một mạch dùng vi mạch CMOS khi ngắt nguồn cung cấp.

3. Chú ý quan trọng khi thao tác với vi mạch CMOS

Các vi mạch CMOS được tạo thành từ các transistor PMOS và NMOS. MOS có nghĩa là chất bán dẫn - Oxit - Kim loại (Metal Oxide Semiconductor).

Một transistor PMOS cũng tương tự như transistor NMOS, nhưng ở đây vùng p thay cho vùng n. Lớp SiO_2 là một lớp màng rất mỏng phân chia và cách điện giữa cổng kim loại và lớp nền silic. Lớp màng này rất mỏng và do đó dễ bị kích thích bởi tĩnh điện. Vì thế luôn luôn lưu ý để phòng sự kích thích này bằng cách:

3.1. Không bao giờ cất các vi mạch CMOS ở trong những vật chứa đựng không có tính dẫn điện như khay, túi, bọt... bằng chất dẻo.

3.2. Hãy đặt các chân của vi mạch CMOS quay xuống dưới ở trên các tấm hoặc khay nhôm khi chúng không nằm trong mạch hay được cất giữ trong bột dẫn điện.

3.3. Hãy sử dụng mỏ hàn dùng ắc quy để hàn các vi mạch CMOS. Không nên dùng mỏ hàn điện xoay chiều.

4. Các bước kiểm tra cần thiết khi sử dụng vi mạch loại CMOS

4.1. Tất cả đầu vào nối vào đâu?

4.2. Tất cả các chân vi mạch đã cắm vào bảng mạch hoặc đế cắm chưa?

4.3. Vi mạch có bị nóng không? Nếu có, hãy xem lại một lần nữa để khẳng định rằng đầu ra không bị quá tải.

4.4. Các vi mạch có tuân thủ những yêu cầu khi sử dụng đã nêu ở trên hay chưa?

4.5. Bạn có quên chỗ nối nào hay không?

Chú ý: Trong phạm vi của Giáo trình môn học **Thực hành kỹ thuật số** này, các bài thực hành đều sử dụng các vi mạch số đã được xây dựng theo các modul. Các modul này gồm vi mạch chức năng, mạch điều khiển để *hiển thị* các mức tín hiệu đầu vào, đầu ra của vi mạch và nguồn cung cấp cho vi mạch. Ngoài ra ở mỗi modul còn có các vị trí để đo các mức tín hiệu ở đầu vào, ở đầu ra và mức nguồn cung cấp cho vi mạch.

Bài 1

KHẢO SÁT CÁC CỔNG LOGIC CƠ BẢN AND, OR, NAND, NOR, NOT

I. MỤC TIÊU

- Củng cố những kiến thức về các tính chất và định lý logic.
- Hiểu, kiểm tra đánh giá được chất lượng các cổng logic NOT, AND, NAND, OR và NOR một cách thuần thực.
- Rèn luyện được tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

1. Các công thức và định lý cơ bản

1.1. Các công thức quan hệ giữa các hằng số

- | | |
|-----------------------------------|-----------------------------------|
| - Công thức 1: $0.0 = 0$ | - Công thức 2: $1+1 = 1$ |
| - Công thức 3: $0.1 = 0$ | - Công thức 4: $1+0 = 1$ |
| - Công thức 5: $1.1 = 1$ | - Công thức 6: $0+0 = 0$ |
| - Công thức 7: $\overline{0} = 1$ | - Công thức 8: $\overline{1} = 0$ |

1.2. Các công thức quan hệ giữa biến số và hằng số

- | | |
|--------------------------------------|--|
| - Công thức 9: $A.1 = A$ | - Công thức 10: $A+0 = A$ |
| - Công thức 11: $A.0 = 0$ | - Công thức 12: $A+1 = 1$ |
| - Công thức 13: $A.\overline{A} = 0$ | - Công thức 14: $A + \overline{A} = 1$ |

1.3. Các luật và định lý

- Luật giao hoán:
 - Công thức 15: $A.B = B.A$
 - Công thức 16: $A+B = B+A$

- Luật kết hợp:

- Công thức 17: $(A.B).C = A.(B.C)$

- Công thức 18: $(A+B)+C = A+(B+C)$

- Luật phân phối:

- Công thức 19: $A.(B+C) = A.B + A.C$

- Công thức 20: $A+B.C = (A+B).(A+C)$

- Luật đồng nhất:

- Công thức 21: $A.A = A$

- Công thức 22: $A+A = A$

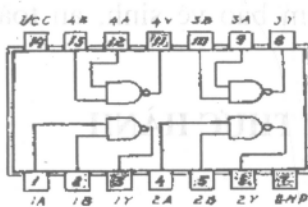
- Định lý De Morgan:

- Công thức 23: $\overline{A.B} = \overline{A} + \overline{B}$

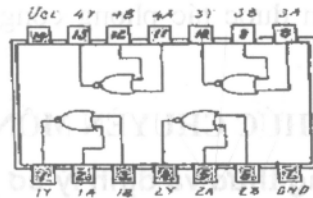
- Công thức 24: $\overline{A + B} = \overline{A}. \overline{B}$

- 1,0 là các giá trị logic.

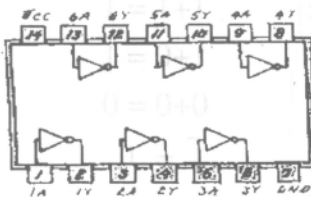
2. Giới thiệu một số vi mạch chứa cổng logic cơ bản



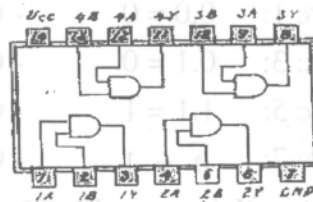
(a) 7400



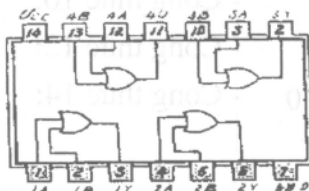
(b) 7402



(c) 7404

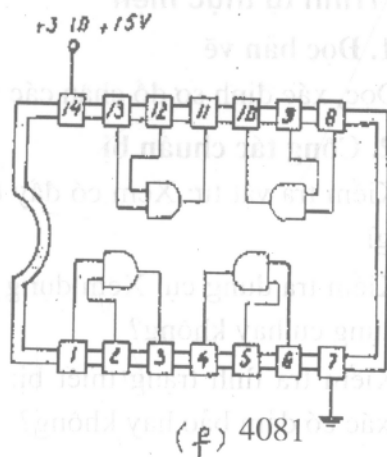
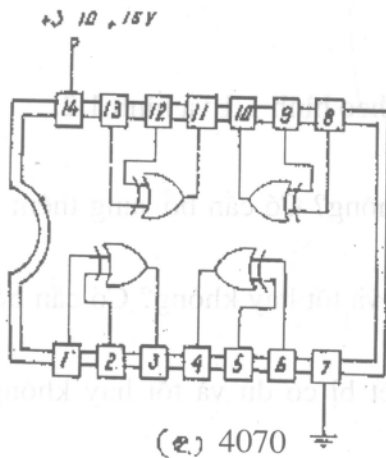
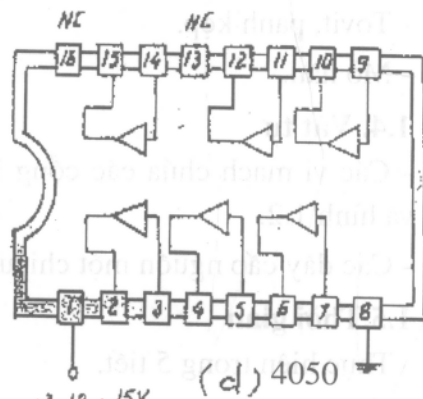
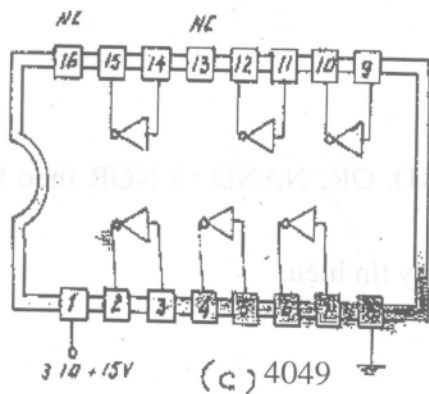
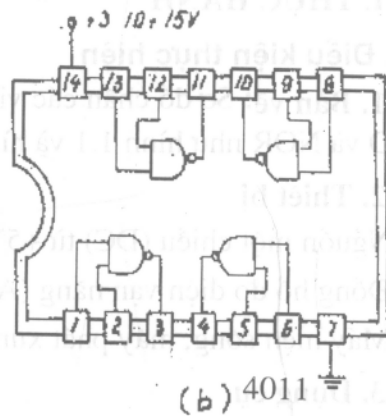
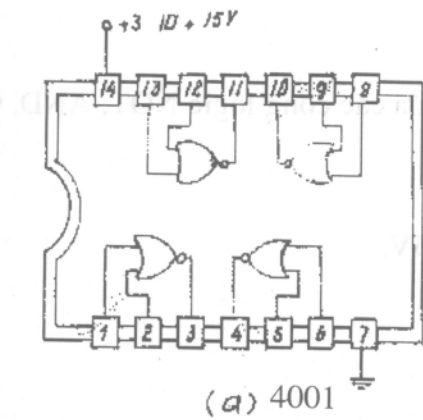


(d) 7408



(e) 7432

Hình 1.1: Một số vi mạch chứa cổng logic cơ bản họ TTL



Hình 1.2: Một số vi mạch chứa cổng logic cơ bản họ CMOS

III. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ chân các vi mạch chứa các cổng logic NOT, AND, OR, NAND và NOR như hình 1.1 và hình 1.2.

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng ($AV\Omega$).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kìm cắt, kìm uốn.
- Tơ vít, panh kẹp.
- Mỏ hàn.

1.4. Vật tư

- Các vi mạch chứa các cổng NOT, AND, OR, NAND và NOR theo hình 1.1 và hình 1.2.

- Các dây cấp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Đọc, xác định sơ đồ chân các vi mạch theo hình 1.1 và hình 1.2.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? Có cần bổ sung thêm những vật tư gì.

- Kiểm tra dụng cụ: Xem dụng cụ có đủ và tốt hay không? Có cần bổ sung thêm dụng cụ hay không?

- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không? Độ chính xác có đảm bảo hay không?

- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không?

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Kiểm tra nguyên lý hoạt động của cổng NOT:	- Máy hiện sóng, máy phát xung, AVΩ, nguồn DC, các dây tín hiệu và dây cấp nguồn DC.	- Đánh giá chính xác hoạt động của cổng logic.
2	Kiểm tra nguyên lý hoạt động của cổng AND:	- Như trên.	- Như trên.
3	Kiểm tra nguyên lý hoạt động của cổng OR:	- Như trên.	- Như trên.
4	Kiểm tra nguyên lý hoạt động của cổng NAND:	- Như trên.	- Như trên.
5	Kiểm tra nguyên lý hoạt động của cổng NOR:	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	Kiểm tra nguyên lý hoạt động của cổng NOT: - Cấp nguồn cho ví mạch chứa cổng NOT. - Cấp tín hiệu cho đầu vào cổng NOT. - Đo điện áp tại đầu ra cổng NOT.	- Cấp chính xác, đúng. - Cấp điện áp cho đầu vào 5v hoặc 0v (hoặc sử dụng máy phát xung). - Dùng đồng hồ vạn năng để đo hoặc dùng máy hiện sóng để quan sát. Đo chính xác.

	- Ghi lại kết quả thành bảng chân lý (nguyên lý hoạt động) của cổng NOT. - So sánh kết quả thu được với kết quả lý thuyết đã học (so sánh với bảng chân lý của cổng NOT).	- Ghi chính xác. - Đánh giá, kết luận đúng hay sai, tốt hay hỏng.
2	Kiểm tra nguyên lý hoạt động của cổng AND: Các bước thực hiện giống như cổng NOT.	- Như trên.
3	Kiểm tra nguyên lý hoạt động của cổng OR: Các bước thực hiện giống như cổng NOT.	- Như trên.
4	Kiểm tra nguyên lý hoạt động của cổng NAND: Các bước thực hiện giống như cổng NOT.	- Như trên.
5	Kiểm tra nguyên lý hoạt động của cổng NOR: Các bước thực hiện giống như cổng NOT.	- Như trên.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	Mạch không làm việc, các đầu ra đều không chính xác.	- Nguồn cung cấp quá yếu. - Dây cấp nguồn đứt.	- Kiểm tra kỹ nguồn trước khi cấp. - Kiểm tra dây nguồn trước khi sử dụng.
2	Mạch làm việc không ổn định (lúc đúng, lúc sai).	- Nguồn cung cấp không ổn định. - Dây nối tín hiệu tiếp xúc kém.	- Kiểm tra kỹ nguồn trước khi cấp. - Nối các dây cho tiếp xúc tốt.
3	Mạch làm việc không đúng bảng chân lý.	- Cổng logic đã bị hỏng.	- Kiểm tra các cổng logic trong điều kiện có thể.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Kiểm tra và đánh giá được nguyên lý hoạt động của cổng NOT.	
2	Kiểm tra và đánh giá được nguyên lý hoạt động của cổng AND.	
3	Kiểm tra và đánh giá được nguyên lý hoạt động của cổng OR.	
4	Kiểm tra và đánh giá được nguyên lý hoạt động của cổng NAND.	
5	Kiểm tra và đánh giá được nguyên lý hoạt động của cổng NOR.	

Bài 2

LẮP MẠCH BẰNG CÁC CỔNG NOT, AND VÀ OR CƠ BẢN

I. MỤC TIÊU

- Củng cố được những kiến thức về hàm số logic, phân tích được nguyên lý hoạt động của các mạch số logic có sử dụng các cổng logic NOT, AND, OR.

- Lắp ráp và hiệu chỉnh cho mạch hoạt động đúng nguyên lý theo các hàm đã cho trong thời gian 30 phút.

- Rèn luyện được tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

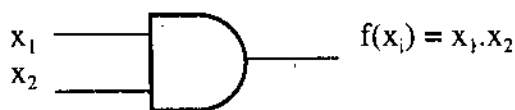
1. Hàm AND (hàm nhân logic)

- Hàm số:

Hàm gồm tối thiểu 2 biến vào được ký hiệu là x_1 và x_2 (có thể có nhiều hơn hai biến).

$$F(x_i) = x_1 \cdot x_2$$

- Cổng logic AND (ký hiệu):



Hình 2.1: Ký hiệu cổng logic AND

- Bảng nguyên lý hoạt động (Bảng chân lý):

Biến và hàm trong đại số logic chỉ nhận hai giá trị là 0 và 1. Vì vậy với hàm AND ta có giá trị hàm theo giá trị biến như sau:

Bảng 2.1: Bảng nguyên lý hoạt động cổng logic AND.

Các biến đầu vào		Hàm đầu ra
X_1	X_2	Y
0	0	0
0	1	0
1	0	0
1	1	1

Như vậy hàm AND chỉ có giá trị bằng 1 khi tất cả các biến của hàm có giá trị bằng 1.

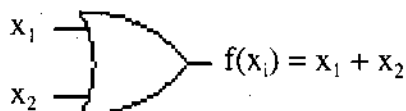
2. Hàm OR (hàm cộng logic)

- Hàm số:

Hàm gồm tối thiểu hai biến đầu vào được ký hiệu là x_1 và x_2 (có thể có nhiều biến). Mối quan hệ giữa hàm và biến được biểu diễn như sau:

$$f(x_1) = x_1 + x_2$$

- Cổng logic OR (ký hiệu):



Hình 2.2: Ký hiệu cổng logic OR

- Bảng nguyên lý hoạt động (Bảng chân lý):

Bảng 2.2: Bảng nguyên lý hoạt động của cổng logic OR.

Các biến đầu vào		Hàm đầu ra
X_1	X_2	Y
0	0	0
0	1	1
1	0	1
1	1	1

Hàm OR chỉ có giá trị bằng 0 khi tất cả các biến vào đều bằng 0.

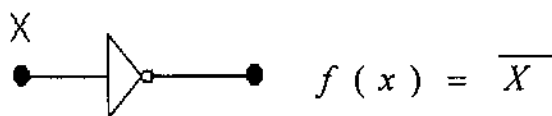
3. Hàm NOT (hàm đảo logic)

- Hàm số:

Hàm chỉ có một biến vào. Mối quan hệ giữa hàm và biến được biểu diễn như sau:

$$f(x) = \overline{X}$$

- Cổng logic NOT:



Hình 2.3: Ký hiệu cổng logic NOT

- Bảng nguyên lý hoạt động (Bảng chân lý):

Bảng 2.3: Bảng nguyên lý hoạt động của hàm logic NOT.

Các biến đầu vào	Hàm đầu ra
X_1	Y
0	1
1	0

Ngoài ba hàm logic cơ bản trên còn một số các hàm khác sẽ được trình bày ở các bài sau.

III. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ chân các vi mạch chứa các cổng logic NOT, AND và OR như hình 1.1 và hình 1.2.

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng (AVΩ).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kim cắt, kìm uốn.
- Tơ vít, panh kẹp.
- Mỏ hàn.

1.4. Vật tư

- Các vi mạch chứa các cổng NOT, AND và OR.
- Thiếc, nhựa thông.
- Các dây cấp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Đọc, xác định sơ đồ chân vi mạch theo hình 1.1 và hình 1.2.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? Có cần bổ sung thêm những vật tư gì?

- Kiểm tra dụng cụ: Xem dụng cụ có đủ và tốt hay không? Có cần bổ sung thêm dụng cụ hay không?

- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không? Độ chính xác có đảm bảo hay không?

- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không?

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Lắp mạch thực hiện hàm số: $F(a,b,c) = (\overline{a.b} + \overline{c}).(a + \overline{b})$	- Máy hiện sóng, máy phát xung, AVΩ, nguồn DC, các dây tín hiệu và dây cấp nguồn DC.	- Lắp mạch chính xác. - Mạch hoạt động có độ chính xác và ổn định cao. - Đảm bảo kỹ, mỹ thuật.
2	Lắp mạch thực hiện hàm số: $F(a,b,c) = (\overline{a.b.c}) + (\overline{c + d})$	- Như trên.	- Như trên.
3	Lắp mạch thực hiện hàm số: $F(a,b,c) = (\overline{a.b + c.d})$	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	Lắp mạch thực hiện hàm số: $F(a,b,c) = (\overline{a.b} + \overline{c}).(a + \overline{b})$ - Rút gọn và chuyển các hàm số trên về về các phép toán NOT, AND và OR (nếu hàm số chưa tối giản). - Vẽ sơ đồ logic của hàm đã rút gọn.	- Sử dụng các công thức và định lý của đại số logic. Hàm đạt dạng tối thiểu nhất (tối giản). - Vẽ mạch bằng các cổng NOT, AND, OR. Vẽ chính xác.

	- Lập bảng chân lý của hàm số đã rút gọn. - Vẽ sơ đồ lắp ráp. - Dùng vi mạch logic lắp mạch như sơ đồ lắp ráp. - Kiểm tra mạch lắp ráp lần cuối. - Cấp nguồn cho mạch hoạt động và cho tín hiệu vào đầu vào, đo và quan sát dạng tín hiệu đầu ra. - So sánh và đánh giá kết quả với bảng chân lý đã lập.	- Liệt kê các giá trị đầu vào, tìm các giá trị đầu ra tương ứng, có thể lập các giá trị của các điểm trung gian. Lập chính xác. - Dùng sơ đồ chân vi mạch để vẽ. Vẽ chính xác. - Lắp chính xác. - Đảm bảo chính xác. - Cấp nguồn chính xác, dùng nguồn điện áp hoặc máy phát xung cấp tín hiệu vào đầu vào, dùng đồng hồ vạn năng hoặc máy hiện sóng đo và quan sát tín hiệu đầu ra. - Phải giống như bảng chân lý đã lập.
2	Lắp mạch thực hiện hàm số: $F(a,b,c) = (\overline{a.b.c}) + (c + d)$	- Như trên.
3	Lắp mạch thực hiện hàm số: $F(a,b,c) = (\overline{a.b + c.d})$	- Như trên.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	Mạch không làm việc, các đầu ra đo đều không chính xác.	- Nguồn cung cấp quá yếu. - Dây cấp nguồn đứt. - Modul bị hỏng.	- Kiểm tra kỹ nguồn trước khi cấp cho mạch. - Kiểm tra dây nguồn trước khi sử dụng. - Kiểm tra kỹ modul trong điều kiện có thể.
2	Mạch làm việc không ổn định (lúc đúng, lúc sai).	- Nguồn cung cấp không ổn định. - Dây nối tín hiệu tiếp xúc kém.	- Cấp nguồn ổn định và đúng mức. - Nối dây cho tiếp xúc tốt.
3	Mạch làm việc không đúng bảng chân lý.	- Vẽ sơ đồ sai. - Lắp ráp sai.	- Kiểm tra kỹ lại sơ đồ sau khi vẽ. - Lắp ráp lại đúng theo sơ đồ lắp ráp.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Thực hiện công việc đối với hàm số: $F(a,b,c) = (\overline{a.b} + \overline{c}).(a + \overline{b})$ - Rút gọn được hàm số theo hàm NOT, AND và OR. - Vẽ được sơ đồ logic. - Lập được bảng nguyên lý. - Vẽ được sơ đồ lắp ráp.	

	- Lắp được mạch. - Kiểm tra và đánh giá được mạch.	
2	Thực hiện công việc đối với hàm số: $F(a,b,c) = (\overline{a.b.c}) + (\overline{c+d})$ - Rút gọn được hàm số theo hàm NOT, AND và OR. - Vẽ được sơ đồ logic. - Lắp được bảng nguyên lý. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	
3	Thực hiện công việc đối với hàm số: $F(a,b,c) = (\overline{a.b + c.d})$ - Rút gọn được hàm số theo hàm NOT, AND và OR. - Vẽ được sơ đồ logic. - Lắp được bảng nguyên lý. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	

Bài 3

LẮP MẠCH BẰNG CÁC CỔNG NAND VÀ NOR CƠ BẢN

I. MỤC TIÊU

- Củng cố được kiến thức về hàm số logic, phân tích được nguyên lý hoạt động của các mạch logic có sử dụng các cổng logic NAND, NOR.
- Lắp ráp và hiệu chỉnh cho mạch hoạt động đúng nguyên lý theo các hàm đã cho trong thời gian 30 phút.
- Rèn luyện được tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

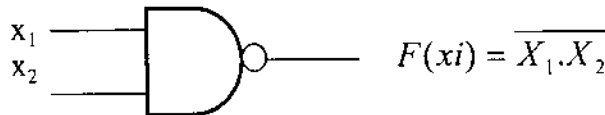
1. Hàm NAND (hàm nhân logic đảo)

- Hàm số:

Hàm gồm tối thiểu 2 biến vào được ký hiệu là x_1 và x_2 (có thể có nhiều hơn hai biến).

$$F(x_i) = \overline{X_1.X_2}$$

- Cổng logic NAND (ký hiệu):



Hình 3.1: Ký hiệu cổng logic NAND

- Bảng nguyên lý hoạt động (Bảng chân lý):

Biến và hàm trong đại số logic chỉ nhận hai giá trị là 0 và 1. Vì vậy với hàm NAND, ta có giá trị hàm theo giá trị biến như sau:

Bảng 3.1: Bảng nguyên lý hoạt động của cổng logic NAND.

Các biến đầu vào		Hàm đầu ra
X_1	X_2	Y
0	0	1
0	1	1
1	0	1
1	1	0

Như vậy, hàm NAND chỉ có giá trị bằng 0 khi tất cả các biến của hàm có giá trị bằng 1.

2. Hàm NOR (hàm cộng logic đảo)

- Hàm số:

Hàm gồm tối thiểu hai biến đầu vào được ký hiệu là x_1 và x_2 (có thể có nhiều biến). Mối quan hệ giữa hàm và biến được biểu diễn như sau:

$$F(x_i) = \overline{X_1 + X_2}$$

- Cổng logic OR (Ký hiệu):



Hình 3.2: Ký hiệu cổng logic NOR

- Bảng nguyên lý hoạt động (Bảng chân lý):

Bảng 3.2: Bảng nguyên lý hoạt động của cổng logic NOR.

Các biến đầu vào		Hàm đầu ra
X_1	X_2	Y
0	0	1
0	1	0
1	0	0
1	1	0

Hàm OR chỉ có giá trị bằng 1 khi tất cả các biến vào đều bằng 0.

III. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ chân các vi mạch chứa các cổng logic NAND và NOR theo hình 1.1 và hình 1.2.

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng (AVΩ).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kim cắt, kìm uốn.
- Tovit, panh kẹp.
- Mỏ hàn.

1.4. Vật tư

- Các vi mạch chứa các cổng NAND và NOR như ở hình 1.1 và 1.2.
- Thiếc, nhựa thông.
- Các dây cấp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Đọc, xác định sơ đồ chân vi mạch theo hình 1.1 và hình 1.2.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? Có cần bổ sung thêm những vật tư gì?
- Kiểm tra dụng cụ: Xem thiết bị có đủ và tốt hay không? Có cần bổ sung thêm dụng cụ hay không?
- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không? Độ chính xác có đảm bảo hay không?
- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không?

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Lắp mạch thực hiện hàm số: $F(a,b,c) = a + b + c$	- Máy hiện sóng, máy phát xung, AVΩ (đồng hồ vạn năng), nguồn DC, các dây tín hiệu và dây cấp nguồn DC.	- Lắp mạch chính xác. - Mạch hoạt động có độ chính xác và ổn định cao. - Đảm bảo kỹ, mỹ thuật.
2	Lắp mạch thực hiện hàm số: $F(a,b,c) = a + b + \bar{c}$	- Như trên.	- Như trên.
3	Lắp mạch thực hiện hàm số: $F(a,b,c,d) = a + b + \overline{(c + d)}$	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	<i>Lắp mạch thực hiện hàm số:</i> $F(a,b,c) = a + b + c$ - Rút gọn và chuyển hàm số trên về các phép toán NAND và NOR. - Vẽ sơ đồ logic của hàm đã rút gọn. - Lập bảng nguyên lý hoạt động của hàm số đã cho. - Vẽ sơ đồ lắp ráp. - Dùng vi mạch logic lắp mạch như sơ đồ lắp ráp. - Kiểm tra mạch lắp ráp lần cuối. - Cấp nguồn cho mạch hoạt động, cho tín hiệu vào đầu vào, đo và quan sát dạng tín hiệu đầu ra. - So sánh và đánh giá kết quả với bảng nguyên lý đã lập.	- Sử dụng các công thức và định lý của đại số logic. Hàm đạt dạng tối thiểu nhất. - Vẽ mạch bằng các hàm NAND, NOR. Vẽ chính xác. - Liệt kê các giá trị đầu vào, tìm các giá trị đầu ra tương ứng, có thể lập các giá trị của các điểm trung gian. Lập chính xác. - Dùng sơ đồ chân vi mạch để vẽ. Vẽ chính xác. - Lắp chính xác. - Đảm bảo chính xác. - Cấp nguồn chính xác, cấp điện áp hoặc dùng máy phát xung cho tín hiệu vào đầu vào, dùng đồng hồ vạn năng hoặc máy hiện sóng để đo và quan sát tín hiệu đầu ra. - Phải giống như bảng nguyên lý đã lập được.

2	Lắp mạch thực hiện hàm số: $F(a,b,c) = a + b + \bar{c}$ Trình tự công việc như trên.	- Như trên.
3	Lắp mạch thực hiện hàm số: $F(a,b,c,d) = a + b + \overline{(c + d)}$ Trình tự công việc như trên.	- Như trên.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	Mạch không làm việc, các đầu ra đều không có tín hiệu.	- Nguồn cung cấp quá yếu. - Dây cấp nguồn đứt. - Vi mạch bị hỏng.	- Cấp đủ mức nguồn. - Kiểm tra kỹ dây nguồn. - Kiểm tra kỹ vi mạch trong điều kiện có thể.
2	Mạch làm việc không ổn định (lúc đúng, lúc sai).	- Nguồn cung cấp không ổn định. - Dây nối tín hiệu tiếp xúc kém.	- Cấp nguồn ổn định và đúng mức. - Nối dây cho tiếp xúc tốt.
3	Mạch làm việc không đúng bảng nguyên lý.	- Vẽ sơ đồ sai. - Lắp ráp sai.	- Kiểm tra kỹ bản vẽ sơ đồ. - Lắp ráp đúng theo sơ đồ.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Thực hiện công việc đối với hàm số: $F(a,b,c) = a + b + c$ - Rút gọn được hàm số theo hàm logic NAND và NOR. - Vẽ được sơ đồ logic. - Lập được bảng nguyên lý. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	
2	Thực hiện công việc đối với hàm số: $F(a,b,c) = a + b + \bar{c}$ - Rút gọn được hàm số theo hàm logic NAND và NOR. - Vẽ được sơ đồ logic. - Lập được bảng nguyên lý. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	
3	Thực hiện công việc đối với hàm số: $F(a,b,c,d) = a + b + \overline{(c + d)}$ - Rút gọn được hàm số theo hàm logic NAND và NOR. - Vẽ được sơ đồ logic. - Lập được bảng nguyên lý. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	

Bài 4

LẮP CÁC MẠCH BẰNG CỔNG XOR

I. MỤC TIÊU

- Củng cố được những kiến thức về hàm số logic, phân tích được nguyên lý hoạt động của các mạch logic có sử dụng các cổng logic XOR.

- Lắp ráp và hiệu chỉnh cho mạch hoạt động đúng nguyên lý trong thời gian 30 phút.

- Rèn luyện được tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

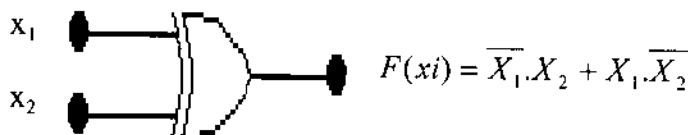
1. Hàm XOR (hàm cộng loại trừ hay hàm khác dấu)

- Hàm số:

Hàm gồm tối thiểu 2 biến vào được ký hiệu là x_1 và x_2 .

$$F(x_i) = \overline{X_1}.X_2 + X_1.\overline{X_2}$$

- Cổng logic XOR (ký hiệu):



Hình 4.1: Ký hiệu cổng logic XOR

- Bảng nguyên lý hoạt động (Bảng chân lý):

Biến và hàm trong đại số logic chỉ nhận hai giá trị là 0 và 1. Vì vậy với hàm XOR, ta có giá trị hàm theo giá trị biến như sau:

Bảng 4.1: Bảng nguyên lý hoạt động của cổng logic XOR.

Các biến đầu vào		Hàm đầu ra
X_1	X_2	Y
0	0	0
0	1	1
1	0	1
1	1	0

Như vậy, hàm XOR có giá trị bằng 1 khi tất cả các biến của hàm có giá trị khác nhau.

2. Bảng nguyên lý bộ bán cộng 1 bit

Bảng 4.2: Bảng nguyên lý hoạt động của mạch bán cộng 1 bit.

TT	Đầu vào		Đầu ra	
	A	B	S	C
1	0	0	0	0
2	0	1	1	0
3	1	0	1	0
4	1	1	0	1

Trong đó:

A, B là các biến đầu vào.

S là tổng đầu ra bộ bán cộng.

C là đầu ra bit nhớ.

3. Bảng nguyên lý bộ bán trừ 1 bit

Bảng 4.3: Bảng nguyên lý hoạt động của mạch bán trừ 1 bit

TT	Đầu vào		Đầu ra	
	A	B	H	N
1	0	0	0	0
2	0	1	1	1
3	1	0	1	0
4	1	1	0	0

Trong đó:

A, B là các biến đầu vào.

H là hiệu đầu ra bộ bán trừ.

N là đầu ra bit nhớ.

4. Bảng nguyên lý bộ chuyển mã nhị phân 3 bit thành mã Gray 3 bit

Bảng 4.4: Bảng nguyên lý bộ chuyển mã nhị phân 3 bit thành mã Gray 3 bit.

TT	Đầu vào			Đầu ra		
	Mã nhị phân			Mã Gray		
	B ₂	B ₁	B ₀	G ₂	G ₁	G ₀
1	0	0	0	0	0	0
2	0	0	1	0	0	1
3	0	1	0	0	1	1
4	0	1	1	0	1	0

5	1	0	0	1	1	0
6	1	0	1	1	1	1
7	1	1	0	1	0	1
8	1	1	1	1	0	0

Trong đó:

- B_0, B_1, B_2 là các đầu vào mã nhị phân.
- G_0, G_1, G_2 là các đầu ra mã Gray.

III. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ chân các vi mạch chứa các cổng logic XOR, NOT, AND theo hình 1.1 và hình 1.2.

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng (AVΩ).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kìm cắt, kìm uốn.
- Tovit, panh kẹp.
- Mỏ hàn.

1.4. Vật tư

- Các vi mạch chứa các cổng XOR, AND, NOT như ở sơ đồ hình 1.1 và hình 1.2.

- Thiếc, nhựa thông.
- Các dây cấp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Đọc, xác định sơ đồ chân vi mạch như ở hình vẽ 1.1 và hình 1.2.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? Có cần bổ sung thêm những vật tư gì?

- Kiểm tra dụng cụ: Xem thiết bị có đủ và tốt hay không? Có cần bổ sung thêm dụng cụ hay không?

- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không? Độ chính xác có đảm bảo hay không?

- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không?

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Lắp mạch bán cộng 1 bit	- Máy hiện sóng, máy phát xung, đồng hồ vạn năng (AVΩ), nguồn DC, các dây tín hiệu và dây cấp nguồn DC.	- Lắp mạch chính xác. - Mạch hoạt động có độ chính xác và ổn định cao. - Đảm bảo kỹ, mỹ thuật.
2	Lắp mạch bán trừ 1 bit	- Như trên.	- Như trên.
3	Lắp mạch chuyển đổi mã nhị phân sang mã Gray	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	<i>Lắp mạch bán cộng 1 bit:</i> - Viết hàm số logic (S, C) đầu ra bộ bán cộng theo các biến đầu vào. - Rút gọn và chuyển hàm số trên về các phép toán XOR, AND, OR và NOT. - Vẽ sơ đồ logic của hàm đã rút gọn. - Vẽ sơ đồ lắp ráp. - Dùng vi mạch lắp mạch như sơ đồ lắp ráp. - Kiểm tra mạch lắp ráp lần cuối. - Cấp nguồn cho mạch hoạt động, cho tín hiệu vào đầu vào, đo và quan sát dạng tín hiệu đầu ra. - So sánh và đánh giá kết quả với bảng nguyên lý hoạt động đã có (bảng 4.2).	- Viết chính xác. - Sử dụng các công thức và định lý của đại số logic. Hàm đạt dạng tối thiểu nhất. - Vẽ chính xác. - Dùng sơ đồ chân vi mạch để vẽ. Vẽ chính xác. - Lắp chính xác. - Chính xác. - Cấp nguồn chính xác, cấp điện áp hoặc dùng máy phát xung đưa tín hiệu vào đầu vào, dùng đồng hồ vạn năng hoặc máy hiện sóng để đo và quan sát dạng tín hiệu đầu ra. - Phải giống như bảng nguyên lý hoạt động đã có.
2	<i>Lắp mạch bán trừ 1 bit:</i> Các bước thực hiện giống như lắp mạch bán cộng 1 bit.	- Như trên.
3	<i>Lắp mạch chuyển đổi mã nhị phân sang mã Gray:</i> Các bước thực hiện giống như lắp mạch bán cộng 1 bit.	- Như trên.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	Mạch không làm việc.	- Nguồn cung cấp quá yếu. - Dây cấp nguồn đứt. - Vi mạch bị hỏng.	- Kiểm tra nguồn trước khi cấp. - Kiểm tra dây nguồn trước khi sử dụng. - Kiểm tra kỹ vi mạch trong điều kiện có thể.
2	Mạch làm việc không ổn định (lúc đúng, lúc sai).	- Nguồn cung cấp không ổn định. - Dây nối tín hiệu tiếp xúc kém.	- Cấp nguồn ổn định và đúng mức. - Nối dây cho tiếp xúc tốt.
3	Mạch làm việc không đúng bảng nguyên lý.	- Vẽ sơ đồ sai. - Lắp ráp sai.	- Kiểm tra kỹ lại sơ đồ mạch sau khi vẽ. - Lắp ráp đúng theo sơ đồ lắp ráp.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Thực hiện công việc đối với bộ bán cộng 1 bit: - Viết được hàm số S, C. - Rút gọn được hàm số S, C theo hàm XOR, AND và OR và NOT.	

	- Vẽ được sơ đồ logic. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch (như bảng 4.2).	
2	<i>Thực hiện công việc đối với bộ bán trừ 1 bit:</i> - Viết được hàm số logic H, N. - Rút gọn được hàm số H, N theo hàm XOR, AND, OR và NOT. - Vẽ được sơ đồ logic. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch (như bảng 4.3).	
3	<i>Thực hiện công việc đối với mạch chuyển đổi mã nhị phân sang mã Gray:</i> - Viết được hàm logic G_0, G_1, G_2. - Rút gọn được hàm số G_0, G_1, G_2 theo hàm XOR, AND, OR và NOT. - Vẽ được sơ đồ logic. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch (như bảng 4.4).	

Bài 5

LẮP CÁC MẠCH MÃ HOÁ VÀ GIẢI MÃ

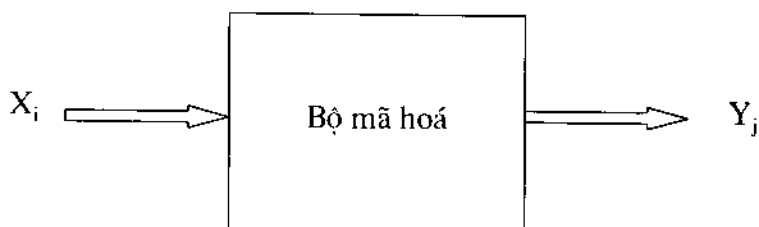
I. MỤC TIÊU

- Củng cố những kiến thức về các mạch mã hoá và giải mã, phân tích được nguyên lý hoạt động của các mạch mã hoá và giải mã đã có.
- Lắp ráp và hiệu chỉnh được mạch mã hoá và mạch giải mã trong thời gian 45 phút cho mỗi mạch.
- Rèn luyện tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

1. Bộ mã hoá

- Sơ đồ khối:



Trong đó:

X_i là các đầu vào cần mã hoá (đầu vào được chọn - thường đại diện cho các số thập phân). Giả sử có N đầu vào.

Y_j là các đầu ra mã hoá, bao gồm tập các số nhị phân. Giả sử có M đầu ra.

- Nguyên lý hoạt động:

Cứ mỗi khi một đầu vào bất kỳ trong X_i các đầu vào được chọn thì một bộ số nhị phân gồm M chữ số được tạo ra.

Ví dụ: Như khi bấm các con số từ 0 đến 9 trên máy tính thì mỗi số sẽ tạo ra một bộ số gồm các bit nhị phân khác nhau... các bộ số này cuối cùng được hiển thị lên màn hình thể.

- Quan hệ giữa đầu vào và đầu ra:

$$M \geq \log_2 N$$

Ví dụ: $N=4$ thì $M \geq 2$; $N=8$ thì $M \geq 3$...

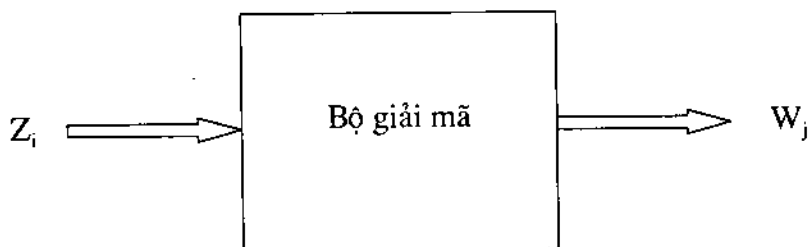
Ví dụ 1: Bảng nguyên lý của bộ mã hoá 4 đầu vào 2 đầu ra

Bảng 5.1: Bảng nguyên lý của bộ mã hoá 4 đầu vào 2 đầu ra.

TT	Đầu vào X_i	Đầu ra	
		Y_1	Y_2
1	X_0	0	0
2	X_1	0	1
3	X_2	1	0
4	X_3	1	1

2. Bộ giải mã

- Sơ đồ khối:



Trong đó:

Z_i là các đầu vào giải mã, giả sử có U đầu vào. Z_i là một bộ số nhị phân gồm có U chữ số.

W_j là các đầu ra giải mã riêng rẽ. Giả sử có V đầu ra.

Mỗi một bộ số nhị phân đầu vào thì chỉ có một đầu ra tương ứng.

- Quan hệ giữa đầu vào và đầu ra:

$$U \geq \log_2 V$$

Ví dụ 2: Bảng nguyên lý của bộ giải mã 2 đầu vào 4 đầu ra

Bảng 5.2: Bảng nguyên lý của bộ giải mã 2 đầu vào 4 đầu ra.

TT	Đầu vào		Đầu ra			
	Z_1	Z_0	W_0	W_1	W_2	W_3
1	0	0	1	0	0	0
2	0	1	0	1	0	0
3	1	0	0	0	1	0
4	1	1	0	0	0	1

II. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ chân các vi mạch chứa các cổng logic XOR, AND, OR,... như hình 1.2 và hình 1.2.

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng (AVΩ).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kìm cắt, kìm uốn.
- Tơ vít, panh kẹp.
- Mỏ hàn.

1.4. Vật tư

- Các vi mạch chứa các cổng XOR, AND, NOT... như ở hình 1.1 và hình 1.2.
- Thiếc, nhựa thông.
- Các dây cấp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Đọc, xác định sơ đồ chân vi mạch theo hình 1.1 và hình 1.2.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? có cần bổ sung thêm những vật tư gì.

- Kiểm tra dụng cụ: Xem dụng cụ có đủ và tốt hay không, có cần bổ sung thêm dụng cụ hay không?

- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không, độ chính xác có đảm bảo hay không?

- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không.

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Lắp mạch mã hoá 4 đầu vào 2 đầu ra (Có bảng nguyên lý ở ví dụ 1-Bảng 5.1)	- Máy hiện sóng, máy phát xung, đồng hồ vạn năng ($AV\Omega$), nguồn DC, các dây tín hiệu và dây cấp nguồn DC.	- Lắp mạch chính xác. - Mạch hoạt động có độ chính xác và ổn định cao. - Đảm bảo kỹ, mỹ thuật.
2	Lắp mạch giải mã 2 đầu vào 4 đầu ra (Có bảng nguyên lý ở ví dụ 2 - Bảng 5.2)	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	<i>Lắp mạch mã hoá 4 đầu vào 2 đầu ra:</i> -Viết các hàm số logic (Y) đầu ra bộ mã hoá theo các biến logic (X) đầu vào. - Rút gọn và chuyển các hàm số trên về về các phép toán XOR, AND, OR, NOT thông dụng. - Vẽ sơ đồ logic của hàm đã rút gọn.	- Viết chính xác. - Sử dụng các công thức và định lý của đại số logic. Hàm đạt dạng tối thiểu nhất. - Vẽ chính xác.
	- Vẽ sơ đồ lắp ráp. - Dùng vi mạch logic lắp mạch như sơ đồ lắp ráp. - Kiểm tra mạch lắp ráp lần cuối. - Cấp nguồn cho mạch, cho tín hiệu vào đầu vào, đo và quan sát dạng tín hiệu đầu ra. - So sánh và đánh giá kết quả với bảng nguyên lý hoạt động (bảng 5.1).	- Dùng sơ đồ chân vi mạch để vẽ. Vẽ chính xác. - Lắp chính xác. - Chính xác. - Cấp nguồn chính xác, cấp điện áp hoặc máy phát xung vào đầu vào, dùng đồng hồ vạn năng hoặc máy hiện sóng để đo và quan sát tín hiệu đầu ra. - Phải giống như bảng nguyên lý hoạt động.
2	<i>Lắp mạch giải mã 2 đầu vào 4 đầu ra:</i> Các bước giống như lắp mạch mã hoá.	- Như trên.

III. CÁC DẠNG SAI HỒNG VÀ BIỆN PHÁP PHÒNG NGỪA

TT	Hiện tượng	Nguyên nhân	Các cách phòng ngừa
1	Mạch không làm việc, các đầu ra không có tín hiệu.	- Nguồn cung cấp quá yếu. - Dây cấp nguồn đứt. - Vi mạch bị hỏng.	- Kiểm tra nguồn trước khi cấp cho mạch. - Kiểm tra dây nguồn trước khi sử dụng. - Kiểm tra kỹ vi mạch trong điều kiện có thể.
2	Mạch làm việc không ổn định (lúc đúng, lúc sai).	- Nguồn cung cấp không ổn định. - Dây nối tín hiệu tiếp xúc kém.	- Cấp nguồn ổn định và đúng mức. - Nối dây cho tiếp xúc tốt.
3	Mạch làm việc không đúng bảng chân lý.	- Vẽ sơ đồ sai. - Lắp ráp sai.	- Kiểm tra kỹ sơ đồ sau khi vẽ. - Lắp ráp đúng theo sơ đồ lắp ráp.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Thực hiện công việc đối với mạch mã hoá 4 đầu vào 2 đầu ra: - Viết được hàm logic Y_0, Y_1. - Rút gọn được hàm số theo tối giản nhất. - Vẽ được sơ đồ logic.	

	- Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch (Bảng 5.1).	
2	<i>Thực hiện công việc đối với lắp mạch giải mã 2 đầu vào 4 đầu ra:</i> - Viết được hàm số logic đầu ra W_0, W_1, W_2, W_3. - Rút gọn được hàm số tối giản nhất. - Vẽ được sơ đồ logic. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch (Bảng 5.2).	

Bài 6

LẮP MẠCH DỒN KÊNH VÀ PHÂN KÊNH

I. MỤC TIÊU

- Củng cố những kiến thức về các mạch dồn kênh và phân kênh, phân tích được nguyên lý hoạt động của các mạch dồn kênh và phân kênh đã có.

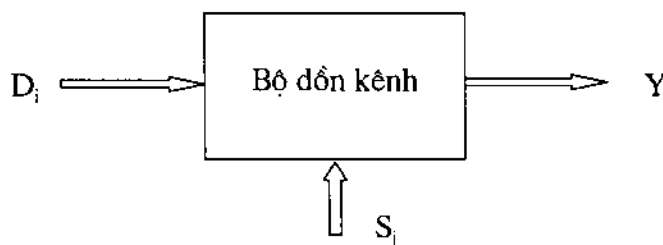
- Lắp ráp và hiệu chỉnh được mạch dồn kênh và mạch phân kênh 4 bit hoạt động đúng nguyên lý trong thời gian 45 phút cho mỗi mạch. Ghép nối được mạch dồn kênh với mạch phân kênh 4 bit, hoạt động chính xác trong thời gian 45 phút.

- Rèn luyện tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

1. Bộ dồn kênh (chọn kênh)

- Sơ đồ khối:



Trong đó:

D_i là các đầu vào bộ dồn kênh, giả sử gồm có N đầu vào.

Y là đầu ra bộ dồn kênh, gồm có một đầu ra duy nhất.

S_j là các đầu vào điều khiển chọn địa chỉ của bộ dồn kênh, giả sử có M đầu vào điều khiển.

- Quan hệ giữa M và N như sau:

$$M \geq \log_2 N$$

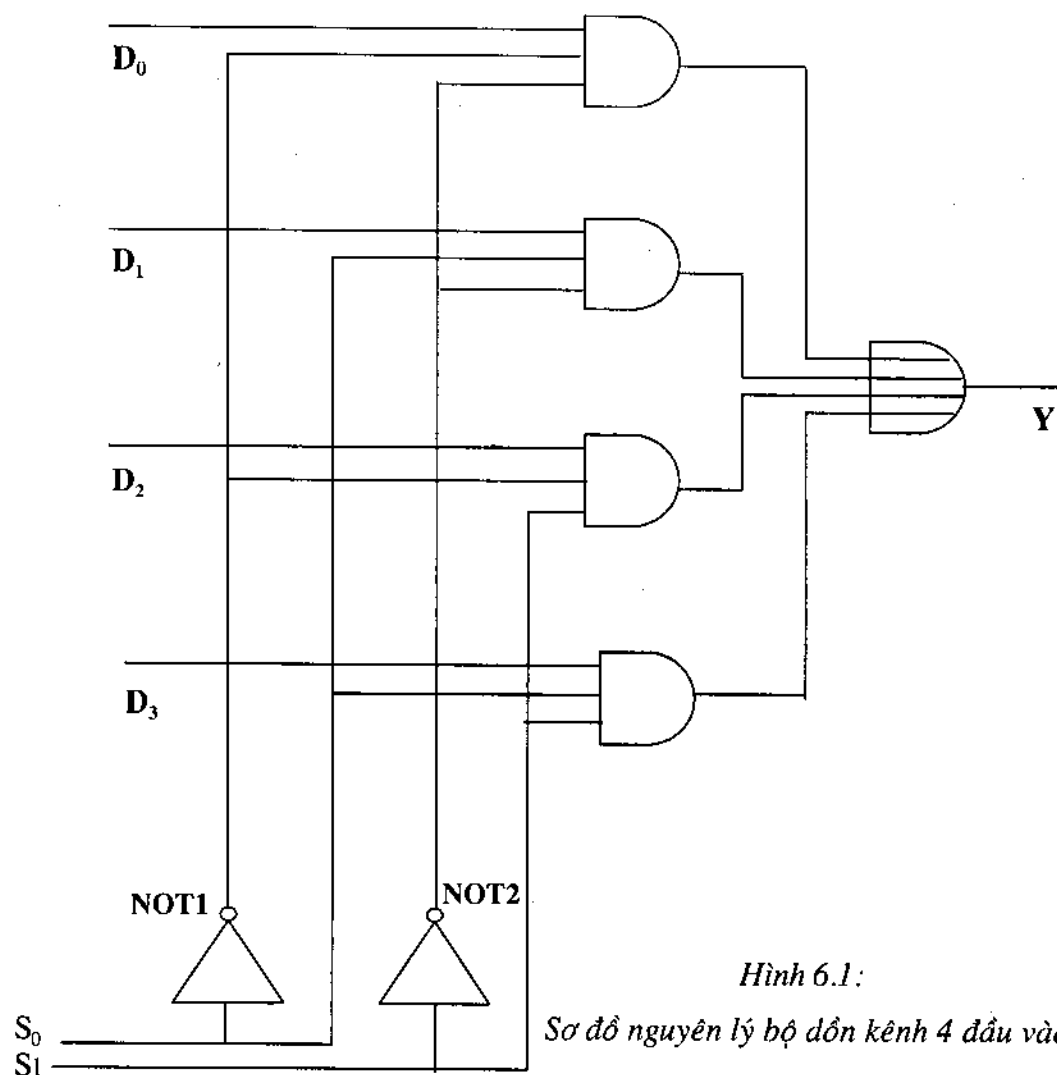
Ví dụ: N=4 thì M ≥ 2; N=8 thì M ≥ 3 ...

- Nguyên lý hoạt động:

Cứ mỗi khi một bộ số nhị phân S_j được chọn thì một đường dữ liệu bất kỳ trong D_i đưa dữ liệu được chọn ra đầu Y.

- Ứng dụng của các mạch dồn kênh thường được làm các bộ dồn dữ liệu trong truyền dẫn và tổng đài...

Ví dụ 1: Sơ đồ nguyên lý bộ dồn kênh 4 đầu vào

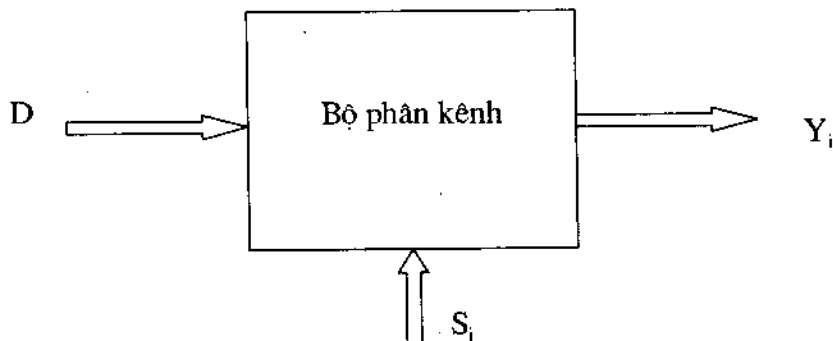


Hình 6.1:

Sơ đồ nguyên lý bộ dồn kênh 4 đầu vào

2. Bộ phân kênh (tách kênh)

- Sơ đồ khối:



Trong đó:

D là dữ liệu bộ phân kênh, có một đầu vào duy nhất.

Y_i là các đầu ra bộ phân kênh, gồm có nhiều đầu ra. Giả sử có N đầu ra.

S_j là các đầu vào điều khiển chọn địa chỉ của bộ phân kênh, giả sử có M đầu vào điều khiển.

- Quan hệ giữa M và N như sau:

$$M \geq \log_2 N$$

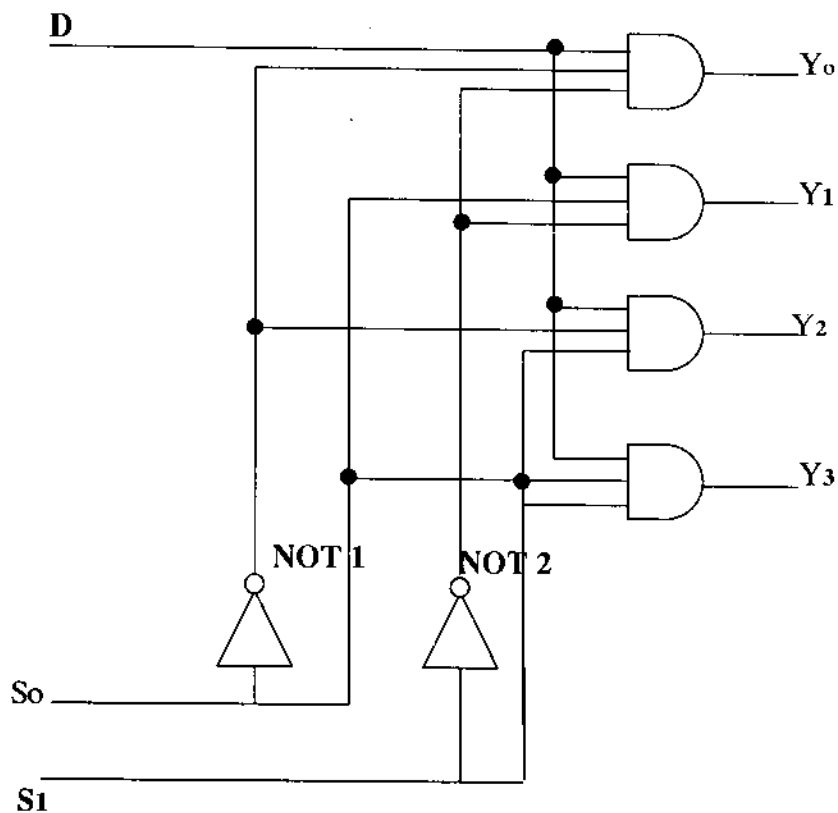
Ví dụ: N=4 thì $M \geq 2$; N=8 thì $M \geq 3$...

- Nguyên lý hoạt động:

Cứ mỗi khi một bộ số nhị phân S_j được chọn thì dữ liệu đầu vào D sẽ đưa ra một trong các đầu ra Y_i nào đó trong số N đầu ra.

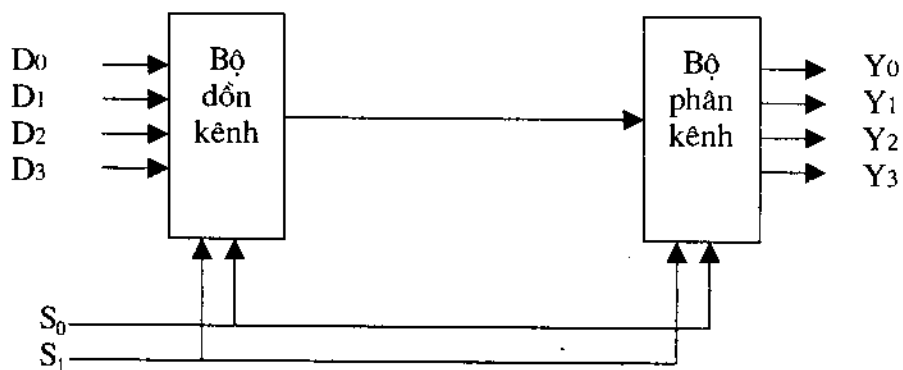
- Cũng giống như bộ dồn kênh, bộ phân kênh cũng thường được ứng dụng làm các bộ phân dữ liệu trong truyền dẫn và tổng đài...

Ví dụ 2: Sơ đồ nguyên lý bộ phân kênh 4 đầu ra



Hình 6.2: Sơ đồ nguyên lý bộ phân kênh 4 đầu ra

Ví dụ 3: Sơ đồ ghép nối bộ dồn kênh với bộ phân kênh ở ví dụ 1 và ví dụ 2



Hình 6.3: Sơ đồ ghép nối bộ dồn kênh 4 đầu vào với bộ phân kênh 4 đầu ra

III. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ chân các vi mạch chứa các cổng logic AND, OR, NOT... như ở các hình 1.1 và hình 1.2.

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng (AVΩ).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kim cắt, kìm uốn.
- Tơ vít, panh kẹp.
- Mỏ hàn.

1.4. Vật tư

- Các vi mạch chứa các cổng AND, OR, NOT... như trên hình 1.1 và hình 1.2.
- Thiếc, nhựa thông.
- Các dây cấp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Đọc, xác định sơ đồ chân vi mạch như hình 1.1 và hình 1.2.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? Có cần bổ sung thêm những vật tư gì?
- Kiểm tra dụng cụ: Xem dụng cụ có đủ và tốt hay không? Có cần bổ sung thêm dụng cụ hay không?
- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không? Độ chính xác có đảm bảo hay không?
- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không?

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Lắp mạch dồn kênh 4 đầu vào: (Có sơ đồ ở ví dụ 1 - Hình 6.1)	- Máy hiện sóng, máy phát xung, đồng hồ vạn năng (AVΩ), nguồn DC, các dây tín hiệu và dây cấp nguồn DC.	- Lắp mạch chính xác. - Mạch hoạt động có độ chính xác và ổn định cao. - Đảm bảo kỹ, mỹ thuật.
2	Lắp mạch phân kênh 4 đầu ra: (Có sơ đồ ở ví dụ 2 - Hình 6.2)	- Như trên.	- Như trên.
3	Lắp mạch ghép nối bộ dồn kênh 4 đầu vào với bộ phân kênh 4 đầu ra: (Có mạch ở ví dụ 3 - Hình 6.3)	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	Lắp mạch dồn kênh 4 đầu vào: - Lập bảng nguyên lý hoạt động của mạch dồn kênh 4 đầu vào (Hình 6.1). - Vẽ sơ đồ lắp ráp theo sơ đồ logic đã có. - Lắp mạch như sơ đồ lắp ráp. - Kiểm tra mạch lắp ráp lần cuối.	- Liệt kê các giá trị đầu vào, tìm các giá trị đầu ra tương ứng. Lập bảng chính xác. - Dùng sơ đồ chân vi mạch để vẽ. Vẽ chính xác. - Lắp chính xác. - Chính xác.

	- Cấp nguồn cho mạch, cho tín hiệu vào đầu vào, đo và quan sát dạng tín hiệu đầu ra.	- Cấp nguồn chính xác, cấp điện áp hoặc dùng máy phát xung cho tín hiệu vào đầu vào, dùng đồng hồ vạn năng hoặc máy hiện sóng đo và quan sát tín hiệu tại đầu ra.
	- So sánh và đánh giá kết quả với bảng nguyên lý hoạt động đã lập được.	- Phải giống như bảng nguyên lý hoạt động được lập.
2	<i>Lắp mạch phân kênh 4 đầu ra:</i> Giống các bước lắp mạch đơn kênh 4 đầu vào cho sơ đồ hình 6.2.	- Như trên.
3	<i>Lắp mạch ghép nối các mạch đơn kênh và phân kênh:</i> - Ghép nối hai mạch đơn kênh và phân kênh với nhau (hai mạch đã lắp ở trên) như sơ đồ khối ở ví dụ 3 - Hình 6.3. - Cấp nguồn cho mạch hoạt động. - Đánh giá, kiểm tra nguyên lý hoạt động của mạch theo hai bảng nguyên lý hoạt động đã lập.	- Ghép nối phải chính xác: Đầu ra bộ đơn kênh được nối với đầu vào bộ phân kênh, còn đầu vào điều khiển chọn địa chỉ được nối chung. - Cấp nguồn chính xác. - Đánh giá độ chính xác và độ ổn định của mạch.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	Mạch không làm việc, các đầu ra không có tín hiệu.	- Nguồn cung cấp quá yếu. - Dây cấp nguồn đứt. - Vi mạch bị hỏng.	- Kiểm tra kỹ nguồn trước khi cấp cho mạch. - Kiểm tra kỹ dây nguồn trước khi sử dụng. - Kiểm tra kỹ modul.
2	Mạch làm việc không ổn định (lúc đúng, lúc sai).	- Nguồn cung cấp không ổn định. - Dây nối tín hiệu tiếp xúc kém.	- Cấp nguồn ổn định và đúng mức. - Nối dây cho tiếp xúc tốt.
3	Mạch làm việc không đúng bảng nguyên lý.	- Vẽ sơ đồ sai. - Lắp ráp sai. - Lập bảng nguyên lý sai.	- Kiểm tra lại sơ đồ sau khi vẽ. - Lắp ráp đúng theo sơ đồ lắp ráp. - Kiểm tra kỹ lại bảng nguyên lý sau khi lập.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Thực hiện công việc đối với lắp mạch dẫn kênh 4 đầu vào: - Lập được bảng nguyên lý hoạt động (cho sơ đồ hình 6.1). - Vẽ được sơ đồ lắp ráp.	

	- Lắp được mạch. - Kiểm tra và đánh giá được mạch.	
2	<i>Thực hiện công việc đối với hàm số lắp mạch phân kênh 4 đầu ra:</i> - Lắp được bảng nguyên lý hoạt động (cho sơ đồ hình 6.2). - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	
3	<i>Thực hiện công việc đối với lắp mạch ghép nối các mạch đồn kênh và phân kênh:</i> - Lắp được mạch ghép nối (cho sơ đồ hình 6.3). - Kiểm tra và đánh giá được mạch.	

Bài 7

LẮP MẠCH FLIP - FLOP

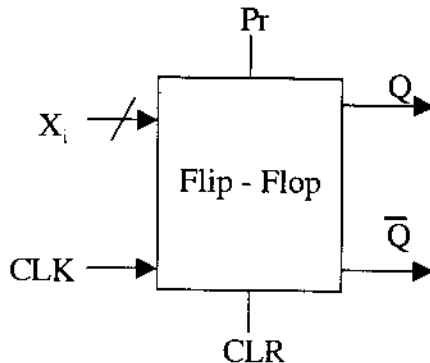
I. MỤC TIÊU

- Củng cố những kiến thức về cấu tạo và nguyên lý hoạt động của các mạch Flip - Flop.
- Lắp ráp và hiệu chỉnh được các mạch Flip - Flop (FF) hoạt động đúng nguyên lý trong thời gian 30 phút (cho mỗi loại FF).
- Rèn luyện tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

1. Khái niệm chung về Flip - Flop (mạch lật trạng thái), FF

- Sơ đồ khối:



Trong đó:

X_i là các đầu vào điều khiển gián tiếp.

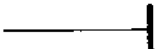
Pr và CLR là các đầu vào điều khiển trực tiếp: Pr (Preset) là đầu vào thiết lập trước, CLR (Clear) là đầu vào xoá.

CLK (Clock) là đầu vào xung nhịp đồng bộ.

Q và $\bar{Q}$ là hai đầu ra liên hợp.

- Ký hiệu mức và sườn xung nhịp:

 Mức tích cực là mức thấp.

 Mức tích cực là mức cao.

 Tích cực là sườn dương xung nhịp.

 Tích cực là sườn âm xung nhịp.

Hình 7.1: Quy ước các mức và sườn xung nhịp

- Nguyên lý hoạt động:

+ Khi đầu vào Pr và CLR đều ở mức tích cực thì Flip - Flop hoạt động bất thường, đây là trạng thái cấm.

+ Khi Pr ở mức tích cực, CLR ở mức không tích cực thì các đầu ra $Q=1$ và $\bar{Q}=0$.

+ Khi Pr ở mức không tích cực, CLR ở mức tích cực thì các đầu ra $Q=0$ và $\bar{Q}=1$.

+ Khi cả Pr và CLR ở mức không tích cực thì các đầu ra Q và $\bar{Q}$ phụ thuộc vào các đầu vào điều khiển gián tiếp X_i (X_i có thể là D, RS, JK, T) theo bảng nguyên lý hoạt động sẽ được trình bày ở dưới đây.

- Các loại mạch Flip - Flop:

Có các loại mạch FF cơ bản như sau: D-FF, T-FF, JK-FF, RS-FF.

- Bảng chân lý (nguyên lý hoạt động) của các FF:

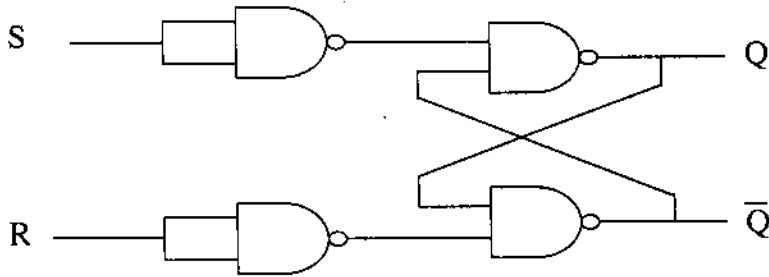
a. Bảng chân lý D-FF.

D	Q	Q'
0	0	0
0	1	0
1	0	1
1	1	1

b. Bảng chân lý T-FF.

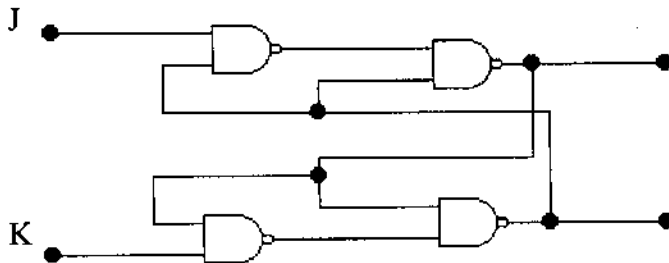
T	Q	Q'
0	0	0
0	1	1
1	0	1
1	1	0

2.2. Sơ đồ mạch RS-FF



Hình 7.4: Sơ đồ mạch RS-FF

2.3. Sơ đồ mạch JK-FF



Hình 7.5: Sơ đồ mạch JK-FF

III. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ chân các vi mạch chứa các cổng logic NAND như ở hình 1.1 và hình 1.2.

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng (AVΩ).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kìm cắt, kìm uốn.
- Tovit, panh kẹp.
- Mỏ hàn.

1.4. Vật tư

- Các vi mạch chứa các cổng NAND như ở hình 1.1 và hình 1.2.
- Thiếc, nhựa thông.
- Các dây cấp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Đọc, xác định sơ đồ chân vi mạch tham khảo hình 1.1 và hình 1.2.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? Có cần bổ sung thêm những vật tư gì?
- Kiểm tra dụng cụ: Xem dụng cụ có đủ và tốt hay không? Có cần bổ sung thêm dụng cụ hay không?
- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không? Độ chính xác có đảm bảo hay không?
- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không?

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Lắp mạch D-FF: Sơ đồ hình 7.3.	- Máy hiện sóng, máy phát xung, đồng hồ vạn năng ($AV\Omega$), nguồn DC, các dây tín hiệu và dây cấp nguồn DC.	- Lắp mạch chính xác. - Mạch hoạt động có độ chính xác và ổn định cao. - Đảm bảo kỹ, mỹ thuật.
2	Lắp mạch RS-FF: Sơ đồ hình 7.4.	- Như trên.	- Như trên.
3	Lắp mạch JK-FF: Sơ đồ hình 7.5.	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	<i>Lắp mạch D-FF</i> : Hình 7.3 - Vẽ sơ đồ lắp ráp theo sơ đồ logic ở hình 7.3. - Lắp mạch như sơ đồ lắp ráp. - Kiểm tra mạch lắp ráp lần cuối. - Cấp nguồn cho mạch, cho tín hiệu vào đầu vào, đo và quan sát dạng tín hiệu đầu ra. - So sánh và đánh giá kết quả với bảng nguyên lý hoạt động đã có.	- Dùng sơ đồ chân vi mạch để vẽ. Vẽ chính xác. - Lắp chính xác. - Chính xác. - Cấp nguồn chính xác, cấp điện áp hoặc dùng máy phát xung cho tín hiệu vào đầu vào, dùng đồng hồ vạn năng hoặc máy hiện sóng để đo và quan sát tín hiệu đầu ra. - Phải giống như bảng nguyên lý hoạt động.
2	<i>Lắp mạch RS-FF</i> : Giống các bước lắp mạch D-FF, cho hình 7.4.	- Như trên.
3	<i>Lắp mạch JK-FF</i> : Hình 7.5. Giống các bước lắp mạch D-FF, cho hình 7.5.	- Như trên.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	Mạch không làm việc, các đầu ra không có tín hiệu.	- Nguồn cung cấp quá thấp. - Dây cấp nguồn đứt. - Vi mạch bị hỏng.	- Kiểm tra nguồn trước khi cấp cho mạch. - Kiểm tra dây cấp nguồn trước khi sử dụng. - Kiểm tra kỹ vi mạch trong điều kiện có thể.
2	Mạch làm việc không ổn định.	- Nguồn cung cấp không ổn định. - Dây nối tín hiệu tiếp xúc kém.	- Kiểm tra sự làm việc của bộ nguồn trước khi sử dụng. - Kiểm tra, nối dây cho tiếp xúc tốt.
3	Mạch làm việc không đúng với bảng chân lý.	- Vẽ sơ đồ lắp ráp sai. - Lắp sai.	- Sau khi vẽ kiểm tra kỹ lại sơ đồ. - Lắp lại mạch.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Thực hiện công việc đối với lắp mạch D - FF: Hình 7.3. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	

2	Thực hiện công việc đối với lắp mạch RS - F: Hình 7.4. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	
3	Thực hiện công việc đối với lắp mạch JK - FF: Hình 7.5 - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	

Bài 8

LẮP CÁC BỘ ĐẾM TIẾN, LÙI HOẠT ĐỘNG KHÔNG ĐỒNG BỘ

I. MỤC TIÊU

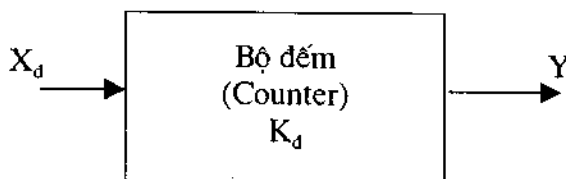
- Củng cố những kiến thức về cấu tạo và nguyên lý hoạt động của các bộ đếm tiến, lùi hoạt động không đồng bộ.
- Lắp ráp và hiệu chỉnh được các bộ đếm tiến, lùi hoạt động không đồng bộ trong thời gian 45 phút (cho mỗi loại bộ đếm).
- Rèn luyện tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

1. Khái niệm chung về bộ đếm

- *Khái niệm:* Bộ đếm còn được gọi là bộ đếm xung: Là một mạch số có số trạng thái trong bảng chính hệ số đếm (ký hiệu là K_d). Dưới tác dụng của tín hiệu vào đếm, mạch sẽ chuyển từ trạng thái trong này đến một trạng thái trong khác theo một thứ tự nhất định. Cứ sau K_d đầu vào đếm, mạch lại trở về trạng thái xuất phát ban đầu và đầu ra bộ đếm sẽ xuất hiện một xung ra.

- *Sơ đồ khối:*



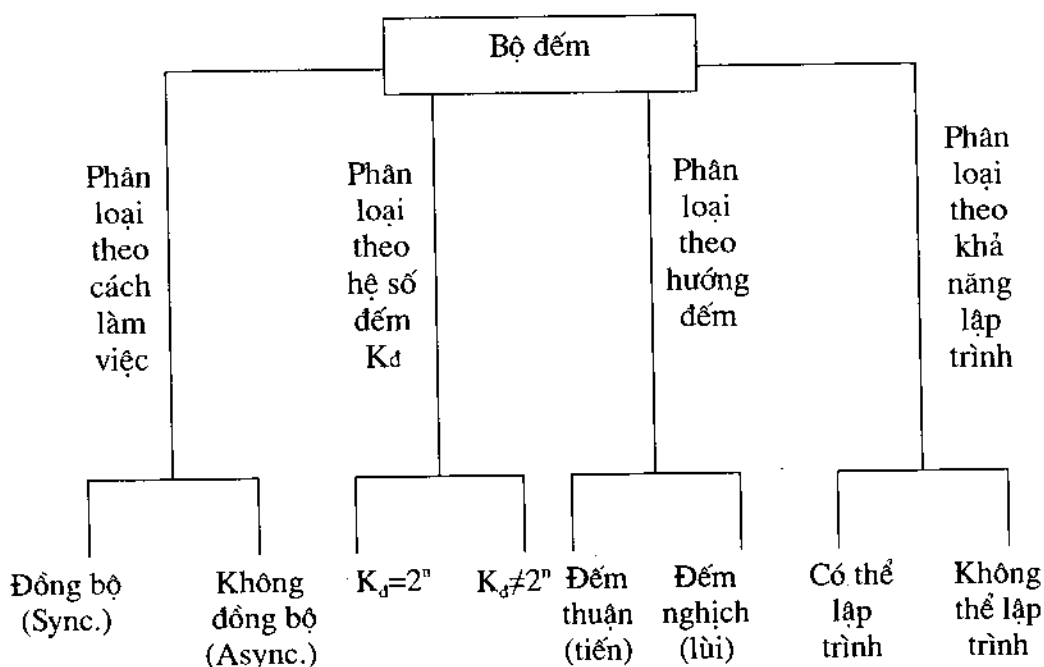
Trong đó:

X_d là đầu vào xung đếm.

Y là đầu ra bộ đếm.

K_d là hệ số đếm hay cơ số của bộ đếm.

- Các loại bộ đếm: Thường phân loại bộ đếm theo sơ đồ sau:



- Mã của bộ đếm:

+ Quá trình đếm của một bộ đếm là quá trình thay đổi từ trạng thái trong này đến trạng thái trong khác và mỗi trạng thái trong của bộ đếm được mã hoá bởi một mã cụ thể.

+ Cùng một bộ đếm, có thể có nhiều cách mã hoá các trạng thái trong khác nhau. Các cách mã hoá khác nhau sẽ tương ứng với những mạch thực hiện khác nhau, mặc dù các mạch đó có cùng chức năng, cùng hệ số đếm K_d ... Sau đây là một vài loại mã thường dùng để mã hoá trong bộ đếm.

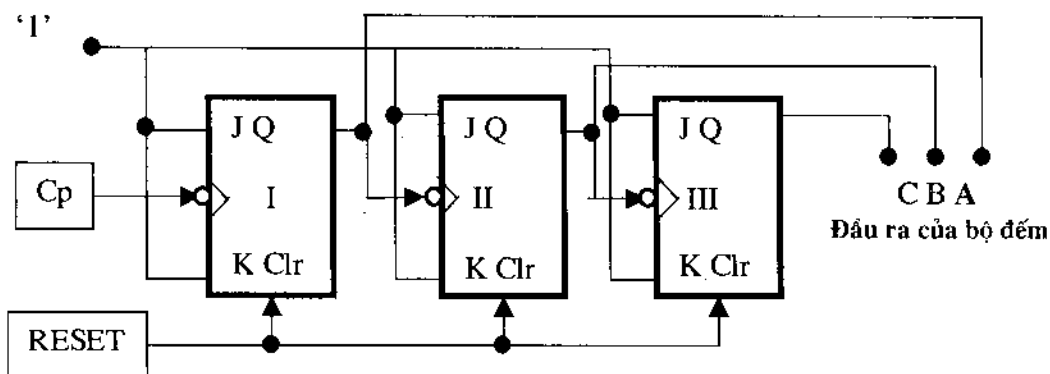
- Mã nhị phân.
- Mã Gray.

- Mã BCD.
- Mã Johnson.
- Mã vòng.

Để đơn giản, trong bài thực hành này ta dùng mã BCD.

2. Một số ví dụ về bộ đếm tiến (thuận), lùi (nghịch)

2.1. Sơ đồ bộ đếm tiến hoạt động không đồng bộ (dùng JK-FF)



Hình 8.1: Sơ đồ bộ đếm tiến

Trong đó:

Cp là xung nhịp đầu vào đếm.

RESET là đầu vào xoá.

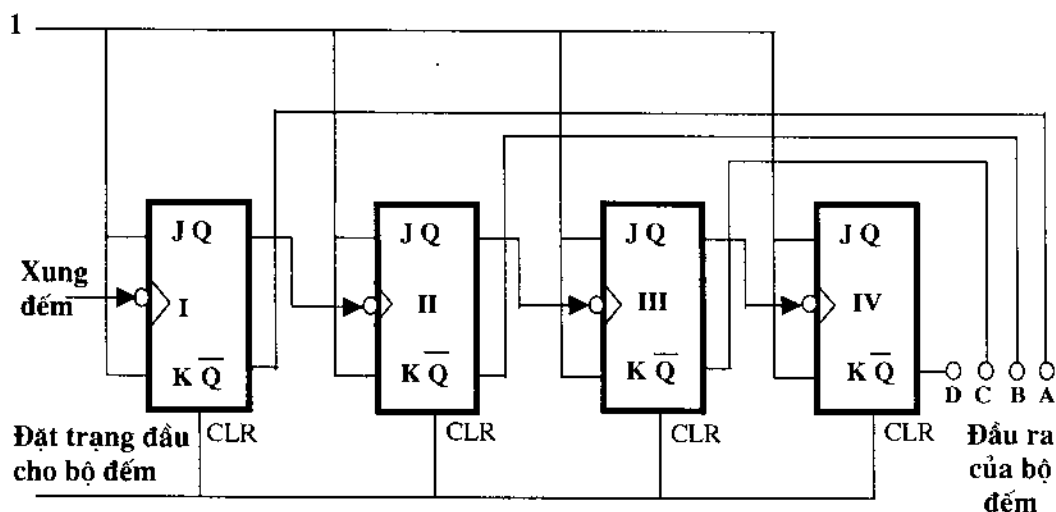
'1' là mức logic cao, được nối lên nguồn 5 v.

A, B, C là các đầu ra trạng thái trong của bộ đếm.

Đầu ra của bộ đếm là $Y = A.B.C$ (không được thể hiện trên hình vẽ).

Yêu cầu: Học sinh hãy phân tích lại nguyên lý hoạt động của bộ đếm trên.

2.2. Sơ đồ bộ đếm lùi hoạt động không đồng bộ (dùng JK-FF)



Hình 8.2: Sơ đồ bộ đếm lùi

Trong đó:

‘1’ là mức logic cao, được nối lên nguồn 5 v.

A, B, C, D là các đầu ra trạng thái trong của bộ đếm.

Đầu ra của bộ đếm là $Y = A.B.C.D$ (không được thể hiện trên hình vẽ).

Yêu cầu:

- Học sinh hãy phân tích lại nguyên lý hoạt động của bộ đếm trên.

III. THỰC HÀNH

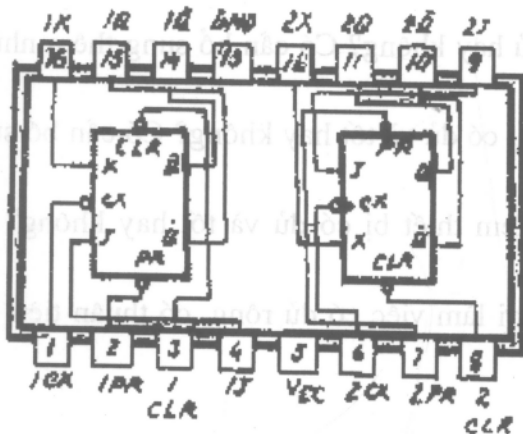
1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ chân các vi mạch chứa JK-FF.

Ví dụ IC 7473/74LS73 có sơ đồ chân và bảng nguyên lý hoạt động như sau:

a. Sơ đồ chân IC 7473/74LS73

b. Bảng nguyên lý hoạt động của IC 7473/74LS73



PR	CLR	CK	J	K	Q	Q̄
0	1	x	x	x	1	0
1	0	x	x	x	0	1
1	1	⌊	1	0	1	0
1	1	⌊	0	1	0	1
1	1	⌊	1	1	Đổi t. thái	

Hình 8.3: Sơ đồ chân và bảng nguyên lý hoạt động vi mạch 7473/74LS73.

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng (AVΩ).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kìm cắt, kìm uốn.
- Tovit, panh kẹp.
- Mỏ hàn.

1.4. Vật tư

- Các vi mạch chứa các cổng AND, OR, NOT và vi mạch JK - FF như ở hình 1.1, hình 1.2 và hình 8.3.

- Thiếc, nhựa thông.
- Các dây cấp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Phân tích kỹ hoạt động của 2 bộ đếm theo sơ đồ hình 8.1 và hình 8.2.

- Đọc, xác định sơ đồ chân vi mạch như ở hình hình 8.3.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? Có cần bổ sung thêm những vật tư gì?
- Kiểm tra dụng cụ: Xem dụng cụ có đủ và tốt hay không? Có cần bổ sung thêm dụng cụ hay không?
- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không? Độ chính xác có đảm bảo hay không?
- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không?

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Lắp mạch bộ đếm tiến hoạt động không đồng bộ: Sơ đồ hình 8.1.	- Máy hiện sóng, máy phát xung, đồng hồ vạn năng (AVΩ), nguồn DC, các dây tín hiệu và dây cấp nguồn DC.	- Lắp mạch chính xác. - Mạch hoạt động có độ chính xác và ổn định cao. - Đảm bảo kỹ, mỹ thuật.
2	Lắp mạch bộ đếm lùi hoạt động không đồng bộ: Sơ đồ hình 8.2.	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	<i>Lắp mạch bộ đếm tiến hoạt động không đồng bộ: Sơ đồ hình 8.1.</i> - Lập bảng nguyên lý hoạt động của bộ đếm. - Vẽ giản đồ dạng sóng. - Vẽ sơ đồ lắp ráp. - Lắp mạch như sơ đồ lắp ráp. - Kiểm tra mạch lắp ráp lần cuối. - Cấp nguồn cho mạch, cho tín hiệu vào đầu vào, đo và quan sát dạng tín hiệu đầu ra. - So sánh và đánh giá kết quả với bảng nguyên lý hoạt động đã được lập hoặc so sánh dạng sóng quan sát được với dạng sóng đã vẽ.	- Liệt kê các trạng thái trong của bộ đếm thành bảng. Yêu cầu chính xác. - Dựa vào bảng trạng thái vừa lập để vẽ. - Dùng sơ đồ chân vi mạch để vẽ. Vẽ chính xác. - Lắp chính xác. - Chính xác. - Cấp nguồn chính xác, cho điện áp hoặc dùng máy phát xung đưa tín hiệu vào đầu vào, dùng đồng hồ vạn năng hoặc máy hiện sóng để đo và quan sát tín hiệu đầu ra. - Phải giống như bảng nguyên lý hoạt động đã được lập hay dạng sóng đã vẽ.
2	<i>Lắp mạch bộ đếm lùi hoạt động không đồng bộ: Sơ đồ hình 8.2.</i> Các bước thực hiện giống như lắp bộ đếm tiến.	- Như trên.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	Mạch không làm việc, các đầu ra không có tín hiệu.	- Nguồn cung cấp không đủ. - Dây cấp nguồn đứt. - Vi mạch chứa JK-FF hỏng. - Lắp sai mạch.	- Cấp nguồn cho đủ. - Kiểm tra kỹ dây cấp nguồn trước khi sử dụng. - Kiểm tra kỹ vi mạch trước khi sử dụng. - Tìm hiểu kỹ JK-FF. - Bám sát sơ đồ lắp ráp để lắp mạch.
2	Mạch làm việc đúng nguyên lý nhưng không ổn định.	- Nguồn không ổn định. - Các dây nối tín hiệu tiếp xúc kém.	- Cấp nguồn ổn định. - Nối các dây tín hiệu.
3	Mạch làm việc không đúng nguyên lý: - Thay đổi trạng thái của bộ đếm không đúng theo bảng chân lý. - Bộ đếm không thay đổi trạng thái ở một bit nào đó.	- Đầu ra và đầu vào các FF nối chưa đúng. - JK của bit đó chưa nối đúng mức logic. - Xung đếm chưa đến được FF đó.	- Nối đầu ra của FF trước với đầu vào FF sau cho chính xác. - Nối JK đúng mức logic quy định. - Nối đầu vào xung đếm của FF cho tiếp xúc tốt.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	<i>Thực hiện công việc lắp bộ đếm tiến hoạt động không đồng bộ: Sơ đồ hình 8.1.</i> - Vẽ được bảng nguyên lý hoạt động. - Vẽ được giản đồ dạng sóng. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch. - Đo tín hiệu ở đầu ra của các FF trong bộ đếm.	
2	<i>(Thực hiện công việc lắp bộ đếm lùi hoạt động không đồng bộ: Sơ đồ hình 8.2.</i> - Vẽ được bảng nguyên lý hoạt động. - Vẽ được giản đồ dạng sóng. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch. - Đo tín hiệu ở đầu ra của các FF trong bộ đếm.	

Bài 9

LẮP BỘ ĐẾM THẬP PHÂN HIỂN THỊ KẾT QUẢ ĐẾM BẰNG ĐÈN 7 THANH

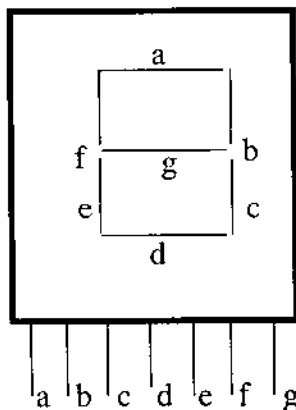
I. MỤC TIÊU

- Củng cố những kiến thức về cấu tạo và nguyên lý hoạt động của bộ đếm thập phân và bộ giải mã BCD ra mã 7 thanh.
- Lắp ráp và hiệu chỉnh được bộ đếm thập phân có hiển thị kết quả đếm bằng đèn 7 thanh trong thời gian 60 phút.
- Rèn luyện tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

1. Bộ giải mã BCD ra 7 thanh

- *Đèn hiển thị 7 thanh*: Được minh họa trên hình 9.1, mỗi đoạn được sử dụng một LED hoặc dùng tinh thể lỏng. Như vậy, để điều khiển đèn hiển thị 7 thanh làm việc thì sẽ có 7 đầu vào ứng với từng đoạn.



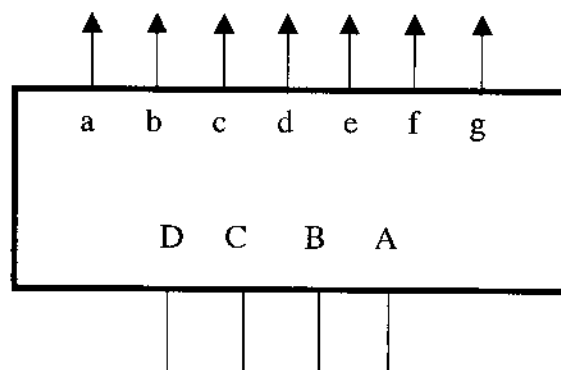
Hình 9.1: Sơ đồ đèn hiển thị 7 thanh

- Bộ giải mã BCD ra 7 thanh là vi mạch có đầu vào là mã BCD (4 đầu vào), đầu ra có 7 đầu dùng để cấp tín hiệu vào bảy đầu vào tương ứng của đèn hiển thị.

- Bảng chân lý mô tả hoạt động của bộ giải mã như sau:

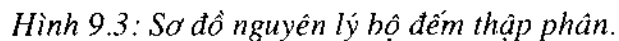
TT	Đầu vào				Đầu ra						
	D	C	B	A	a	b	c	d	e	f	g
1	0	0	0	0	1	1	1	1	1	1	0
2	0	0	0	1	0	1	1	0	0	0	0
3	0	0	1	0	1	1	0	1	1	0	1
4	0	0	1	1	1	1	1	1	0	0	1
5	0	1	0	0	0	1	1	0	0	1	1
6	0	1	0	1	1	0	1	1	0	1	1
7	0	1	1	0	0	0	1	1	1	1	1
8	0	1	1	1	1	1	1	0	0	0	0
9	1	0	0	0	1	1	1	1	1	1	1
10	1	0	0	1	1	1	1	0	0	1	1

- Sơ đồ ký hiệu bộ giải mã BCD ra 7 thanh được minh họa trên hình 9.2. Bộ giải mã gồm 4 đầu vào. Các tín hiệu vào được mã hoá ở dạng mã BCD. Từ 7 đầu ra của bộ giải mã được nối tới 7 đầu vào tương ứng của đèn hiển thị 7 thanh.



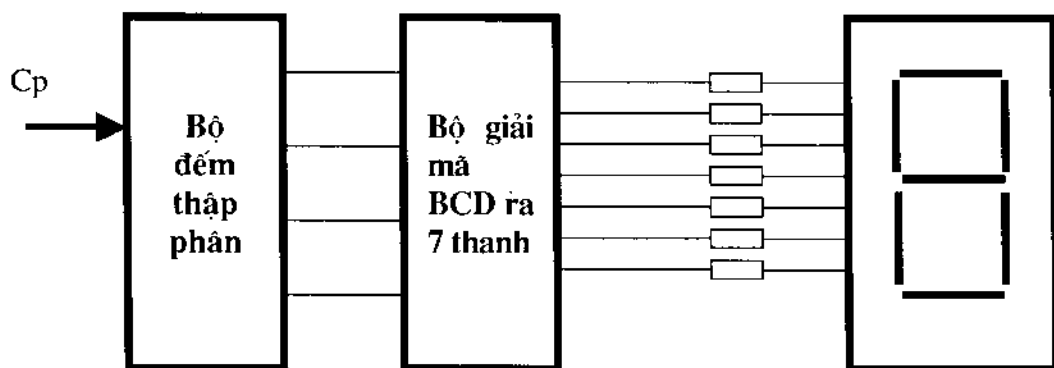
Hình 9.2: Sơ đồ ký hiệu bộ giải mã BCD ra 7 thanh

2. Sơ đồ nguyên lý bộ đếm thập phân



3. Ghép nối bộ đếm thập phân với bộ giải mã BCD ra 7 thanh và

dèn hiển thị LED 7 thanh



Hình 9.4: Sơ đồ ghép nối bộ đếm - giải mã - hiển thị.

III. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ

- Sơ đồ chân các vi mạch chứa JK-FF, AND.
- Sơ đồ chân vi mạch giải mã BCD ra 7 thanh.
- Sơ đồ chân đèn hiển thị LED 7 thanh.

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng (AVΩ).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kim cắt, kìm uốn.
- Tovit, panh kẹp.
- Mỏ hàn.

1.4. Vật tư

- Các vi mạch chứa các cổng AND, JK-FF.
- Thiếc, nhựa thông.
- Các dây cấp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 10 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Đọc, xác định sơ đồ chân vi mạch theo các hình 9.1, 9.2, 9.3, và 9.4.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? Có cần bổ sung thêm những vật tư gì?

- Kiểm tra dụng cụ: Xem dụng cụ có đủ và tốt hay không? Có cần bổ sung thêm dụng cụ hay không?

- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không? Độ chính xác có đảm bảo hay không?

- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không?

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Lắp bộ đếm thập phân: Sơ đồ hình 9.3.	- Máy hiện sóng, máy phát xung, đồng hồ vạn năng (AVΩ), nguồn DC, các dây tín hiệu và dây cấp nguồn DC.	- Lắp mạch chính xác. - Mạch hoạt động có độ chính xác và ổn định cao. - Đảm bảo kỹ, mỹ thuật.
2	Lắp bộ đếm thập phân ghép nối với bộ giải mã và hiển thị: Sơ đồ hình 9.4.	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	<i>Lắp bộ đếm thập phân:</i> Sơ đồ hình 9.3. - Lắp bảng nguyên lý hoạt động của bộ đếm. - Vẽ giản đồ dạng sóng. - Vẽ sơ đồ lắp ráp cho sơ đồ bộ đếm ở hình 9.3. - Lắp mạch như sơ đồ lắp ráp. - Kiểm tra mạch lắp ráp lần cuối. - Cấp nguồn cho mạch, cho tín hiệu vào đầu vào, đo và quan sát dạng tín hiệu đầu ra.	- Liệt kê các trạng thái trong của bộ đếm thành bảng. Yêu cầu chính xác. - Dựa vào bảng trạng thái vừa lập để vẽ. - Dùng sơ đồ chân vi mạch để vẽ. Vẽ chính xác. - Lắp chính xác. - Chính xác. - Cấp nguồn chính xác, cho điện áp hoặc dùng máy phát xung cho tín hiệu vào đầu vào, dùng đồng hồ vạn năng hoặc máy hiện sóng đo và quan sát tín hiệu đầu ra.
	- So sánh và đánh giá kết quả với bảng nguyên lý hoạt động đã lập hoặc so sánh dạng sóng quan sát được với dạng sóng đã vẽ. - Bộ đếm có hệ số đếm bằng 12.	- Phải giống như bảng nguyên lý hoạt động đã lập và dạng sóng đã vẽ. - Giáo viên gợi ý chi tiết cho học viên.
2	<i>Lắp bộ đếm thập phân ghép nối với bộ giải mã và hiển thị:</i> Sơ đồ hình 9.4. - Lắp mạch như sơ đồ hình 9.4. - Kiểm tra an toàn mạch lắp ráp. - Cấp nguồn và kiểm tra sự hoạt động của mạch. - Đánh giá kết quả và độ ổn định của mạch.	- Lắp chính xác như sơ đồ. - Chính xác. - Chính xác. - Kết quả chính xác. Độ ổn định cao.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	Mạch không làm việc, các đầu ra không có tín hiệu.	- Nguồn cung cấp không đủ. - Dây cấp nguồn đứt hoặc không tiếp xúc. - Vi mạch đếm hoặc vi mạch giải mã hỏng. - Một số chân không dùng của các vi mạch để hở. - Lắp sai mạch.	- Kiểm tra nguồn trước khi cấp cho mạch. - Kiểm tra kỹ dây nguồn và nối cho tiếp xúc tốt. - Kiểm tra kỹ các vi mạch. - Nối vào mức logic phù hợp. - Phân tích kỹ mạch trước khi lắp ráp.
2	Mạch làm việc đúng nhưng không ổn định.	- Nguồn nuôi không ổn định. - Một số dây tín hiệu tiếp xúc kém.	- Kiểm tra kỹ bộ nguồn. - Nối các dây tín hiệu cho tiếp xúc tốt.
3	Đèn hiển thị kết quả đếm không đúng theo xung đếm ở đầu vào.	- Dây nối đầu ra bộ đếm và đầu vào bộ giải mã không tiếp xúc.	- Nối các dây tín hiệu từ đầu ra bộ đếm tới đầu vào bộ giải mã cho tiếp xúc tốt.
4	Đèn hiển thị, hiển thị không đúng chữ số của hệ 10.	- Dây nối giữa đầu ra bộ giải mã và đầu vào đèn hiển thị không tiếp xúc. - Nối sai giữa các đầu ra bộ giải mã và đầu vào đèn hiển thị. - Nối sai giữa đầu ra của bộ đếm và đầu vào của bộ giải mã.	- Nối các dây từ đầu ra giải mã đầu vào đèn hiển thị cho tiếp xúc tốt. - Nối cho đúng các đường dây tín hiệu. - Nối cho đúng các đường dây tín hiệu.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Thực hiện công việc đối với lắp bộ đếm thập: Sơ đồ hình 9.3. - Lắp được bảng nguyên lý hoạt động. - Vẽ được giản đồ dạng sóng. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Kiểm tra và đánh giá được mạch.	
2	Thực hiện công việc đối với lắp bộ đếm thập phân ghép nối với bộ giải mã và hiển thị: Sơ đồ hình 9.4 - Lắp được mạch. - Vận hành cho mạch hoạt động được. - Kiểm tra và đánh giá được mạch.	
3	Vẽ sơ đồ nguyên lý bộ đếm có hệ số đếm 24 và 60 có hiển thị kết quả đếm bằng đèn 7 thanh.	

Bài 10

LẮP CÁC BỘ GHI DỊCH NẠP THÔNG TIN VÀO NỐI TIẾP VÀ NẠP THÔNG TIN VÀO SONG SONG

I. MỤC TIÊU

- Củng cố những kiến thức về cấu tạo và nguyên lý hoạt động của các bộ ghi dịch nạp thông tin vào nối tiếp và bộ ghi dịch nạp thông tin vào song song.
- Lắp ráp và hiệu chỉnh được các bộ ghi dịch hoạt động đúng nguyên lý trong thời gian 45 phút.
- Rèn luyện tác phong công nghiệp, đảm bảo vệ sinh, an toàn cho người và thiết bị.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

1. Khái niệm chung bộ ghi dịch

- *Khái niệm:* Bộ ghi dịch (còn gọi là thanh ghi dịch) có khả năng ghi giữ và dịch thông tin (dịch phải hoặc dịch trái).

- *Cấu tạo:*

Bộ ghi dịch gồm một dãy các phần tử nhớ đơn bit (FF) được mắc liên tiếp. Các FF sử dụng trong bộ ghi dịch thường là D-FF hoặc là các loại khác nhưng mắc theo kiểu D. Để ghi n bit thông tin, người ta sử dụng n FF, đầu ra của FF này được mắc vào đầu vào của FF tiếp theo.

- *Phân loại:*

- Phân loại theo cách đưa thông tin vào, lấy thông tin ra:

+ Vào nối tiếp, ra song song: Thông tin được đưa vào thanh ghi dịch tuần tự từng bit một, số liệu được đưa ra đồng thời; tức là tất cả n FF của thanh ghi được đọc cùng một lúc.

+ Vào song song, ra song song: Thông tin được đưa vào, lấy ra đồng thời ở n FF.

+ Vào nối tiếp, ra nối tiếp: Thông tin được đưa vào, lấy ra tuần tự từng bit một.

+ Vào song song, ra nối tiếp: Thông tin được đưa vào đồng thời cả n FF, lấy ra tuần tự từng bit một dưới sự điều khiển của xung nhịp.

•Phân loại theo đầu vào:

+ Đầu vào đơn: Mỗi FF trong bộ ghi dịch chỉ sử dụng một đầu vào điều khiển, ví dụ đầu vào điều khiển D của D-FF hoặc các loại FF khác nhưng mắc mạch theo kiểu D.

+ Đầu vào đôi: Các FF trong bộ ghi dịch sử dụng cả hai đầu vào điều khiển, ví dụ hai đầu vào điều khiển của JK-FF hay RS-FF.

•Phân loại theo đầu ra:

+ Đầu ra đơn: Mỗi FF trong bộ ghi dịch chỉ có một đầu ra Q_i (hoặc $\overline{Q_i}$) được đưa ra chân của vi mạch.

+ Đầu ra đôi: Cả hai đầu ra của FF Q_i và $\overline{Q_i}$ đều được đưa ra chân của vi mạch.

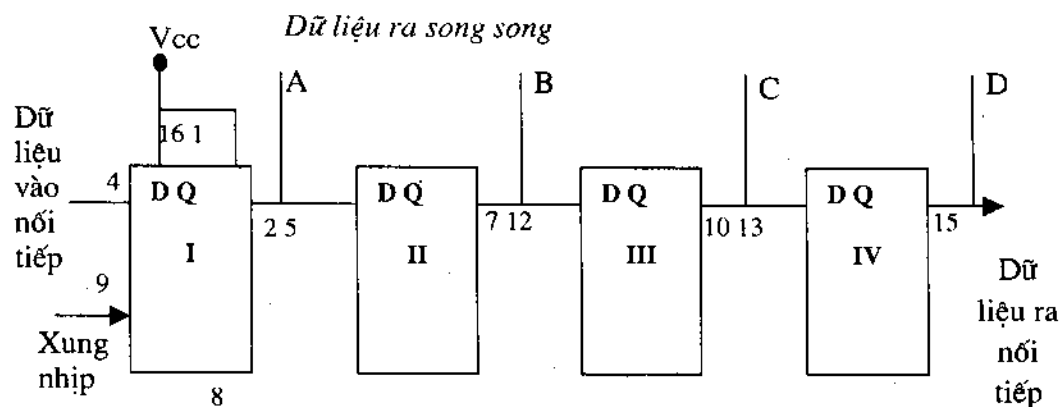
- Ứng dụng của bộ ghi dịch:

Bộ ghi dịch được sử dụng rộng rãi để nhớ số liệu, chuyển số liệu song song thành nối tiếp, nối tiếp thành song song. Bộ ghi dịch là thành phần không thể thiếu trong CPU của các hệ vi xử lý, trong các cổng vào ra có khả năng lập trình.

Bộ ghi dịch còn được dùng để thiết kế bộ đếm, tạo dãy tín hiệu nhị phân tuần hoàn theo yêu cầu cho trước...

2. Một số ví dụ về bộ ghi dịch

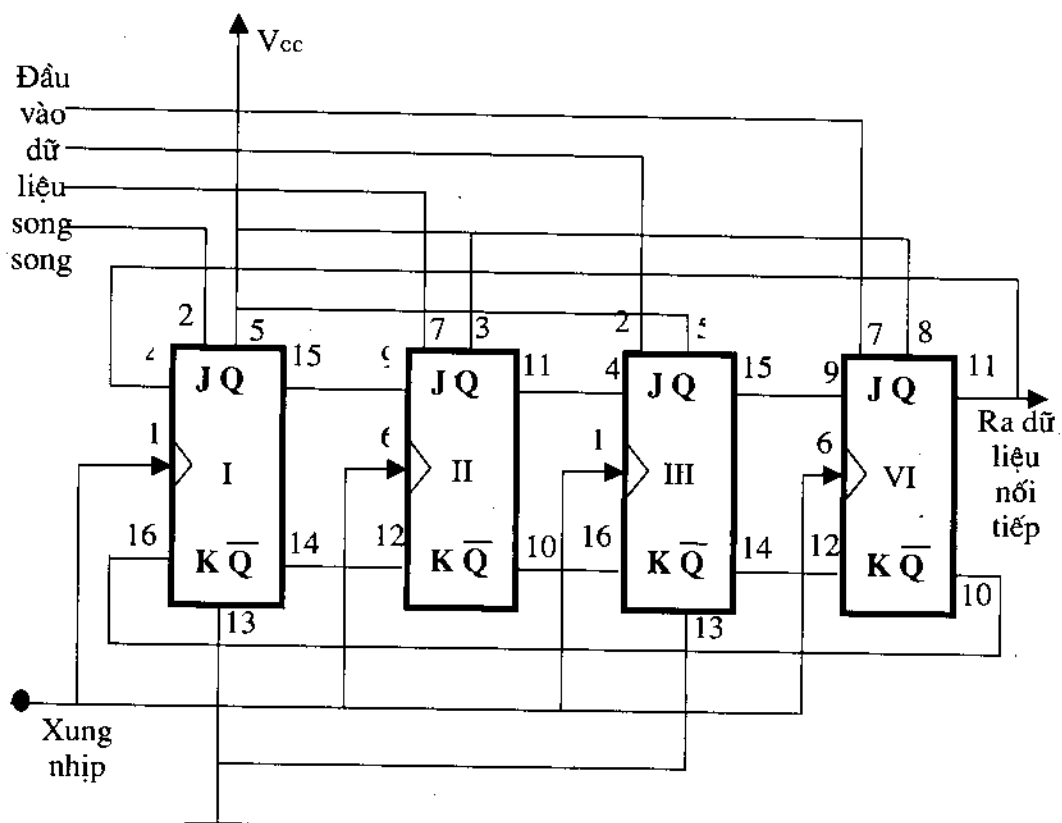
2.1. Sơ đồ bộ ghi dịch nạp thông tin vào nối tiếp (IC 74 LS 175 hoặc tương đương)



Hình 10.1: Bộ ghi dịch nạp thông tin vào nối tiếp

Yêu cầu: - Học sinh hãy phân tích lại nguyên lý hoạt động của bộ ghi dịch trên.

2.2. Sơ đồ bộ ghi dịch nạp thông tin vào song song (dùng IC 74LS76 hoặc tương đương)



Hình 10.2: Bộ ghi dịch nạp thông tin vào song song

Yêu cầu: Học sinh hãy phân tích lại nguyên lý hoạt động của bộ ghi dịch trên.

III. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ chân các vi mạch chứa JK-FF và D-FF (Vi mạch 74LS76 và vi mạch 74LS175 hoặc các vi mạch tương đương).

1.2. Thiết bị

- Nguồn một chiều (DC) từ +5V đến +15V.
- Đồng hồ đo điện vạn năng (AVΩ).
- Máy hiện sóng, máy phát xung.

1.3. Dụng cụ

- Kìm cắt, kìm uốn.
- Tơ vít, panh kẹp.

- Mỏ hàn nung.

1.4. Vật tư

- Thiếc, nhựa thông.

- Các dây cáp nguồn một chiều và các dây tín hiệu.

1.5. Thời gian

- Thực hiện trong 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ

- Đọc, xác định sơ đồ chân vi mạch. Phân tích hoạt động của mạch hình 10.2.

2.2. Công tác chuẩn bị

- Kiểm tra vật tư: Xem có đầy đủ hay không? Có cần bổ sung thêm những vật tư gì?

- Kiểm tra dụng cụ: Xem thiết bị có đủ và tốt hay không? Có cần bổ sung thêm dụng cụ hay không?

- Kiểm tra tình trạng thiết bị: Xem thiết bị có đủ và tốt hay không? Độ chính xác có đảm bảo hay không?

- Kiểm tra vị trí nơi làm việc: Nơi làm việc có đủ rộng, có thuận tiện hay không?

2.3. Trình tự công việc

TT	Tên công việc	Dụng cụ - thiết bị	Yêu cầu kỹ thuật
1	Lắp mạch bộ ghi dịch nạp thông tin vào nối tiếp: Sơ đồ hình 10.1	- Máy hiện sóng, máy phát xung, đồng hồ vạn năng (AVΩ), nguồn DC, các dây tín hiệu và dây cáp nguồn DC.	- Lắp mạch chính xác. - Mạch hoạt động có độ chính xác và ổn định cao. - Đảm bảo kỹ, mỹ thuật.
2	Lắp mạch bộ ghi dịch nạp thông tin vào song song: Sơ đồ hình 10.2	- Như trên.	- Như trên.

2.4. Hướng dẫn thực hiện công việc

TT	Tên công việc	Hướng dẫn
1	<i>Lắp mạch bộ ghi dịch nạp thông tin vào nối tiếp: Sơ đồ hình 10.1.</i> - Vẽ sơ đồ lắp ráp theo sơ đồ bộ ghi dịch nạp thông tin vào nối tiếp ở hình 10.1. - Lắp mạch như sơ đồ lắp ráp. - Kiểm tra mạch lắp ráp lần cuối. - Cấp nguồn cho mạch, cho dữ liệu vào đầu vào, đo và quan sát dạng tín hiệu đầu ra. - Đánh giá kết quả nguyên lý hoạt động của mạch và độ ổn định của mạch.	- Dùng sơ đồ chân vi mạch để vẽ. Vẽ chính xác. - Lắp chính xác. - Chính xác. - Cấp nguồn chính xác, cấp điện áp hoặc dùng máy phát xung đưa tín hiệu vào đầu vào, dùng đồng hồ vạn năng hoặc máy hiện sóng để đo và quan sát dạng tín hiệu đầu ra. - Dữ liệu đầu ra phải giống dữ liệu đầu vào và mạch phải hoạt động ổn định.
2	<i>Lắp mạch bộ ghi dịch nạp thông tin vào song song:</i> Các bước thực hiện giống như lắp bộ ghi dịch nạp thông tin vào nối tiếp, với hình vẽ 10.2.	- Như trên.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	- Mạch không làm việc, các đầu ra không có tín hiệu.	- Nguồn cung cấp không đủ. - Dây cáp, nguồn đứt hoặc không tiếp xúc. - Hỏng vi mạch. (D-FFF hoặc JK-FF) - Lắp sai mạch.	- Cấp nguồn cho đủ . - Kiểm tra dây nguồn hoặc nối cho tiếp xúc. - Kiểm tra kỹ vi mạch trước khi sử dụng. - Phân tích kỹ mạch lắp ráp.
2	- Mạch làm việc đúng nhưng không ổn định.	- Nguồn nuôi không ổn định. - Một số dây tín hiệu tiếp xúc không tốt.	- Cấp nguồn ổn định. - Nối dây tín hiệu cho chắc chắn.
3	- Mạch nạp được thông tin vào nhưng đầu ra không có thông tin nối tiếp.	- Đứt đầu ra thông tin nối tiếp.	- Nối đầu ra cho tiếp xúc tốt.
4	- Thông tin nối tiếp không nạp vào được từ một bit nào đó.	- Dây nối đầu ra của bit trước và đầu vào bit sau không tiếp xúc.	- Nối các dây đầu ra của bit trước với đầu vào của bit sau cho chính xác và tiếp xúc tốt.
5	- Nạp thông tin vào bộ ghi nạp song song không đúng.	- Dây dẫn tín hiệu vào ở một bit nào đó không tiếp xúc.	- Kiểm tra kỹ các đường dẫn tín hiệu vào.
6	- Thông tin ở bộ ghi nạp nối tiếp không dịch chuyển được.	- Xung nhịp chưa đưa vào bộ ghi nạp.	- Đầu vào xung nhịp của bộ ghi nạp phải tiếp xúc tốt.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Các cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Thực hiện công việc đối với lắp mạch bộ ghi dịch nạp thông tin vào nối tiếp: Sơ đồ hình 10.1. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Vận hành được cho mạch hoạt động. - Kiểm tra và đánh giá được mạch.	
2	Thực hiện công việc đối với hàm số: Lắp mạch bộ ghi dịch nạp thông tin vào song song: Sơ đồ hình 10.2. - Vẽ được sơ đồ lắp ráp. - Lắp được mạch. - Vận hành được cho mạch hoạt động. - Kiểm tra và đánh giá được mạch.	

Bài 11

KHẢO SÁT NGUYÊN LÝ LÀM VIỆC CỦA CÁC BỘ CHUYỂN ĐỔI A/D VÀ D/A

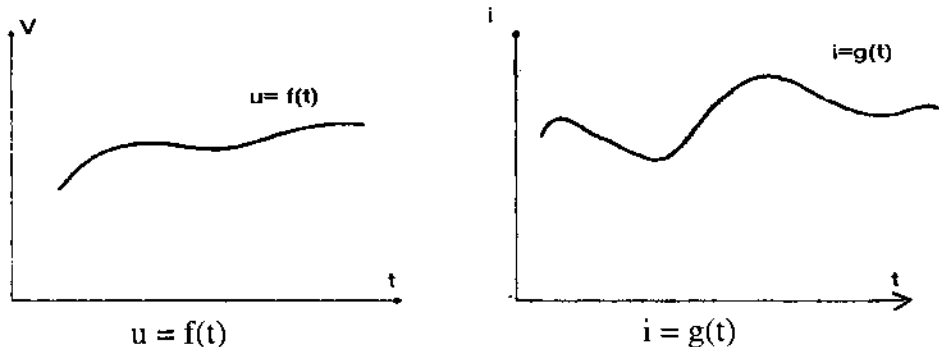
I. MỤC TIÊU

- Phân tích được nguyên lý làm việc của các bộ chuyển đổi tín hiệu A/D và D/A.
- Hiểu được quy trình khảo sát sự làm việc của các bộ chuyển đổi tín hiệu để từ đó có thể ghép nối hai bộ chuyển đổi tín hiệu A/D và D/A lại với nhau.
- Đo và giải thích được các dạng tín hiệu theo yêu cầu trong thời gian 60 phút.
- Đảm bảo an toàn cho người và các thiết bị, giữ vệ sinh công nghiệp.

II. KIẾN THỨC CHUYÊN MÔN CHO BÀI THỰC HÀNH

1. Tín hiệu tương tự và tín hiệu số

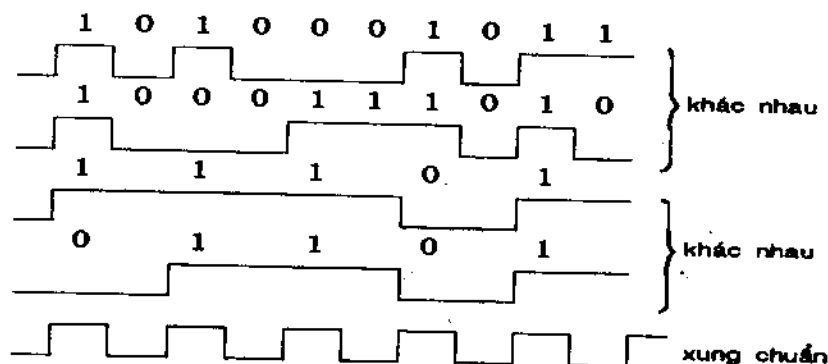
Tín hiệu tương tự (analog) thường là điện thế hay dòng điện có dạng biến thiên liên tục theo thời gian như biểu diễn trên hình 11.1. Thông tin mà các tín hiệu tương tự muốn truyền đạt cho con người là biên độ của nó. Biên độ này là một hàm của thời gian.



Hình 11.1: Tín hiệu tương tự (điện thế và dòng điện)

Tùy theo dạng của f và g mà ta có thể kết luận được về bản chất của tín hiệu u, i nói trên.

Khác với tín hiệu tương tự đã nói trên, tín hiệu số (digital) chứa thông tin ở vị trí các xung hay sự thay đổi đột ngột của biên độ (so với tín hiệu thời gian chuẩn) còn trị số tuyệt đối của biên độ xung thì không quan trọng (Hình 11.2).



Hình 11.2: Tín hiệu số

Như vậy, bản chất của 2 loại tín hiệu tương tự và số là khác nhau. Tín hiệu tương tự thường gặp trong thực tế vì dễ tạo ra, như vậy tính chất liên tục theo thời gian của nó phù hợp với các hiện tượng vật lý thông thường. Còn tín hiệu số thì chỉ xuất hiện trong các thiết bị số và thường được dùng như một hình thức trung gian, thuận tiện cho việc đo lường và xử lý tín hiệu. Nó thường không xuất hiện trực tiếp trong các hiện tượng thực tế.

Do đó, cần phải có các mạch trung gian để chuyển đổi tín hiệu từ dạng tín hiệu số sang tương tự và ngược lại mà người ta thường gọi chúng là các mạch chuyển đổi số sang tương tự và chuyển đổi tương tự sang số.

2. Mạch chuyển đổi số tương tự

Mạch chuyển đổi số sang tương tự (Digital - Analog Converter: DAC) là một mạch dùng để chuyển đổi các tín hiệu số thành tín hiệu tương tự.

Như đã đề cập ở trên, vai trò của xung rất quan trọng trong các tín hiệu số. Mạch DAC cần phải biến đổi các nhóm xung khác nhau thành một mức độ điện thế hay một cường độ dòng điện tương ứng nào đó.

Người ta đã sử dụng ba phương pháp chính trong các mạch DAC là:

- Phương pháp tạo ra điện thế.
- Phương pháp tạo ra dòng điện.
- Phương pháp nhân.

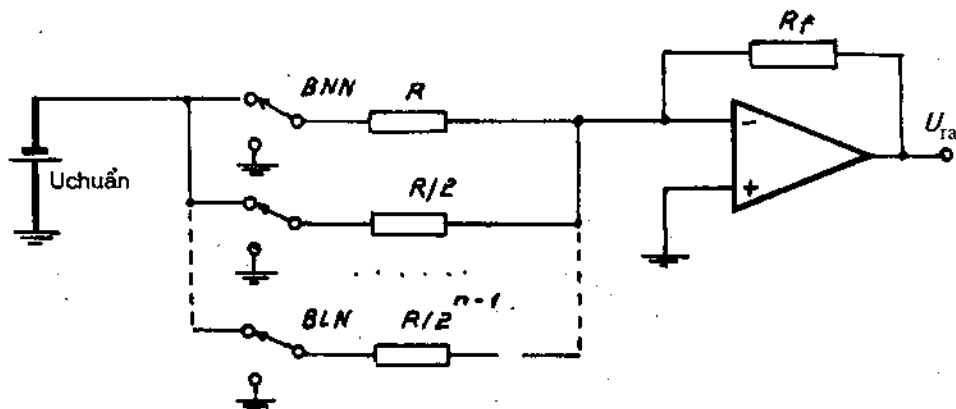
DAC chế tạo theo phương pháp tạo ra điện thế. Trong loại DAC chế tạo theo phương pháp này có hai dạng:

Dạng mạch với điện trở có trọng số khác nhau (weighted resistor D/A converter).

Dạng mạch với điện trở hình thang (R-2R ladder DAC).

Mạch với điện trở có trọng số khác nhau.

Trên hình 11.3 biểu diễn một mạch DAC dạng này. Mạch gồm có một nguồn điện thế chuẩn, các chuyển mạch, nhiều điện trở (nếu trong trường hợp trên hình là n điện trở) có giá trị lần lượt là $R, R/2, R/4, \dots, R/2^{n-1}$ và một mạch khuếch đại thuật toán (mà từ đây trở về sau ta ký hiệu là KĐTT).



Hình 11.3: DAC dùng các điện trở có trọng số khác nhau

Với mạch như trên, khi một khoá điện nào được nối với nguồn thế chuẩn $U_{chuẩn}$ thì sẽ cung cấp cho mạch KĐTT một dòng điện có cường độ:

$$I_i = \frac{U_{chuẩn}}{R/2^i} \quad (0 \leq i \leq n-1)$$

Cường độ dòng điện này độc lập với các khoá còn lại.

Trong trường hợp có nhiều khoá điện nối vào $U_{chuẩn}$, ta sẽ có nhiều dòng điện cộng chung lại chảy qua R_f tạo thành điện thế U_{ra} . Có thể thấy ngay rằng

biên độ U_{ra} phụ thuộc vào chỗ khoá điện nào được nối vào với $U_{chuẩn}$, tức là phụ thuộc vào giá trị của bit tương ứng trong tín hiệu số được đưa vào mạch chuyển đổi.

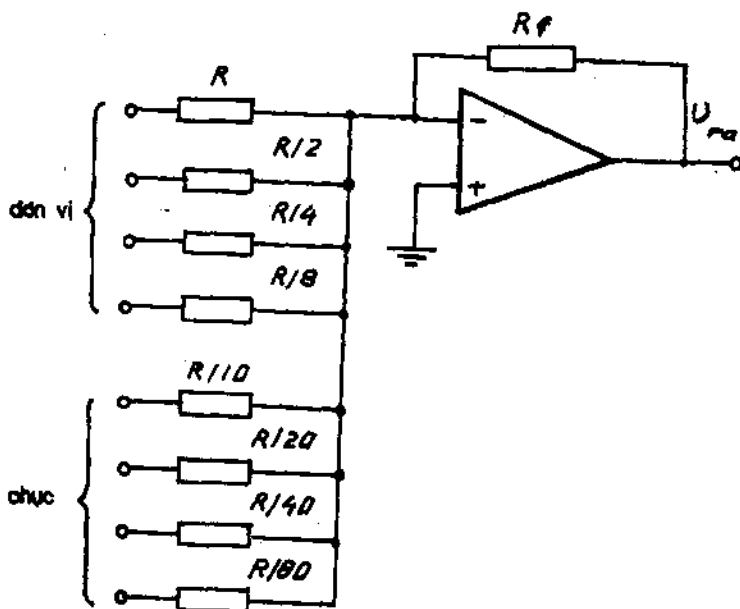
Một cách tổng quát, với một DAC n bit (từ B^0 đến B^{n-1}) chế tạo theo phương pháp điện trở có trọng số khác nhau như sơ đồ trên hình 11.3, ta có thể tính tín hiệu đầu ra U_{ra} theo công thức sau (trong đó B^0 đến B^{n-1} có giá trị 0 hoặc 1):

$$U_{ra} = - U_{chuẩn} \cdot \frac{R_f}{R} (2^{n-1} B^{n-1} + 2^{n-2} B^{n-2} + \dots + 2^1 B^1 + 2^0 B^0)$$

Ví dụ:

Nếu đưa vào mạch chuyển đổi tín hiệu số là 1011, các khoá thứ 1, 2 và 4 (tính từ bit nhỏ nhất) sẽ được nối vào $U_{chuẩn}$ và dòng điện tổng hợp sẽ là:

$$\begin{aligned} I_{th} &= \frac{U_{chuẩn}}{R} + \frac{U_{chuẩn}}{R/2} + \frac{U_{chuẩn}}{R/8} \\ &= U_{chuẩn} \left(\frac{1}{R} + \frac{2}{R} + \frac{8}{R} = 11 \frac{U_{chuẩn}}{R} \right) \end{aligned}$$



Hình 11.4. Mạch DAC với tín hiệu đầu vào là mã BCD 8421

Vậy tín hiệu ra là:

$$U_{ra} = -I_{th} \cdot R_f = -11 \frac{U_{chuan}}{R}$$

Bây giờ nếu áp dụng công thức tổng quát đã nêu, ta có:

$$U_{ra} = -U_{chuan} \cdot \frac{R_f}{R} \cdot (2^3 + 2^1 + 2^0) = -U_{chuan} \cdot \frac{R_f}{R} \quad (11)$$

Ta tìm lại được kết quả giống như trên.

Thành phần $U_{chuan} \cdot \frac{R_f}{R}$ là một hằng số cho nên điện thế đầu ra U_{ra} tỉ lệ với số 11 là giá trị hệ 10 của 1011 (hệ 2).

Trong trường hợp nếu sử dụng tín hiệu số dưới dạng mã BCD (chẳng hạn BCD 8421) thì các điện trở hợp thành từng nhóm bốn điện trở một, mỗi nhóm có giá trị gấp 10 lần nhóm kế cận với nó. Trên hình 11.4 là một ví dụ với hai số hạng BCD là hàng đơn vị và hàng chục.

Mạch như trên có ưu điểm là đơn giản nhưng lại có khuyết điểm là độ chính xác và tính ổn định của kết quả phụ thuộc nhiều vào trị số tuyệt đối của các điện trở và khả năng biến thiên như nhau theo môi trường của các điện trở này. Vấn đề chế tạo các điện trở theo đúng tỉ lệ chính xác như vậy thường rất khó khăn và tốn kém. Ngoài ra, U_{ra} còn phụ thuộc vào cả độ chính xác và tính ổn định của nguồn U_{chuan} .

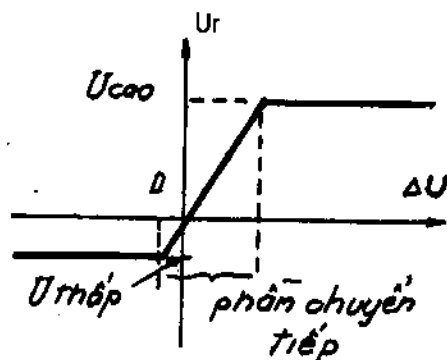
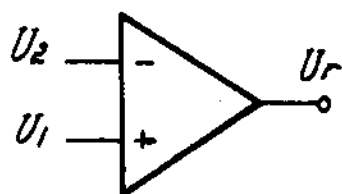
3. Mạch chuyển đổi tương tự số

Trong phần này ta sẽ khảo sát mạch chuyển đổi thực hiện thao tác ngược với DAC đã nói ở trên. Đó là các mạch dùng để chuyển đổi các tín hiệu tương tự thành các tín hiệu số tương ứng (ở dưới dạng nhị phân hay BCD) và gọi là các mạch chuyển đổi tương tự - số (Analog - Digital Converter: ADC).

Có nhiều phương pháp để thực hiện một mạch ADC nhưng ta chỉ khảo sát một vài phương pháp chính, trong đó đều có sử dụng một mạch đặc biệt gọi là mạch so sánh (Comparator).

3.1. Mạch so sánh

Mạch so sánh là một mạch có hai đầu vào U_1, U_2 : U_1 là đầu vào âm (-), U_2 là đầu vào dương (+) và một đầu ra U_o . Mạch được ký hiệu như trên hình 11.5 và có đường đặc tính như trên hình 11.6.



Hình 11.5: Ký hiệu mạch so sánh Hình 11.6: Đặc tính của mạch so sánh

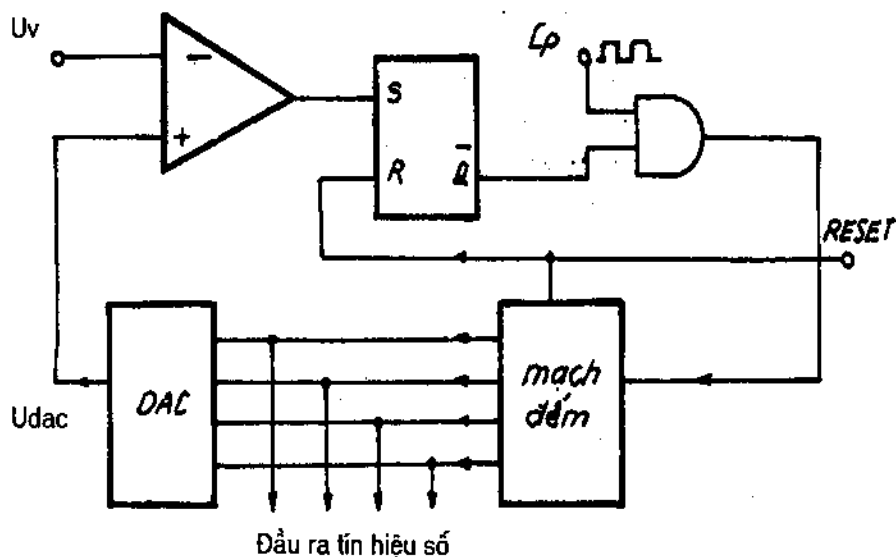
Đầu ra U_r của mạch thường có hai trạng thái rõ rệt:

- Nếu $\Delta U = U_1 - U_2 > 0$ thì $U_r = U_{cao}$ (thường $> 0V$).

- Nếu $\Delta U = U_1 - U_2 < 0$ thì $U_r = U_{thap}$ (thường $\leq 0V$).

Khi ΔU gần bằng $0V$, ta có trạng thái chuyển tiếp (xem hình 11.6). Khoảng chuyển tiếp có bề rộng phụ thuộc vào dạng mạch thiết kế nhưng trị số này càng nhỏ thì sự so sánh càng chính xác. Hiện nay người ta đã chế tạo các vi mạch chứa một hoặc vài ba bộ so sánh trong một vỏ rất tiện dụng.

3.2. Mạch ADC kiểu đếm



Hình 11.7: Sơ đồ ADC kiểu đếm

Trên hình 11.7 là sơ đồ của một mạch ADC kiểu đếm (Counting ADC). Mạch có những điểm chính như sau:

Mạch bao gồm các phần tử: một mạch so sánh, một FF RS, một cổng AND để đóng mở xung nhịp C_p từ bộ dao động chuẩn, một mạch đếm n bit và một mạch DAC n bit. Các phần tử này được mắc thành vòng hồi tiếp.

Lúc đầu, mạch đếm và FF được RESET nên điện áp U_{DAC} của DAC bằng 0V và cổng AND mở ra cho xung C_p vào mạch đếm. Lúc này điện áp vào U_V lớn hơn U_{DAC} (giả sử rằng cả hai đều dương) nếu U_{SS} ở trị số thấp. U_{DAC} tăng dần theo hình bậc thang vì mạch đếm liên tục đổi trạng thái từ thấp lên cao, cho đến khi U_{DAC} vừa đủ lớn hơn U_V để U_{SS} chuyển lên cao làm $Q = 0$ đóng cổng AND lại. Lúc này tín hiệu trong mạch đếm là tín hiệu số n bit tương ứng của tín hiệu tương tự vào U_V .

Qua các phân tích trên ta nhận thấy:

- Mạch DAC (và mạch đếm) càng có độ phân giải cao thì sự so sánh càng chính xác vì chiều cao của bậc thang càng nhỏ.

- Sự chuyển đổi luôn luôn cần một khoảng thời gian. Khoảng thời gian này tùy thuộc ở trị số của tín hiệu vào U_V và tần số của tín hiệu chuẩn (đối với cùng một DAC). U_V càng lớn thì thời gian chuyển đổi càng lâu còn tần số C_p càng cao thì thời gian càng ngắn.

III. THỰC HÀNH

1. Điều kiện thực hiện

1.1. Bản vẽ: Sơ đồ bộ chuyển đổi ADC (hình 9.3) và DAC (hình 9.7).

1.2. Thiết bị: Đồng hồ vạn năng, nguồn nuôi, máy hiện sóng các bộ ADC và DAC.

1.3. Thời gian: 5 tiết.

2. Trình tự thực hiện

2.1. Đọc bản vẽ: Phân tích hoạt động của mạch chuyển đổi tín hiệu AD và DA theo các sơ đồ hình 9.3 và hình 9.7 cùng sơ đồ trên mặt module ADC và DAC.

2.2. Công tác chuẩn bị

- Kiểm tra tình trạng thiết bị: Đồng hồ vạn năng, nguồn nuôi, máy hiện sóng, các bộ ADC và DAC đều đang làm việc bình thường.

- Kiểm tra vị trí nơi làm việc: Đảm bảo thuận tiện và an toàn cho việc thực hiện bài học.

2.3. Trình tự gia công

TT	Tên công việc	Thiết bị - dụng cụ	Yêu cầu kỹ thuật
1	<i>Chuẩn bị</i> - Kiểm tra các thiết bị, dụng cụ, vật tư.	- Đồng hồ vạn năng, nguồn nuôi, máy hiện sóng, các bộ ADC và DAC.	- Các thiết bị, dụng cụ vật tư có đầy đủ và làm việc bình thường.
2	<i>Thực hiện</i> * Khảo sát ADC. - Cấp nguồn cho ADC.	- ADC. - Nguồn nuôi.	- ADC chỉ trạng thái sẵn sàng làm việc.
	- Nối tín hiệu cần chuyển đổi vào đầu vào ADC.	- ADC và nguồn nuôi.	- Lấy tín hiệu tương tự có ngay trên bộ ADC đưa vào ADC.
	- Bật công tắc cho ADC làm việc và quan sát đầu vào và đầu ra của nó. * Khảo sát DAC (các bước tương tự ADC).	ADC + nguồn nuôi. - DAC. - Nguồn. - Máy hiện sóng.	- Lấy các mức tín hiệu khác nhau đưa vào ADC.
3	<i>Kết thúc</i> - Ngắt nguồn nuôi. - Thu dọn thiết bị dụng cụ.	- ADC và DAC. - Nguồn. - Máy hiện sóng.	- Ngắt nguồn nuôi của các thiết bị. - Xoay núm nút của các thiết bị về trạng thái an toàn. Cắt các thiết bị.

2.4. Hướng dẫn thực hiện trình tự gia công

TT	Tên công việc	Hướng dẫn
1	<i>Chuẩn bị:</i> - Kiểm tra các thiết bị, dụng cụ, vật tư.	- Các thiết bị, dụng cụ, vật tư làm việc bình thường và có đầy đủ.
2	<i>Thực hiện:</i> * Khảo sát hoạt động ADC - Cấp nguồn cho ADC. - Nối tín hiệu cần chuyển đổi vào đầu vào ADC. - Bật công tắc cho ADC làm việc và quan sát đầu vào và đầu ra của nó.	- ADC chỉ trạng thái sẵn sàng làm việc. - Đảm bảo nguồn chuẩn. - Lấy tín hiệu tương tự có ngay trên bộ ADC đưa vào ADC. - Trên mặt modul ADC đã có đầu đưa ra tín hiệu tương tự. - Lấy các mức tín hiệu khác nhau đưa vào ADC - Khi thay đổi mức tín hiệu vào, tín hiệu ra thay đổi.
	* Khảo sát hoạt động DAC (các bước tương tự ADC)	- Tín hiệu vào được thay đổi bằng cách chuyển vị trí các công tắc đặt trên mặt DAC.
3	<i>Kết thúc:</i> - Ngắt nguồn nuôi - Thu dọn thiết bị dụng cụ.	- Công tắc của các thiết bị cần để ở vị trí an toàn. - Các thiết bị để đúng nơi quy định.

3. Các dạng sai hỏng và cách phòng ngừa

TT	Hiện tượng	Nguyên nhân	Cách phòng ngừa
1	Mạch ADC (DAC) không làm việc.	- Không có nguồn cung cấp.	- Kiểm tra nguồn và đường cấp nguồn tới mạch ADC, DAC.
2	Tín hiệu đưa vào có thay đổi nhưng tín hiệu ra không thay đổi.	- Mạch chuyển đổi bị hỏng. - Đấu sai mạch.	- Kiểm tra IC chức năng. - Kiểm tra và đấu đúng vị trí các tín hiệu.
3	Mạch làm việc không ổn định.	- Nguồn cung cấp yếu. - Dây cấp nguồn và dây tín hiệu tiếp xúc kém.	- Cấp nguồn cho đủ. - Nối các dây cho tiếp xúc tốt.

IV. KIỂM TRA ĐÁNH GIÁ

TT	Nội dung đánh giá	Cấp độ đánh giá (Xuất sắc, giỏi, khá, trung bình, yếu, kém)
1	Khả năng đấu nối mạch chính xác theo sơ đồ. (Vị trí của các đường dẫn tín hiệu vào, tín hiệu ra, đường cấp nguồn).	
2	Kỹ năng kiểm tra an toàn mạch sau lắp ráp bằng quan sát và bằng dụng cụ, thiết bị đo lường. Cấp nguồn cho mạch.	

3	<i>Vận hành cho mạch làm việc đúng nguyên lý. (Biết thay đổi các mức tín hiệu ở đầu vào một cách phù hợp; đo kiểm, xác định tín hiệu ở các đầu ra một cách chính xác. Giải thích hoạt động của mạch).</i>	
4	<i>Xử lý các tình huống trong quá trình lắp ráp và vận hành cho mạch làm việc (Lắp sai vị trí, linh kiện bị hỏng, dây dẫn bị đứt ngầm, nguồn nuôi không chuẩn...).</i>	

TÀI LIỆU THAM KHẢO

1. *Kỹ thuật điện tử số ứng dụng* - Võ Trí An, Nhà xuất bản Khoa học kỹ thuật, 1995.
2. *Sổ tay tra cứu IC số* - Dương Minh Trí, Nhà xuất bản Khoa học kỹ thuật, 2000.
3. *Cẩm nang thực hành vi mạch tuyến tính, TTL/LS, CMOS* - Huỳnh Đắc Thắng, Nhà xuất bản Khoa học kỹ thuật, 1994.
4. *Giáo trình kỹ thuật số* - Nguyễn Viết Nguyên, Nhà xuất bản Giáo dục, 2003.
5. *Cơ sở kỹ thuật điện tử số* - Vũ Đức Thọ biên dịch, Nhà xuất bản Giáo dục, 2000.

MỤC LỤC

<i>Lời giới thiệu</i>	3
<i>Lời nói đầu</i>	5
<i>Một số vấn đề khi sử dụng các mạch tích hợp số</i>	7
Bài 1. KHẢO SÁT CÁC CỔNG LOGIC CƠ BẢN AND, OR, NAND, NOR, NOT.....	11
Bài 2. LẮP MẠCH BẰNG CÁC CỔNG NOT, AND VÀ OR CƠ BẢN	18
Bài 3. LẮP MẠCH BẰNG CÁC CỔNG NAND VÀ NOR CƠ BẢN.....	26
Bài 4. LẮP CÁC MẠCH BẰNG CỔNG XOR.....	33
Bài 5. LẮP CÁC MẠCH MÃ HÓA VÀ GIẢI MÃ	41
Bài 6. LẮP MẠCH DỒN KÊNH VÀ PHÂN KÊNH.....	48
Bài 7. LẮP CÁC MẠCH FLIP - FLOP.....	57
Bài 8. LẮP CÁC BỘ ĐẾM TIẾN, LÙI HOẠT ĐỘNG KHÔNG ĐỒNG BỘ.....	65
Bài 9. LẮP BỘ ĐẾM THẬP PHÂN HIỂN THỊ KẾT QUẢ ĐẾM BẰNG ĐÈN HIỂN THỊ 7 THANH	74
Bài 10. LẮP CÁC BỘ GHI DỊCH, NẠP THÔNG TIN VÀO NỐI TIẾP VÀ NẠP THÔNG TIN VÀO SONG SONG.....	82
Bài 11. KHẢO SÁT NGUYÊN LÝ LÀM VIỆC CỦA CÁC BỘ CHUYỂN ĐỔI A/D VÀ D/A	90
<i>Tài liệu tham khảo</i>	101

NHÀ XUẤT BẢN HÀ NỘI
4 - TỐNG DUY TÂN, QUẬN HOÀN KIẾM, HÀ NỘI
ĐT: (04) 8252916 - FAX: (04) 9289143

GIÁO TRÌNH
THỰC HÀNH KỸ THUẬT SỐ
NHÀ XUẤT BẢN HÀ NỘI - 2007

Chịu trách nhiệm xuất bản

NGUYỄN KHẮC OÁNH

Biên tập

PHẠM QUỐC TUẤN

Bìa

VĂN SÁNG

Kỹ thuật vi tính

PHẠM BẰNG VIỆT

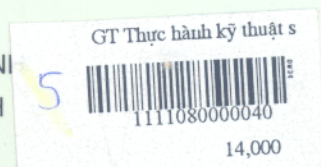
Sửa bản in

PHẠM QUỐC TUẤN

In 850 cuốn, khổ 17x24cm, tại Nhà in Hà Nội - Công ty Sách Hà Nội. 67 Phó Đức Chính - Ba Đình - Hà Nội. Quyết định xuất bản: 160-2007/CXB/473GT-27/HN, số: 313/CXB ngày 02/3/2007. Số in: 389. In xong và nộp lưu chiểu quý III năm 2007.

BỘ GIÁO TRÌNH XUẤT BẢN NĂM 2007
KHOẢNG TRƯỞNG TRUNG HỌC ĐIỆN TỬ - ĐIỆN LẠNH

1. LÝ THUYẾT MẠNG MÁY TÍNH
2. THIẾT KẾ HỆ THỐNG LẠNH
3. THỰC HÀNH LẮP RÁP, CÀI ĐẶT VÀ BẢO TRÌ HỆ THỐNG MÁY TÍNH
4. THỰC HÀNH SỬA CHỮA MÁY LẠNH
5. BÁO HIỆU VÀ ĐỒNG BỘ TRONG MẠNG VIỄN THÔNG
6. TỔ CHỨC MẠNG VÀ DỊCH VỤ VIỄN THÔNG
7. THIẾT BỊ ĐẦU CUỐI
8. KỸ THUẬT NHIỆT
9. KỸ THUẬT MÀN HÌNH MÁY TÍNH
10. ĐO LƯỜNG KỸ THUẬT LẠNH
11. THỰC HÀNH KỸ THUẬT SỐ
12. THỰC HÀNH ĐIỆN TỬ CÔNG NGHIỆP
13. KIẾN TRÚC MÁY TÍNH
14. LÝ THUYẾT BẢO TRÌ HỆ THỐNG MÁY TÍNH
15. KỸ THUẬT VI XỬ LÝ
16. KỸ THUẬT SỐ VÀ MẠCH LOGÍC
17. KỸ THUẬT THÔNG TIN QUANG
18. THỰC HÀNH LINUX
19. THỰC HÀNH MẠNG
20. KỸ THUẬT ĐIỀU HÒA KHÔNG KHÍ
21. THỰC HÀNH GIA CÔNG LẮP ĐẶT ĐƯỜNG ỐNG
22. MÁY VÀ THIẾT BỊ LẠNH
23. THỰC HÀNH SỬA CHỮA MÀN HÌNH MÁY TÍNH
24. THỰC HÀNH VIỄN THÔNG CHUYÊN NGÀNH



Giá: 14.000đ