



SỞ GIÁO DỤC VÀ ĐÀO TẠO HÀ NỘI

GIÁO TRÌNH

Giao diện và ghép nối ngoại vi

DÙNG TRONG CÁC TRƯỜNG TRUNG HỌC CHUYÊN NGHIỆP



NHÀ XUẤT BẢN HÀ NỘI.

SỞ GIÁO DỤC VÀ ĐÀO TẠO HÀ NỘI

TS. PHÓ ĐỨC TOÀN

GIÁO TRÌNH
GIAO DIỆN GHÉP NỐI NGOẠI VI

(Dùng trong các trường THCN)

NHÀ XUẤT BẢN HÀ NỘI - 2007

Lời giới thiệu

Nước ta đang bước vào thời kỳ công nghiệp hóa, hiện đại hóa nhằm đưa Việt Nam trở thành nước công nghiệp văn minh, hiện đại.

Trong sự nghiệp cách mạng to lớn đó, công tác đào tạo nhân lực luôn giữ vai trò quan trọng. Báo cáo Chính trị của Ban Chấp hành Trung ương Đảng Cộng sản Việt Nam tại Đại hội Đảng toàn quốc lần thứ IX đã chỉ rõ: “Phát triển giáo dục và đào tạo là một trong những động lực quan trọng thúc đẩy sự nghiệp công nghiệp hóa, hiện đại hóa, là điều kiện để phát triển nguồn lực con người - yếu tố cơ bản để phát triển xã hội, tăng trưởng kinh tế nhanh và bền vững”.

Quán triệt chủ trương, Nghị quyết của Đảng và Nhà nước và nhận thức đúng đắn về tầm quan trọng của chương trình, giáo trình đối với việc nâng cao chất lượng đào tạo, theo đề nghị của Sở Giáo dục và Đào tạo Hà Nội, ngày 23/9/2003, Ủy ban nhân dân thành phố Hà Nội đã ra Quyết định số 5620/QĐ-UB cho phép Sở Giáo dục và Đào tạo thực hiện đề án biên soạn chương trình, giáo trình trong các trường Trung học chuyên nghiệp (THCN) Hà Nội. Quyết định này thể hiện sự quan tâm sâu sắc của Thành ủy, UBND thành phố trong việc nâng cao chất lượng đào tạo và phát triển nguồn nhân lực Thủ đô.

Trên cơ sở chương trình khung của Bộ Giáo dục và Đào tạo ban hành và những kinh nghiệm rút ra từ thực tế đào tạo, Sở Giáo dục và Đào tạo đã chỉ đạo các trường THCN tổ chức biên soạn chương trình, giáo trình một cách khoa học, hệ

thống và cập nhật những kiến thức thực tiễn phù hợp với đối tượng học sinh THCS Hà Nội.

Bộ giáo trình này là tài liệu giảng dạy và học tập trong các trường THCS ở Hà Nội, đồng thời là tài liệu tham khảo hữu ích cho các trường có đào tạo các ngành kỹ thuật - nghiệp vụ và đông đảo bạn đọc quan tâm đến vấn đề hướng nghiệp, dạy nghề.

Việc tổ chức biên soạn bộ chương trình, giáo trình này là một trong nhiều hoạt động thiết thực của ngành giáo dục và đào tạo Thủ đô để kỷ niệm “50 năm giải phóng Thủ đô”, “50 năm thành lập ngành” và hướng tới kỷ niệm “1000 năm Thăng Long - Hà Nội”.

Sở Giáo dục và Đào tạo Hà Nội chân thành cảm ơn Thành ủy, UBND, các sở, ban, ngành của Thành phố, Vụ Giáo dục chuyên nghiệp Bộ Giáo dục và Đào tạo, các nhà khoa học, các chuyên gia đầu ngành, các giảng viên, các nhà quản lý, các nhà doanh nghiệp đã tạo điều kiện giúp đỡ, đóng góp ý kiến, tham gia Hội đồng phản biện, Hội đồng thẩm định và Hội đồng nghiệm thu các chương trình, giáo trình.

Đây là lần đầu tiên Sở Giáo dục và Đào tạo Hà Nội tổ chức biên soạn chương trình, giáo trình. Dù đã hết sức cố gắng nhưng chắc chắn không tránh khỏi thiếu sót, bất cập. Chúng tôi mong nhận được những ý kiến đóng góp của bạn đọc để từng bước hoàn thiện bộ giáo trình trong các lần tái bản sau.

GIÁM ĐỐC SỞ GIÁO DỤC VÀ ĐÀO TẠO

Lời nói đầu

Trong những năm gần đây, sự phát triển mạnh mẽ của công nghệ thông tin làm gia tăng các nhu cầu học tập, nghiên cứu hệ thống máy tính. Sách mô tả hệ thống máy tính rất phong phú, tuy nhiên giáo trình dùng để giảng dạy hệ thống máy tính nói chung và ghép nối máy tính nói riêng cho từng đối tượng có những đặc điểm khác nhau.

Cuốn giáo trình Giao diện ghép nối ngoại vi này được biên soạn cho trình độ trung học chuyên nghiệp, trong đó tích hợp các kiến thức cơ bản nhất với một số phần tham khảo mở rộng.

Mặc dù tác giả đã có nhiều cố gắng biên soạn kết hợp với kinh nghiệm thực tế giảng dạy nhiều năm, song cuốn giáo trình không tránh khỏi những thiếu sót. Tác giả mong nhận được các ý kiến đóng góp của đồng nghiệp cũng như các em học sinh.

Xin chân thành cảm ơn PGS.TS. Thái Quang Vinh - Viện Công nghệ thông tin và các đồng nghiệp khác đã có những ý kiến đóng góp quý báu để giáo trình hoàn thiện hơn.

Cuối cùng, xin chân thành cảm ơn Sở Giáo dục và Đào tạo Hà Nội, Ban giám hiệu Trường Trung học bán công kỹ thuật tin học Hà Nội (ESTIH) đã tạo điều kiện để cuốn giáo trình này sớm hoàn thành.

TÁC GIẢ

Bài mở đầu

GIỚI THIỆU MÔN HỌC

Máy tính cá nhân ra đời đầu những năm 80 của thế kỷ 20 và ngày càng giữ một vị trí quan trọng trong các lĩnh vực khác nhau của xã hội và tạo ra bước tiến mới trong lịch sử nhân loại. Trong lĩnh vực điều khiển hay tin học công nghiệp sự phát triển nhanh chóng của máy tính cá nhân và kỹ thuật ghép nối chúng với các thiết bị ngoại vi làm cho việc xây dựng một hệ thống tự động hay bán tự động trở nên gọn gàng và linh hoạt hơn. Giáo trình này được biên soạn cho học sinh các ngành công nghệ thông tin và điện tử viễn thông trong các trường trung học chuyên nghiệp. Nội dung chủ yếu của giáo trình nhằm trình bày những kiến thức về ghép nối máy tính với một số thiết bị ngoại vi thường gặp trong hệ thống máy tính cá nhân, trên cơ sở đó cung cấp cho học sinh khả năng thiết kế và viết chương trình điều khiển cho card giao diện và các thiết bị công nghiệp, dân dụng.

Giáo trình gồm 6 chương:

Chương 1 - Ghép nối các thành phần trên bản mạch chính: Mô tả việc ghép nối các thành phần trên bản mạch chính như là một mẫu mực về kỹ thuật ghép nối. Vai trò và nhiệm vụ của card giao diện được phân tích kỹ, vấn đề giải mã địa chỉ thiết bị ngoại vi và một số sơ đồ cụ thể được đưa ra phân tích nhằm cung cấp cho học sinh những kiến thức thực tế. Việc mô tả một chip vi mạch I/O quan trọng, thường chiếm một chương trong các cuốn sách khác cũng được trình bày ngắn gọn và súc tích trong chương này.

Chương 2 - Các phương pháp ghép nối thiết bị ngoại vi với máy tính: Trình bày ba phương pháp cơ bản như là ba thủ tục ghép nối máy tính với thiết bị ngoại vi. Ghép nối bằng phương pháp thăm dò có ưu điểm là gọn nhẹ, nhưng chương trình ghép nối sẽ độc chiếm CPU trong suốt thời gian gia công dữ liệu

của thiết bị ngoại vi. Các phương pháp ngắt và phương pháp truy nhập bộ nhớ trực tiếp được trình bày căn kẽ sao cho người học và người sử dụng dễ dàng hiểu và áp dụng các phương pháp có nhiều ưu điểm này.

Chương 3 - Ghép nối song song và máy in: Chương này mô tả các khái niệm về ghép nối song song, chuẩn ghép nối cùng những ưu nhược điểm của cách ghép nối này. Nguyên lý làm việc của máy in được mô tả để làm kiến thức cơ sở cho việc ghép nối máy in qua cổng song song 8 bit LPT. Các phương pháp ghép nối cùng những hàm và thủ tục ghép nối qua cổng song song này cũng được mô tả sao cho học sinh có thể hiểu và thực hiện ghép nối.

Chương 4 - Ghép nối nối tiếp: Chương này mô tả các khái niệm về ghép nối nối tiếp, chuẩn ghép nối cùng những ưu nhược điểm của cách ghép nối này. Nguyên lý làm việc của modem, chuột, bàn phím được mô tả để làm kiến thức cơ sở cho việc ghép nối các thiết bị nối trên. Các phương pháp ghép nối cùng những hàm và thủ tục ghép nối nối tiếp này cũng được mô tả sao cho học sinh có thể hiểu và thực hiện ghép nối.

Chương 5 - Ghép nối với thiết bị nhớ ngoài: Trên cơ sở mô tả các thiết bị nhớ ngoài như ổ đĩa từ, ổ đĩa quang và ổ đĩa di động theo chuẩn USB các phương pháp ghép nối, chuẩn ghép nối và các hàm thực hiện ghép nối cũng được mô tả. Đặc biệt giao diện USB cho phép truyền tin cả gói theo chuẩn truyền tin qua mạng được trình bày nhằm trang bị và chuẩn bị cho học sinh cách ghép nối theo chuẩn hiện đại này.

Chương 6 - Ghép nối màn hình: Trên cơ sở trình bày đặc điểm kỹ thuật của màn hình, phương pháp ghép nối màn hình thông qua card màn hình được mô tả cùng với các hàm thực hiện ghép nối.

Các học sinh cần được học các giáo trình kỹ thuật điện tử và kỹ thuật số, cấu trúc máy tính, lập trình Pascal hoặc C trước khi học giáo trình này.

Tuy nhiên cần phải nhận thức rằng, nhà trường trang bị cho học sinh một khối lượng kiến thức lớn, liên hoàn bổ sung lẫn nhau từ nhiều giáo trình. Trong một số trường hợp, nội dung của các giáo trình (được viết bởi các tác giả khác nhau) trùng nhau ở một số phần nhằm hệ thống kiến thức cho sinh viên, nhưng nếu phần trùng này lớn thì việc điều chỉnh nội dung giảng dạy là cần thiết.

Chương 1

GHÉP NỐI CÁC THÀNH PHẦN TRÊN BẢN MẠCH CHÍNH

Mục tiêu:

Chương này cung cấp cho học viên một ghép nối chuẩn mực, đó là ghép nối các thành phần trên bản mạch chính của máy tính PC, đồng thời vai trò nhiệm vụ của card giao diện trong hệ thống thiết bị ngoại vi hay kênh vào ra được phân tích một cách chi tiết.

Máy vi tính, còn gọi là máy tính PC (personal computer) có thành phần quan trọng nhất là bản mạch chính (main board - MB).

Vi xử lý, bộ nhớ chính và các chip, các khe cắm mở rộng, các mạch điện tử hỗ trợ cho hoạt động của vi xử lý đều được gắn trên MB và liên kết với nhau thông qua các bus, các dây dẫn (mạch in) nằm trên chính MB. MB được lắp đặt trong một vỏ máy (case), tất cả các bộ nhớ ngoài như ổ cứng (HDD), ổ mềm (FDD), ổ CD, đĩa di động (mobile disk) đều được nối về MB. Trong vỏ máy còn có một hộp nguồn sử dụng điện áp lưới 220V và đưa ra các điện áp một chiều cấp cho MB. MB là thành phần quan trọng nhất của máy tính chứa các chip điện tử quan trọng. Phần sau đây sẽ mô tả việc ghép nối các chip này để tạo thành một hệ thống hoạt động nhịp nhàng, hiệu quả.

1. GHÉP NỐI QUA TUYẾN FSB (FRONT SIDE BUS)

Phần trung tâm của bản mạch chính là vi xử lý. Vi xử lý thực hiện tất cả các hoạt động xử lý logic và số học. Nói chung, vi xử lý đọc số liệu từ bộ nhớ, xử lý các số liệu này theo hướng dẫn của lệnh sau đó viết kết quả vào bộ nhớ hoặc thiết bị ngoại vi. Hiện nay, tần số hoạt động của vi xử lý đạt cỡ 3,6GHz, vì một

chu kỳ bus mà vi xử lý dùng để thu hoặc nhận một dữ liệu mất khoảng 4 chu kỳ xung nhịp, nên có thể coi vi xử lý có khả năng truyền hoặc nhận dữ liệu với tốc độ một tỷ dữ liệu trong một giây. Trong khi đó, bộ nhớ chính làm bằng DRAM có tốc độ trao đổi dữ liệu thấp hơn nhiều vì dùng yếu tố nhớ là tụ điện có quán tính lớn. Có ba loại DRAM: SDRAM (synchronous DRAM) chỉ hoạt động được ở tần số 133MHz, còn nếu dùng DDRAM (double rate DRAM) thì tần số hoạt động được nhân đôi, tức là 266MHz, sau này đạt tới 400MHz nhưng vẫn dùng tên gọi như vậy. Bộ nhớ có độ tác động nhanh cao hơn so với hai loại trên dùng Rambus hay RDRAM, có tần số hoạt động điển hình cỡ 533MHz và 800MHz. Do vậy nếu nối trực tiếp để truyền dữ liệu từ vi xử lý tới bộ nhớ chính thì sẽ bị mất dữ liệu. Ban đầu người ta nối vi xử lý với bộ nhớ chính nhờ một tuyến bus gọi là FSB, thông qua chip hạ tốc độ MCH (memory control hub) hay còn gọi là chipset, chip cầu bắc. MCH có khả năng nhận dữ liệu với tốc độ cao của vi xử lý, sau khi nhận xong một dữ liệu, nó cấm vi xử lý gửi dữ liệu tiếp theo chừng nào nó chưa gửi xong dữ liệu vừa nhận được cho bộ nhớ chính với tốc độ chậm của bộ nhớ chính. Tuy nhiên lúc này tốc độ của hệ thống giảm xuống tốc độ của DRAM dùng làm bộ nhớ chính. Để khắc phục nhược điểm đó, người ta nối vi xử lý với bộ nhớ chính thông qua một cache đặc biệt (bộ nhớ đệm sử dụng hiệu ứng đường ống để tăng tốc độ xử lý).

II. GHEP NỐI THÔNG QUA TUYẾN BSB (BACK SIDE BUS)

Về cấu tạo, bộ nhớ cache là bộ nhớ dùng RAM tĩnh - SRAM (static RAM), không dùng yếu tố nhớ là tụ điện, mà dùng các mạch trigger nên có thể làm việc ở tần số tương đương với tần số hoạt động của vi xử lý. Bộ nhớ cache nằm giữa và một đầu được nối trực tiếp vào vi xử lý theo một tuyến dây gọi là BSB (back side bus), còn đầu kia nối vào bộ nhớ chính. Vi xử lý trao đổi dữ liệu với bộ nhớ cache với tốc độ của vi xử lý và trong khi vi xử lý bận xử lý dữ liệu vừa nhận được thì bộ nhớ cache trao đổi dữ liệu với bộ nhớ chính với tốc độ chậm của bộ nhớ chính. Giá thành của SDRAM cao hơn DRAM và kích thước cổng kênh, cho nên không được dùng để làm bộ nhớ chính. Do vậy, một cách hợp lý, kích thước bộ nhớ cache phải nhỏ. Thường kích thước của bộ nhớ cache cỡ khoảng 1% kích thước bộ nhớ chính. Điều này dẫn đến thông tin chứa trong bộ nhớ

cache phải là thông tin chọn lọc và được dự đoán là vi xử lý sẽ cần đến trong lần trao đổi dữ liệu sau (ví dụ như lệnh tiếp theo hay dữ liệu vừa dùng đến). Nếu dự đoán luôn đúng thì tốc độ của hệ thống tương đương tốc độ vi xử lý. Tuy nhiên, không phải lúc nào dự đoán cũng đúng, ví dụ như khi gặp lệnh nhảy thì lệnh tiếp theo không phải lệnh mà vi xử lý cần đến mà là lệnh có địa chỉ chỉ ra trong lệnh nhảy. Khi đó, vi xử lý phải truy cập bộ nhớ chính qua tuyến FSB để nhập thông tin và tốc độ hệ thống lại chậm lại. Do vậy tốc độ của hệ thống không chỉ phụ thuộc vào vi xử lý mà vẫn phụ thuộc vào DRAM làm bộ nhớ chính.

III. GHÉP NỐI VỚI THIẾT BỊ NGOẠI VI (TBNV)

1. Chip hạ tốc độ ICH

Các khối thiết bị ngoại vi, cùng với bản mạch chính để cấu thành PC/AT hoàn chỉnh, được nối về bản mạch chính thông qua các bản mạch ghép nối trung gian, còn gọi là card giao diện. Nhiều khi các bản mạch ghép nối trung gian này được tích hợp luôn vào bản mạch chính. Ví dụ như màn hình được ghép nối thông qua card màn hình, máy in được ghép nối thông qua mạch ghép nối song song LPT, chuột và modem được ghép nối thông qua mạch ghép nối nối tiếp COM... Thiết bị ngoại vi cũng có thể được ghép nối với bản mạch chính thông qua các card giao diện rời, không tích hợp trong bản mạch chính. Các card này được lắp vào bản mạch chính thông qua các khe cắm mở rộng chuẩn về cơ khí và điện. Bus hệ thống được nối ra các khe cắm mở rộng. Hệ thống thiết bị ngoại vi và card giao diện (gọi tắt là hệ thống TBNV), tùy loại mà có thể làm việc ở các tần số khác nhau. Ví dụ như các thiết bị ngoại vi đặc biệt như là các thiết bị công nghiệp thường hoạt động ở tần số thấp, nên card giao diện của các thiết bị này thường dùng các khe cắm mở rộng chuẩn ISA (industrial standard architecture) với tần số hoạt động thấp 8,33MHz. Các khe cắm mở rộng dành cho các thiết bị ngoại vi có tần số hoạt động cao hơn như là chuẩn PCI (peripheral component interconnect) với tần số hoạt động 33/66MHz, chuẩn AGP (accelerated graphics port) với tần số hoạt động được tính theo đơn vị 4X (4x33MHz), 8X (8x33MHz), nói chung thấp hơn nhiều so với vi xử lý. Tuy nhiên, do card giao diện chuẩn AGP có tốc độ hoạt động gần bằng bộ nhớ nên được nối vào chip

MCH. Do các thiết bị chuẩn PCI và ISA có tốc độ thấp so với bus FSB nên cần phải nối vào hệ thống thông qua một chip hạ tốc độ nữa là ICH (input/output control hub) hay chip cầu nam.

2. Vai trò, nhiệm vụ của card giao diện

Như đã trình bày ở trên, card giao diện có vai trò trung gian để ghép nối TBNV vào bàn mạch chính, nó nhận thông tin (tin) từ hệ thống vi xử lý (bao gồm vi xử lý và các chip hạ tốc độ) rồi truyền cho TBNV và ngược lại. Tuy nhiên, ngoài vai trò đó card giao diện còn được trao các nhiệm vụ phối hợp, ghép nối vi xử lý và TBNV về dạng tin, mức tín hiệu sử dụng, tốc độ trao đổi tin và về phương thức trao đổi tin, bởi vì:

- Trong khi vi xử lý sử dụng thông tin số dưới dạng các mức thì TBNV có thể sử dụng các dạng tin khác nhau tương tự như màn hình, dạng âm tần (hệ thống âm thanh), dạng chữ số theo mã ASCII (máy in). Dạng tin mà TBNV sử dụng còn có thể là dạng tin nối tiếp (bàn phím, chuột), dạng song song chỉ 8 bit (máy in), hay thông tin cả gói (packet) với lượng tin tối đa cho một gói là 1024B dùng trong các thiết bị sử dụng chuẩn USB.

- Mức tín hiệu mà TBNV sử dụng có thể khác với mức chuẩn (0V, 5V) mà hệ thống vi xử lý. Ví dụ các thiết bị truyền thông có thể sử dụng mức (+15V, -15V), (+48V, -48V) hay các thiết bị khoa học có thể dùng mức chuẩn NIM (0V, 0,8V). Ngoài ra, khả năng tải của các dây tín hiệu của máy tính không đủ đáp ứng đối với một số TBNV, trong trường hợp này card giao diện phải làm nhiệm vụ khuếch đại dòng.

- Mặc dù tốc độ của vi xử lý đã được giảm từ một đến hai lần trước khi nối với TBNV, nhưng do TBNV hoạt động vẫn chậm hơn, nên vẫn phải sử dụng card giao diện để phối hợp tốc độ với hệ thống vi xử lý. Ví dụ như vi xử lý sẽ chuyển toàn bộ dữ liệu vào bộ đệm dữ liệu của card giao diện, sau đó vi xử lý chuyển sang làm nhiệm vụ khác trong chế độ đa nhiệm, còn card giao diện sẽ làm nhiệm vụ chuyển các dữ liệu vừa nhận (có thể có gia công) theo tốc độ chậm của TBNV. Sau khi gửi hết các dữ liệu đã nhận, card giao diện sẽ phát tín hiệu - thường gọi là tín hiệu ngắt vào/ra - báo cho vi xử lý về nhu cầu dữ liệu tiếp theo của mình.

- Để đảm bảo trao đổi tin một cách tin cậy giữa hệ thống vi xử lý và hệ thống thiết bị ngoại vi, cần phải thực hiện công việc đó theo một phương thức nhất định, ví dụ như phương pháp ngắt, phương pháp truyền tin theo chuẩn USB. Khi đó, card giao diện phải làm nhiệm vụ trung gian trao đổi tin trên cơ sở các tín hiệu hồi đáp (handshake) hay theo giao thức USB. Sau đây sẽ mô tả quá trình ngắt:

- + TBNV có yêu cầu vi xử lý phục vụ, sẽ gửi tín hiệu ngắt đến bộ hỗ trợ ngắt.
- + Nếu có nhiều TBNV có yêu cầu ngắt, bộ xử lý ngắt sẽ sắp xếp và xử lý theo ưu tiên định sẵn, rồi đưa yêu cầu trao đổi tin với hệ thống vi xử lý dưới dạng một tín hiệu bằng 1 tác động vào chân (pin-out) nhận ngắt của vi xử lý.
- + Cứ mỗi lần thực hiện xong một lệnh, vi xử lý lại kiểm tra chân nhận ngắt có mức điện áp +5v hay không, nếu có tức là có yêu cầu trao đổi tin từ thiết bị ngoài. Vi xử lý kiểm tra tiếp cờ ngắt xem có được phép ngắt hay không, nếu được, quá trình trao đổi tin giữa vi xử lý và TBNV thông qua trung gian là card giao diện bắt đầu.

Trong trường hợp hệ thống vi xử lý khởi xướng việc trao đổi tin, hệ thống sẽ phát ra lệnh để khởi động hệ thống TBNV, kiểm tra trạng thái sẵn sàng của hệ thống TBNV thông qua mức tín hiệu sẵn sàng phát ra từ hệ thống này, nếu đã sẵn sàng thì bắt đầu trao đổi tin.

3. Một số sơ đồ ghép nối

Các TBNV được ghép nối chung vào bus D của máy tính, việc chọn TBNV trao đổi tin với vi xử lý xác định bởi địa chỉ. Thiết bị ngoại vi có không gian địa chỉ tách biệt với bộ nhớ. Việc chọn không gian địa chỉ nào là nhờ tín hiệu IO/M, nếu tín hiệu này bằng 1 chọn TBNV, nếu tín hiệu này bằng 0 chọn bộ nhớ. Bus C của máy tính có ba tín hiệu đáng chú ý:

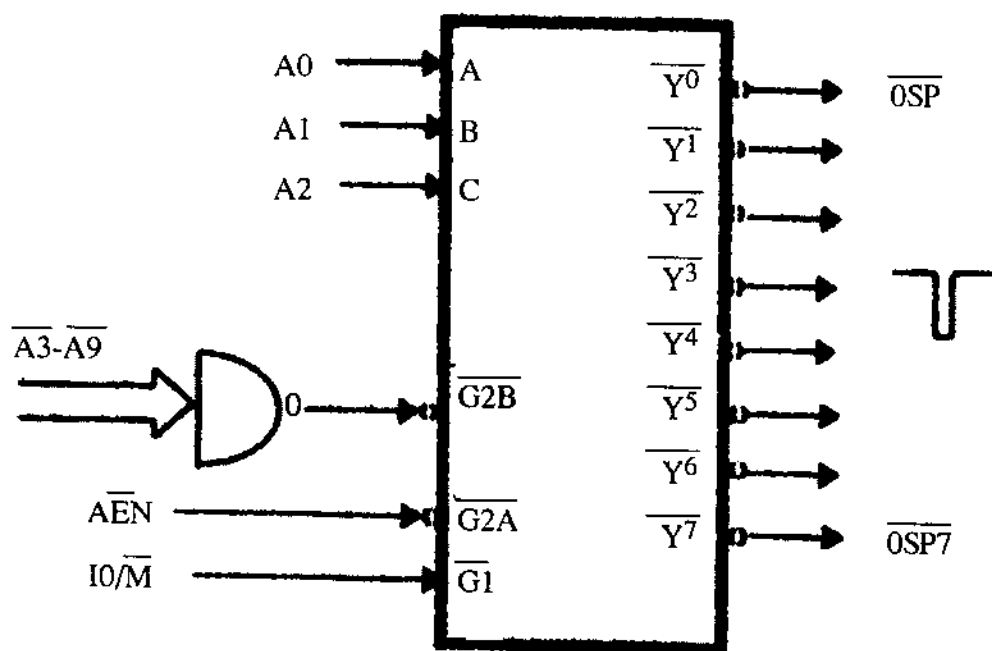
- Tín hiệu /IOW xác định đây là chu kỳ bus viết vào TBNV.
- Tín hiệu /IOR xác định đây là chu kỳ bus đọc từ TBNV.

Nếu dùng một trong hai tín hiệu này thì không cần quan tâm đến tín hiệu IO/M. Tín hiệu thứ ba đáng chú ý là tín hiệu /AEN, khi bằng 0 hệ thống làm việc bình thường, còn ngược lại thì đang trong quá trình làm tươi bộ nhớ. Do

vậy, cần phải tác động cả ba tín hiệu này vào bộ giải mã địa chỉ. Bộ giải mã địa chỉ của một TBNV sẽ phát tín hiệu chọn TBNV ở mức tích cực (để mở thông bộ đệm của TBNV vào bus D hay ta nói TBNV đó đã được chọn) khi địa chỉ phát trên bus A trùng với địa chỉ của TBNV.

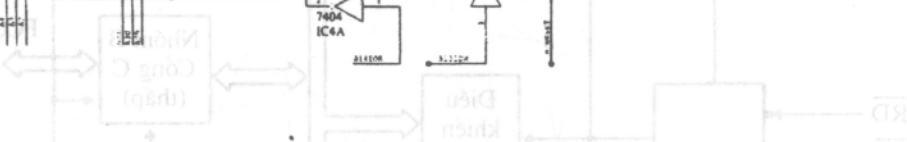
Một điểm đáng chú ý nữa, theo quy ước máy tính PC chỉ cho phép nối với 1024 địa chỉ thiết bị ngoài, tức là địa chỉ cao nhất là 3FFh hay 1023. Do vậy bus địa chỉ nối vào bộ giải mã của TBNV chỉ cần 10 đường từ A0 đến A9. Trong bản đồ địa chỉ, địa chỉ thấp nhất 000h - 00Fh dành cho chip DMA8237, địa chỉ cao nhất từ 3F8h - 3FFh cho COM1, đặc biệt vùng địa chỉ 300h - 31Fh dành cho các thiết bị tự làm.

Sơ đồ bộ giải mã địa chỉ đơn giản nhất (hình 1.1) sử dụng một chip 74138 có nguyên tắc làm việc như sau: tùy tổ hợp bit xuất hiện ở lối vào A, B, C có giá trị thập phân bằng bao nhiêu thì lối ra /Y có chỉ số bấy nhiêu sẽ bằng 0, các lối ra còn lại bằng 1. Vì mạch chỉ làm việc khi các lối vào điều khiển đồng thời thoả mãn điều kiện ($G2A = 0$) and ($G2B = 0$) and ($G1 = 1$), ngược lại vì mạch ở trạng thái treo.



Hình 1.1

ngiên cứu sơ đồ sau (hình 1.2) như một ví dụ.



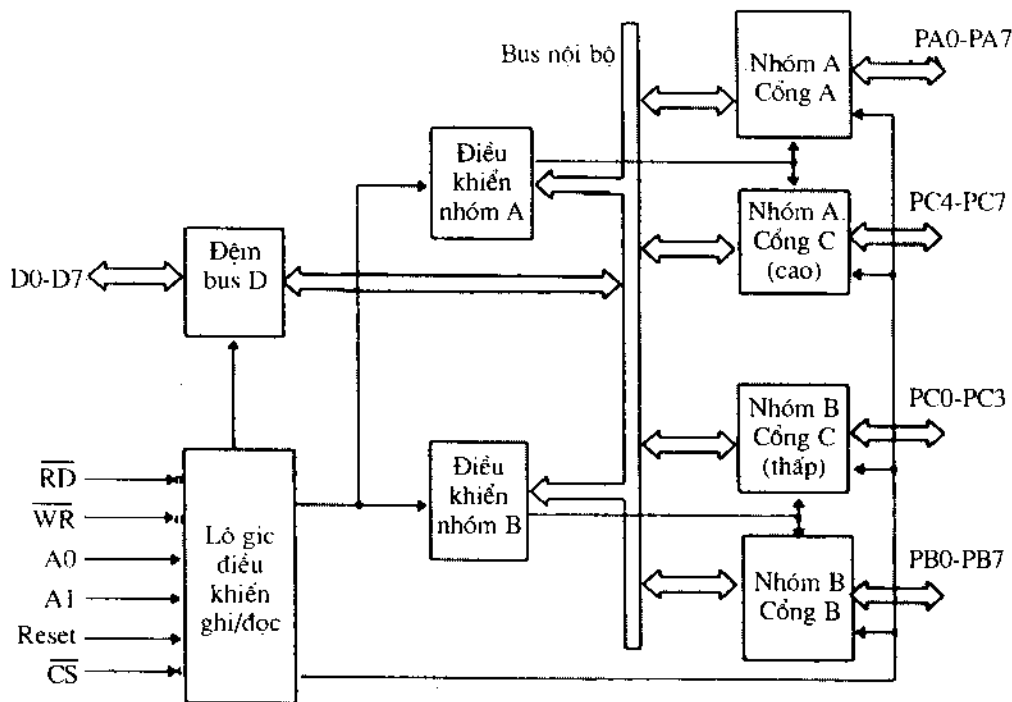
Hình 1.2. Mạch giao diện đa thang

E. A. Dvornik

chỉ lần lượt là 300h, 301h, 302h và phía lối vào D là nơi nhận dữ liệu từ TBNV, còn phía lối vào Q nối vào bus D qua van 74245. Địa chỉ 300h được phân tích thành 0011 0000 0000 b ba bit thấp đưa vào lối vào giải mã 74138, bảy bit tiếp theo đưa vào lối vào vi mạch And 8 lối vào theo nguyên tắc bit bằng 0 thì qua sơ đồ đảo và bit bằng 1 đưa thẳng. Lối vào thứ 8 dùng để đưa vào tín hiệu /AEN qua sơ đồ đảo. Tín hiệu này bằng 1 thì hệ thống đang bận làm tươi bộ nhớ và tín hiệu này thuộc bus C. Vai trò của tín hiệu /IOR là ở chỗ, chỉ khi có tín hiệu này dữ liệu mới được chuyển từ lối vào D ra lối ra Q.

4. Mạch phối ghép vào/ra song song lập trình được 8255A

Mạch 8255A thường được gọi là mạch phối ghép vào/ra lập trình được (programmable peripheral interface, PPI). Do khả năng mềm dẻo trong các ứng dụng thực tế nó là mạch phối ghép được dùng rất phổ biến cho các hệ vi xử lý 8-16 bit và là một thành phần không thể thiếu trên bản mạch chính. Sơ đồ khối mô tả chức năng bên trong của 8255A được thể hiện trên hình 1.3.



Hình 1.3

Các chân tín hiệu của 8255A có ý nghĩa khá rõ ràng. Chân reset phải được nối với tín hiệu reset chung của toàn hệ (khi reset thì các cổng được định nghĩa là cổng vào để không gây ra sự cố cho các mạch điều khiển). CS được nối với mạch tạo xung chọn thiết bị để đặt mạch 8255A vào một địa chỉ cơ sở nào đó. Các tín hiệu địa chỉ A0, A1 sẽ chọn ra 4 thanh ghi bên trong 8255A: 1 thanh ghi để ghi từ điều khiển cho hoạt động của 8255A (viết tắt là CWR, control word register) và 3 thanh ghi khác ứng với các cổng (port) là PA, PB, PC để ghi/đọc dữ liệu (xem bảng dưới đây). Theo bảng này ta nhận thấy địa chỉ cho PA cũng chính là địa chỉ cơ sở của 8255A.

Bảng mô tả việc chọn các thanh ghi trong 8255A

CS	A1	A0	Chọn ra
1	x	x	không chọn
0	0	0	PA
0	0	1	PB
0	1	0	PC
0	1	1	CWR

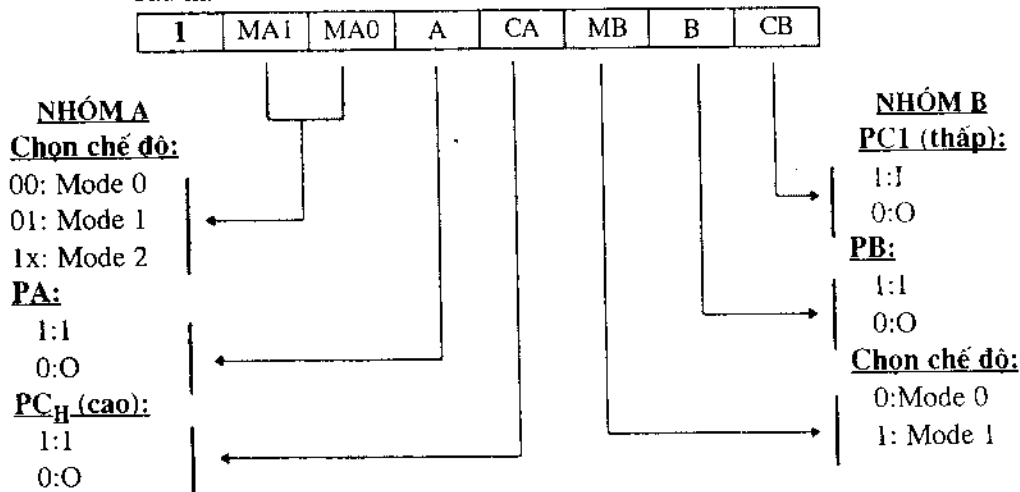
Có 2 loại từ điều khiển cho 8255A:

- Từ điều khiển định nghĩa cấu hình cho các cổng PA, PB, PC.
- Từ điều khiển lập/xoá từng bit ở đầu ra của PC.

** Từ điều khiển định nghĩa cấu hình*

Dạng thức của từ điều khiển để định cấu hình được thể hiện trên hình 1.4.

Cấu hình

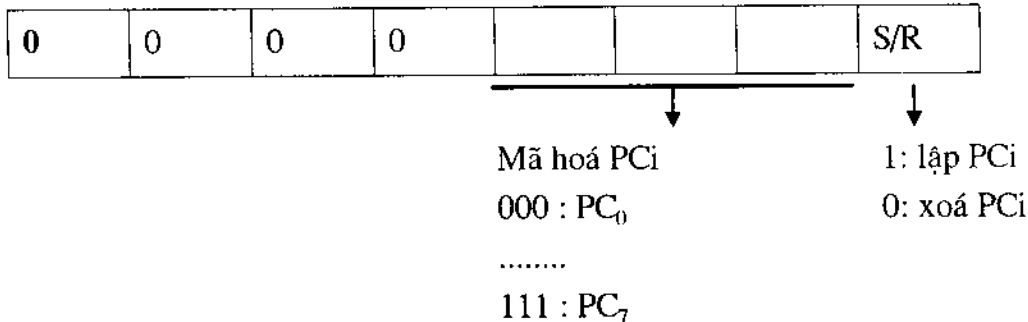


Hình 1.4

* Từ điều khiển lập/xoá bit ra PC_i

Dạng thức của từ điều khiển để lập/xoá PC_i được thể hiện trên hình 1.5.

Lập/ xoá



Hình 1.5

Như ta đã thấy ở trên, các chế độ (mode) làm việc của mạch cổng 8255A có thể được định nghĩa bằng từ điều khiển CWR. Cụ thể 8255A có 4 chế độ làm việc.

- Chế độ 0: "Vào/ra cơ sở" (còn gọi là "vào ra đơn giản"). Trong chế độ này mỗi cổng PA, PB, PC_H và PC_L đều có thể được định nghĩa là các cổng vào hoặc ra.

D7	D6	D5	D4	D3	D2	D1	D0	D7	D6	D5	D4	D3	D2	D1	D0
OBFA	INTEA	I/O	I/O	INTRA	INTEB	OBFB	INTRB	I/O	I/O	IBFA	INTE	INTR	INTEB	IBFB	INTRB

c) Tín hiệu trạng thái ra

d) Tín hiệu trạng thái vào

Hình 1.6

Để đơn giản ta coi PA cùng được định nghĩa là cổng ra hoặc cổng vào.

Ra dữ liệu trong chế độ 1 (hình 1.6).

Ở đây PA và PB cùng được định nghĩa là cổng ra và có các tín hiệu móc nối tương đương nhau cho việc trao đổi dữ liệu. Ta chỉ cần giới thiệu ở đây các tín hiệu cho PA, các tín hiệu cho PB cũng tương tự.

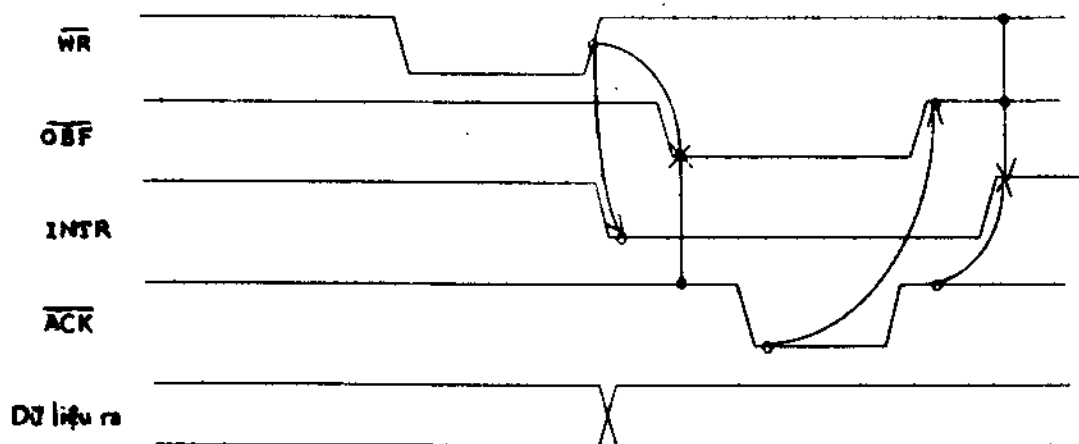
+ /OBFA (Đệm ra của PA đây). Tín hiệu báo cho thiết bị ngoại vi biết CPU đã ghi dữ liệu vào cổng để chuẩn bị đưa ra. Tín hiệu này thường được nối với /STB của thiết bị nhận.

+ /ACKA (Trả lời đã nhận được dữ liệu). Đây là tín hiệu của thiết bị ngoại vi cho biết là nó đã nhận được dữ liệu từ PA của 8255A.

+ INTRA (Yêu cầu ngắt từ PA). Đây là kết quả thu được từ quan hệ giữa các tín hiệu khác của 8255A trong quá trình đối thoại với thiết bị ngoại vi, nó được dùng để phản ánh yêu cầu ngắt của PA tới CPU (xem biểu đồ quan hệ giữa các tín hiệu trong hình 1.7a).

+ INTEA là tín hiệu của một mạch lật bên trong 8255A để cho phép/cấm yêu cầu ngắt INTRA của PA, INTEA được lập/xoá thông qua bit PV6 của PC.

Các tín hiệu đối thoại - trạng thái kể trên đều có thể lấy trực tiếp được từ các chân tương ứng của vi mạch hoặc được đọc vào CPU thông qua việc đọc cổng PC (xem hình 1.6c để thấy các bit trạng thái đọc được khi 8255A được định nghĩa ở chế độ 1). Hình 1.7a đưa ra biểu đồ thời gian của các tín hiệu ở chế độ 1-ra.



Hình 1.7a

Vào dữ liệu trong chế độ 1 (hình 1.6b)

Ở đây PA và PB được định nghĩa là cổng vào và có các tín hiệu móc nối tương đương nhau cho việc trao đổi dữ liệu. Ta chỉ cần giới thiệu ở đây các tín hiệu cho PA, các tín hiệu cho PB cũng tương tự:

+ /STB (Cho phép chốt dữ liệu): Khi dữ liệu đã sẵn sàng để được đọc vào bằng PA, thiết bị ngoại vi phải dùng /STB để báo cho 8255A biết mà chốt dữ liệu.

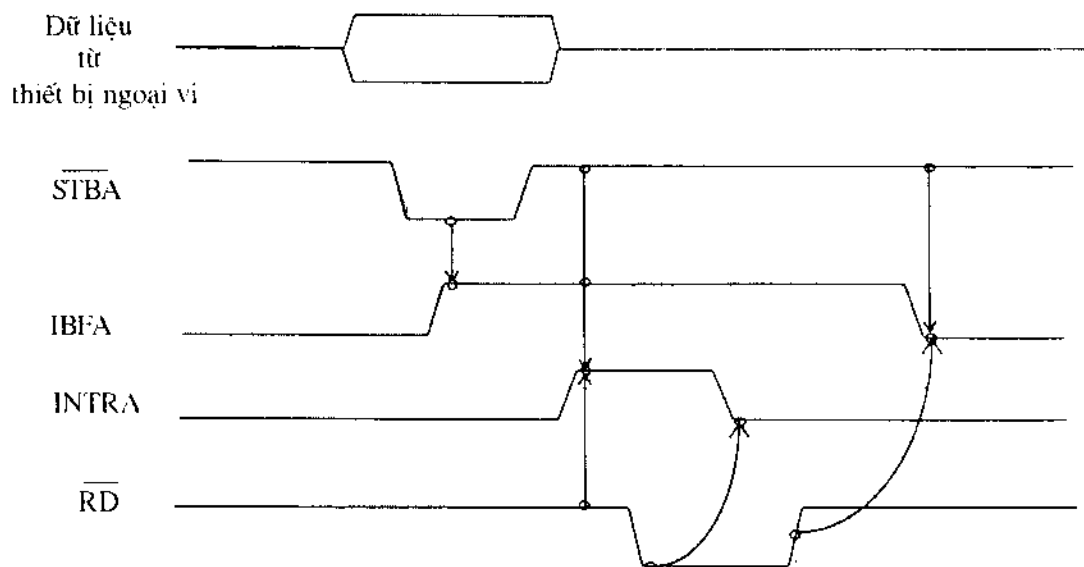
+ IBP (Đệm vào đây): Sau khi 8255A chốt được dữ liệu do thiết bị ngoại vi đưa đến nó đưa ra tín hiệu IBF để báo cho thiết bị ngoại vi biết là đã chốt xong.

+ INTRA (Yêu cầu ngắt từ cổng PA): Tín hiệu để báo cho CPU biết là đã có dữ liệu sẵn sàng để đọc từ PA. Đây là kết quả thu được từ quan hệ giữa các tín hiệu khác của 8255A trong quá trình đối thoại với thiết bị ngoại vi (xem biểu đồ quan hệ giữa các tín hiệu trong hình 1.7b).

+ INTEA là tín hiệu của một mạch lật bên trong 8255A để cho phép/cấm yêu cầu ngắt INTRA của PA. INTEA được lập/xoá thông qua bit PC4 của PC.

Một số trong các tín hiệu đối thoại - trạng thái kể trên đều có thể lấy được trực tiếp các chân tương ứng của vi mạch hoặc có thể được đọc vào CPU thông qua việc đọc PC (xem hình 1.6d).

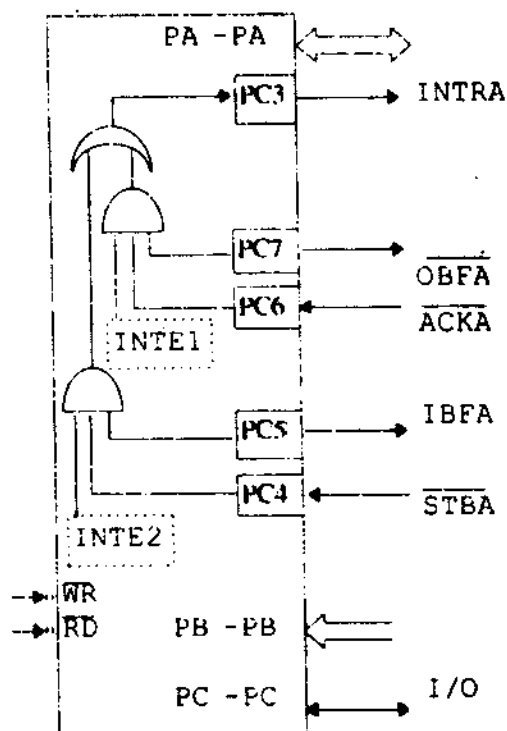
Các tín hiệu đối thoại - trạng thái có thể được sử dụng làm tín hiệu móc nối cho các kiểu vào/ra dữ liệu bằng cách ngắt CPU hay bằng cách thăm dò trạng thái sẵn sàng của thiết bị ngoại vi (sẽ được trình bày trong các phần sau).



Hình 1.7b. Biểu đồ thời gian các tín hiệu của 8255A ở chế độ 1 - vào

- Chế độ 2: “Bus 2 chiều” (hình 1.8)

Trong chế độ này chỉ riêng cổng PA được định nghĩa để làm việc như một cổng 2 chiều có các tín hiệu móc nối do một số bit của PC đảm nhiệm, còn PB thì có thể làm việc ở chế độ 1 hoặc 0 tùy theo các bit điều khiển trong CWR. Các chân tín hiệu còn lại của PC có thể được định nghĩa để làm việc như các chân vào hoặc ra, hoặc phục vụ cho cổng PB.

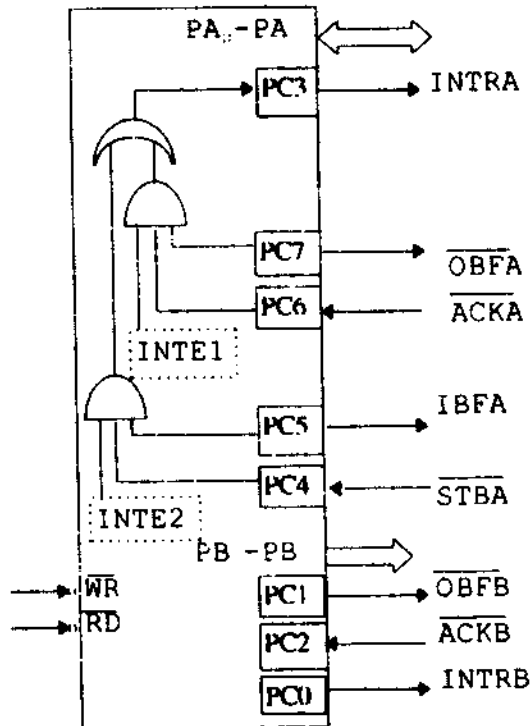


a)

PB: chế độ 0, vào

PC₀ PC₂: I/O tùy theo từ điều khiển

PA: chế độ 2



b)

PB: chế độ 1, ra

PA: chế độ 2

07	06	05	04	03	02	01	00
OBF	INTE1	IBFA	INTE2	INTRA	I/O	I/O	I/O

07	06	05	04	03	02	01	00
OBFA	INTE1	IBFA	STBA	INTE2	INTEB	IBFB	INTRB

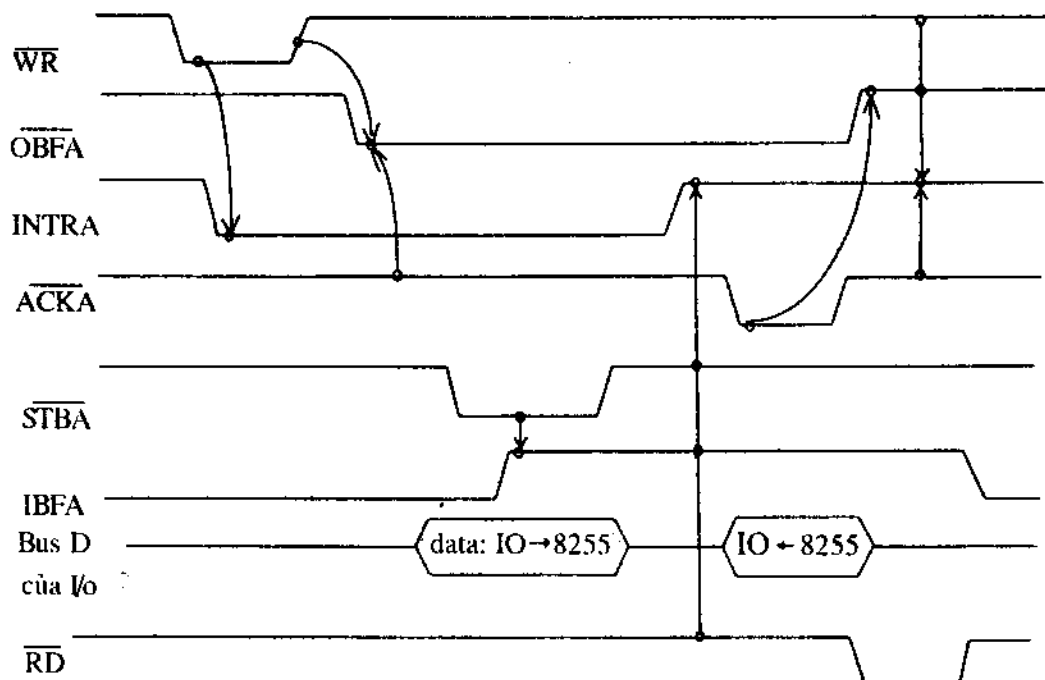
Hình 1.8. Tín hiệu trạng thái

* Một số tín hiệu móc nối đặc biệt cần giới thiệu của PA gồm:

- INTRA: Yêu cầu ngắt cho dữ liệu theo hai chiều vào và ra.
- INTE1 và INTE2 là 2 tín hiệu của 2 mạch lật bên trong 8255A để cho

phép/cấm yêu cầu ngắt của cổng PA. Các bit này được lập/xoá bởi các bit PC6 và PC4 của cổng PC.

Biểu đồ thời gian của các tín hiệu mức nổi của 8255A được biểu hiện trên hình 1.9.



Hình 1.9

Một số trong các tín hiệu đối thoại - trạng thái kể trên đều có thể lấy được trực tiếp từ các chân tương ứng của vi mạch hoặc có thể đọc được vào CPU từ cổng PC và cho phép điều khiển việc trao đổi dữ liệu bằng cách thăm dò các tín hiệu này.

Khi dùng 8255A trong chế độ bus 2 chiều để trao đổi dữ liệu theo cách thăm dò ta phải kiểm tra xem bit $\overline{OBFA}$ có bằng 1 (đệm ra rỗng) hay không trước khi dùng lệnh OUT để đưa dữ liệu ra cổng PA, hoặc kiểm tra xem bit $\overline{IBFA}$ có bằng 0 (đệm vào rỗng) hay không trước khi dùng lệnh IN để đọc dữ liệu vào từ cổng PA.

Sau đây là một vài ví dụ về cách lập trình cho 8255A.

* *Ví dụ 1:* Giả thiết mạch 8255A có các địa chỉ sau:

Địa chỉ	Thanh ghi (cổng)
7Ch	PA
7Dh	PB
7Eh	PC
7Fh	CWR

Lập trình để định nghĩa chế độ 0 cho 8255A với cấu hình các cổng như sau:

PQ: Ra	PB: Vào
PC _H : Ra	PC _L : Vào

Sau đó đọc các giá trị dữ liệu có tại PB rồi đưa ra PA và PC_L rồi đưa ra PC_H

Giải: Có thể định các hàng cho cổng, thanh ghi từ điều khiển và cho từ điều khiển nhờ lệnh giả EQU:

PA	EQU	7CH
PB	EQU	7DH
PC	EQU	7EH
CWR	EQU	7FH
CW	EQU	83H

từ điều khiển cho yêu cầu trên 83H
= 10000011 và sau đó dùng các hàng đó vào việc định nghĩa cấu hình cho 8255A

MOV AL, CW ; từ điều khiển trong AL

OUT CWR, AL ; đọc CW vào CWR

IN AL, PB ; đọc cổng PB

OUT PA, AL ; đưa dữ liệu đọc được ra cổng PA

IN AL, PC ; đọc cổng PC

MOV CL, 4 ; số lần quay AL

ROL AL, CL ; chuyển 4 bit thấp thành 4 bit cao

OUT PC, AL ; đưa dữ liệu đọc được ra cổng PC_H

* *Ví dụ 2:* Lập trình để bit PC4 của 8255A ở ví dụ trên tạo ra 256 xung với T = 50ms, độ rộng 50%. Giả thiết đã có sẵn chương trình con trễ 25ms là TRE25MS.

Giải: Sử dụng các ký hiệu ở ví dụ trên và các định nghĩa mới

PC40N EQU 90H ; từ điều khiển để PC4 = 1 (On): 00001001B

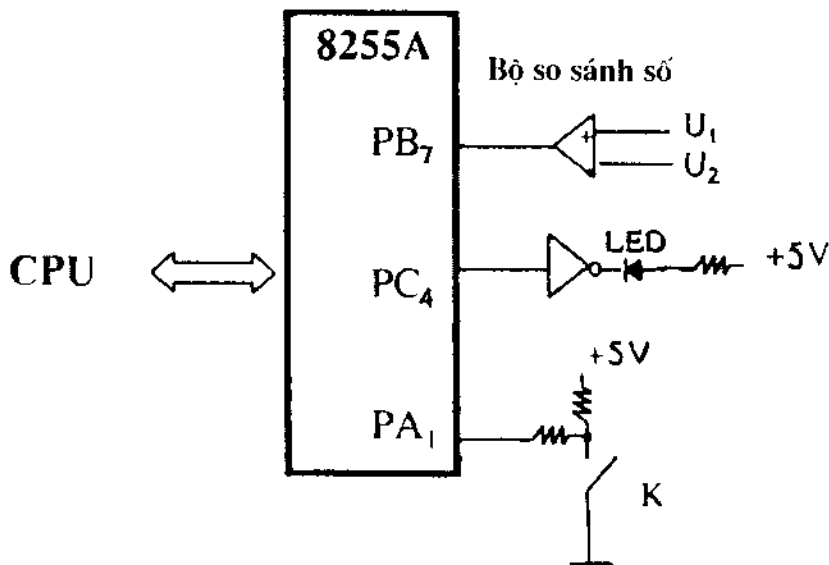
PC40FF EQU 08H ; từ điều khiển để PC4 = 0 (Off): 00001000B

Ta có mẫu chương trình sau:

```
MOV CV, 100H    ; Số xung phải tạo ra
CLI              ; Cấm ngắt để yên tâm mà tạo xung
Lap: MOV AL, PC40N ; Từ điều khiển cho PC4 = 1
OUT PC, AL       ; PC4 = 1
CALL TRE25MS     ; Kéo dài 25ms.
MOV AL, PC40FF  ; Từ điều khiển cho PC4 = 0
OUT PC, AL       ; PC4 = 0
CALL TRE25MS     ; Kéo dài 25ms
LOOP Lap         ; Lặp cho đủ số xung
STI              ; Cho phép ngắt trở lại
```

.....

Trong ví dụ trên ta chú ý lệnh CLI (để cấm ngắt) và lệnh STI (để cho phép ngắt) ở đầu và cuối đoạn chương trình tính thời gian tạo ra dãy xung. Điều này là cần thiết vì ta dùng chương trình để tạo ra các khoảng thời gian và vì thế ta muốn các yêu cầu ngắt (nếu có) không ảnh hưởng tới việc tạo ra các khoảng thời gian đó.



Hình 1.10

* Ví dụ 3: Có mạch 8255A với địa chỉ cơ sở là 30H nối với các phần tử ngoại vi đơn giản (hình 1.10). Lập trình để khi có $U1 > U2$ thì đọc trạng thái công tắc K, nếu K đóng thì cho đèn LED tắt, K mở thì cho đèn LED sáng.

Giải: Ta phải định nghĩa các hằng và từ điều khiển để định nghĩa cấu hình: PA là vào, PB là vào và PCH là ra. Khi $U1 > U2$ thì ta đọc được $PB7 = 1$ (còn khi $U1 < U2$ thì $PB7 = 0$), lúc này ta phải đọc trạng thái công tắc K để điều khiển đèn LED, nếu K đóng thì ta đọc được $PB7 = 0$ và ta phải đưa ra $PC4 = 0$ để tắt đèn.

Định nghĩa các hằng:

PA	EQU	30H	
PB	EQU	31H	
PC	EQU	32H	
CWR	EQU	33H	
CW	EQU	92H	; từ điều khiển cho yêu cầu trên 92H = 10020010 đoạn chương trình còn lại là:

	MOV AL, CW	; Từ điều khiển trong AL
	OUT CWR, AL	; Đưa CW vào CWR
DocPB:	IN AL, PB	; Đọc cổng PB
	AND AL, 80H	; $PB7 = 1$?
	JZ DocPB	; Đọc lại
	IN AL, PA	; Đọc cổng PA
	AND AL, 01H	; Khoá K đóng ($PA1 = 0$)?
	JZ Tat	; Đúng, tắt đèn
	MOV CL, 4	
	ROL AL, CL	; Đổi bit 0 lên bit 4
	OUT PC, AL	; Đưa tín hiệu thấp đèn
Tat:	OUT PC, AL	; Đưa tín hiệu tắt đèn
Ra:		

Chương 2

CÁC PHƯƠNG PHÁP GHÉP NỐI THIẾT BỊ NGOẠI VI VỚI MÁY TÍNH

Mục tiêu:

Trong chương này sẽ trình bày ba phương pháp trao đổi tin cơ bản của máy tính với TBNV, đó là phương pháp ngắt, truy nhập trực tiếp bộ nhớ và phương pháp thăm dò. Việc thiết kế các card giao diện theo phương pháp nào sẽ phải tuân theo các thủ tục, giao thức của phương pháp đó.

1. NGẮT VÀ CHIP ĐIỀU KHIỂN NGẮT PIC - 8259A (PROGRAMMABLE INTERRUPT CONTROLLER)

1. Khái niệm chung về ngắt

Ngắt là khả năng dừng chương trình chính đang chạy khi có đòi hỏi ngắt, để thực hiện một chương trình khác gọi là chương trình con xử lý ngắt phục vụ chủ yếu cho việc trao đổi dữ liệu giữa máy tính và thiết bị ngoài. Chương trình con này kết thúc bằng lệnh IRET (trở về chỗ ngắt). Gặp lệnh này CPU quay về thực hiện tiếp chương trình chính đúng từ chỗ bị ngắt.

2. Phân loại ngắt

2.1. Ngắt mềm

Là ngắt được gọi bằng một lệnh trong chương trình. Với hợp ngữ đó là lệnh INT và chỉ số ngắt (dùng số hệ 16). Ví dụ lệnh gọi ngắt số 5 được viết là INT5h (in trang màn hình - print screen). Khi gặp lệnh này, vi xử lý sẽ dừng chương trình chính đang chạy, cất địa chỉ lệnh tiếp theo vào ngăn xếp và lấy chỉ số ngắt nhân với 4 ra địa chỉ của đoạn nhớ 4B chứa địa chỉ của chương trình con phục vụ ngắt

(gọi là véc tơ ngắt), truy nhập địa chỉ này để chạy chương trình con phục vụ ngắt có trong ROMBIOS. Chú ý rằng khi xuất hiện một ngoại lệ (exception), một ngắt mềm được sinh ra. Dưới đây là một bảng các ngoại lệ với số ngắt tương ứng:

Interrupt	Mô tả ngoại lệ
0h	division by zero: chia cho không;
1h	single step: chạy chương trình từng bước;
3h	breakpoint: điểm dừng
4h	overflow detection with INTO: phát hiện tràn số với INTO
6h	invalid opcode: mã toán không hợp lệ;
7h	coprocessor not present: không có bộ đồng xử lý

2.2. Ngắt cứng

Được gọi nhờ tín hiệu điện được sinh ra bởi các chip điện tử trong PC hoặc thiết bị ngoại vi có nhu cầu được phục vụ. Đó là một cơ cấu đơn giản và hiệu quả để CPU phản ứng một cách kịp thời với các yêu cầu ngắt. Thí dụ, ấn hay nhả bàn phím sẽ gây nên ngắt cứng số 9 ký hiệu là IRQ9, chương trình xử lý ngắt sẽ phản ứng bằng cách đưa ký tự được ấn vào vùng nhớ đệm của bàn phím, vào vị trí ngay sau ký tự được ấn lần trước. Nếu vùng đệm đầy, sẽ sinh ra tiếng bíp.

Mỗi một ngắt cứng tương đương với một ngắt mềm xác định. Bảng sau liệt kê danh sách tương đương hai loại ngắt dùng cho một thiết bị nào đấy:

IRQ0	INT8h	Đồng hồ hệ thống
IRQ1	INT9h	Bàn phím
IRQ2	INTAh	8259 tớ
IRQ3	INTBh	COM2
IRQ4	INTCh	COM1
IRQ5	INTDh	LPT2
IRQ6	INTEh	Đĩa mềm
IRQ7	INTFh	LPT1
IRQ8	INT70h	Đồng hồ thời gian thực
IRQ9,10,11	INT71h -73h	Dự trữ
IRQ12	INT74h	Chuột PS/2
IRQ13	INT75h	Bộ đồng xử lý toán học
IRQ14	INT76h	HDD1
IRQ15	INT77h	HDD2 hay CD-ROM

Ngắt cứng được chia làm hai loại là ngắt che được và không che được.

- Ngắt có thể bị che (maskable): có thể bị cấm (che) bằng lệnh hợp ngữ CLI xóa cờ ngắt, khi đó cờ IF = 0. Nếu bị che thì mặc dù được gọi, chương trình xử lý ngắt tương ứng cũng không được thực hiện. Lệnh STI (đặt cờ ngắt) cho phép các ngắt bị che trở lại hoạt động. Ký hiệu ngắt này là IRQxx hay IRxx, trong đó xx là chỉ số ngắt.

- Ngắt không che được (non-maskable - NMI): luôn được thực hiện kể cả khi ngắt này được gọi ngay sau lệnh CLI. Ngắt này liên quan tới các hỏng hóc phần cứng nghiêm trọng (thí dụ, hỏng RAM). Ngắt NMI tương đương ngắt mềm INT2h.

Ngoài ra, ngắt có thể được phân loại theo quan điểm hệ thống: ngắt trong hay ngắt ngoài.

3. Sơ đồ khối của chip 8259

Vì có nhiều ngắt đến từ các thành phần khác nhau của hệ thống có thể xuất hiện cùng một lúc, trong khi vi xử lý chỉ có một lối vào (INTR) nhận tín hiệu ngắt nên trước tiên chúng cần phải được chuyển tới một chip điều khiển ngắt PIC (programmable interrupt controller). Một PIC 8259 có khả năng đồng thời nhận tám yêu cầu ngắt IRQ (hay IR). PIC gán cho mỗi yêu cầu ngắt một mức ưu tiên, dựa vào chức năng chính của yêu cầu ngắt và chuyển cho CPU yêu cầu ngắt có mức cao nhất trước.

Hình 2.1 là sơ đồ khối bên trong và các chân của PIC 8259.

** Các yêu cầu ngắt được xử lý bởi 4 thanh ghi:*

- Thanh ghi IRR (interrupt request register): ghi các yêu cầu ngắt từ đầu vào IR0-IR7.

- Thanh ghi ISR (interrupt service register): ghi yêu cầu ngắt đang được phục vụ.

- Thanh ghi IMR (interrupt mask register): thanh ghi che ngắt cho IR0 đến IR7.

- Thanh ghi PR (priority register): thanh ghi xử lý ưu tiên.

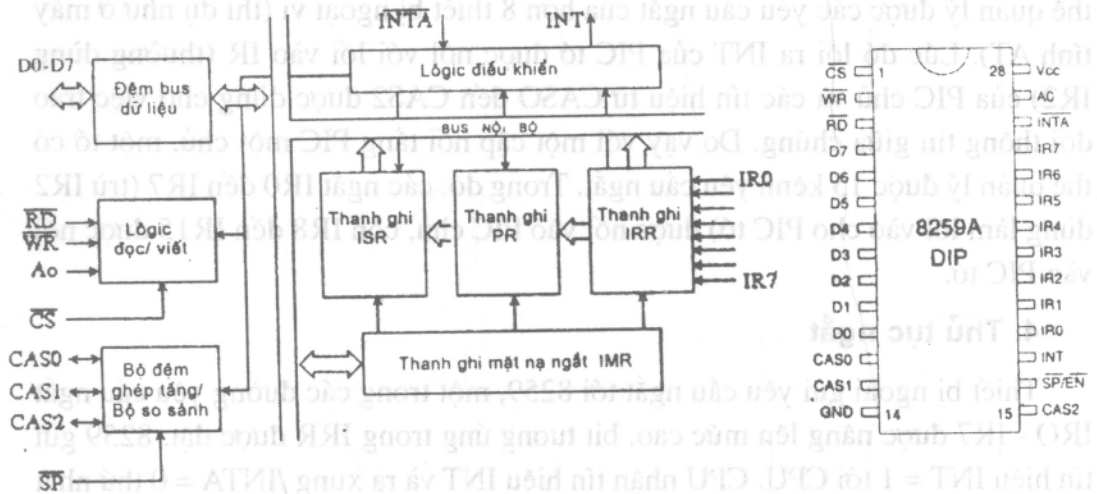
Mạch logic giải quyết ưu tiên PR (priority register), trên cơ sở nội dung của bốn thanh ghi này quyết định yêu cầu ngắt INT gửi đến CPU hay không thông qua logic điều khiển (control logic) của 8259.

** Các chân và tín hiệu của PIC 8259 như sau:*

$\overline{CS}$ (chân số 1): lối vào tín hiệu chọn chip

$\overline{WR}$ (chân số 2): CPU có thể viết số liệu vào các thanh ghi bên trong của 8259.

$\overline{RD}$ (chân số 3): CPU có thể đọc số liệu từ 8259.



Hình 2.1

D0-D7 (chân số 4,11): bus số liệu hai hướng

CAS0-CAS2 (chân số 12, 13, 15): các đường nối tầng giữa các PIC. Một PIC chủ có thể chọn một trong 8 PIC tớ qua 3 đường này. Do đó có thể coi đây là một bus địa chỉ cục bộ của PIC.

GND (chân số 14): nối đất (OV)

$\overline{SP} / \overline{EN}$ (chân số 16): trong chế độ đệm bus dữ liệu, $\overline{EN} = 0$ điều khiển mở thông 8259 với bus hệ thống, lúc này việc định nghĩa vì mạch chủ được thực hiện thông qua từ điều khiển ngắt ICW4 (interrupt control word). Trong chế độ không đệm, nếu $\overline{SP} = 1$ thì 8259 là chủ, ngược lại $\overline{SP} = 0$ thì 8259 là tớ.

INT (chân số 17): nối trực tiếp với đầu vào INTR của CPU.

IRO - IR7 (chân số 18 - 25): nối với các đầu ra tín hiệu ngắt của các thiết bị ngoài.

$\overline{INTA}$ (chân số 26): tín hiệu vi xử lý trả lời chấp nhận ngắt

A0 (chân số 27): cùng với các tín hiệu $\overline{CS}$, $\overline{WR}$, $\overline{RD}$ phân biệt các lệnh khác nhau từ CPU và cung cấp các thông tin trạng thái.

Vcc (chân số 28) nguồn nuôi +5V

Các PIC 8259 có thể được ghép tầng (cascade) với nhau. Chúng được phân thành hai mức: một PIC chủ (master) và từ 1 đến 8 PIC tớ (slave). Khi đó, hệ có thể quản lý được các yêu cầu ngắt của hơn 8 thiết bị ngoại vi (thí dụ như ở máy tính AT). Lúc đó lối ra INT của PIC tớ được nối với lối vào IR (thường dùng IR2) của PIC chủ và các tín hiệu từ CAS0 đến CAS2 được dùng cho việc trao đổi thông tin giữa chúng. Do vậy với một cặp nối tầng PIC một chủ, một tớ có thể quản lý được 15 kênh yêu cầu ngắt. Trong đó, các ngắt IR0 đến IR7 (trừ IR2 dùng làm lối vào cho PIC tớ) được nối vào PIC chủ, còn IR8 đến IR15 được nối vào PIC tớ.

4. Thủ tục ngắt

Thiết bị ngoài gửi yêu cầu ngắt tới 8259, một trong các đường yêu cầu ngắt IRO - IR7 được nâng lên mức cao, bit tương ứng trong IRR được đặt. 8259 gửi tín hiệu INT = 1 tới CPU. CPU nhận tín hiệu INT và ra xung /INTA = 0 thứ nhất nếu cờ IF được đặt, cất địa chỉ lệnh nơi dừng chương trình vào ngăn xếp, báo cho 8259 biết yêu cầu ngắt đã được chấp nhận. 8259 sẽ hoàn tất các xử lý nội bộ theo thứ tự ưu tiên. Bit ưu tiên cao nhất trong IRR được xóa, bit tương ứng được đặt trong ISR. CPU ra xung INTA thứ hai, 8259 đưa con trỏ 8 bit chỉ số ngắt lên bus số liệu. CPU đọc và gọi ngắt. Chạy xong chương trình ngắt, CPU truy nhập ngăn xếp lấy địa chỉ trở về và chạy tiếp chương trình chính vừa bị ngắt (dùng). Trong chế độ tự động, bit trong ISR tự động được reset: nếu không CPU phải ra lệnh EOI tới 8259 khi chạy chương trình ngắt để xóa bit ISR.

5. Truy nhập 8259

Chế độ làm việc của 8259 được xác lập bởi các từ điều khiển do phần mềm nạp vào các thanh ghi, cũng như việc đọc các thanh ghi nhờ các lệnh truy nhập thiết bị ngoại (IN, OUT). Có hai loại từ điều khiển: các từ điều khiển khởi động ICW (initialization control word) được nạp vào khi khởi động máy tính và các từ điều khiển hoạt động OCW (operation control word). Các thanh ghi của PIC - 8259 trong PC/XT cũng như PIC - chủ trong máy AT được thâm nhập qua các cổng 20h và 21h và PIC - tớ trong AT được thâm nhập qua cổng A0h và A1h.

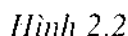
Có 4 từ ICW: ICW1, ICW2, ICW3, ICW4, riêng ICW4 chỉ dành cho vi xử lý 16 bit trở lên. Từ ICW tùy theo giá trị của các bit điều khiển sẽ xác định tín hiệu ngắt cứng tác động theo sườn xung hay theo mức, khoảng cách giữa các vector ngắt là 4B hay 8B, chỉ dùng một PIC chủ hay không. Từ ICW2 xác định kiểu ngắt, ví dụ 8h nghĩa là $IRQ0 = INT8h$. Từ ICW3 chỉ được nạp vào nếu có dùng PIC tớ và xác định PIC tớ được nối vào PIC chủ ở chân IR số bao nhiêu, ví dụ ICW3 = 04h nghĩa là nối vào chân IR2.

Ba từ OCW: OCW1, OCW2, OCW3 được nạp vào các thanh ghi tương ứng để điều khiển hoạt động của 8259. Từ OCW1 được nạp vào IMR để che một yêu cầu ngắt nào đấy theo định nghĩa. Từ OCW2 định chế độ ưu tiên ngắt (xem bảng dưới đây). Từ OCW3 chủ yếu dùng thăm dò trạng thái yêu cầu ngắt để quyết định dùng chương trình phục vụ ngắt nào nếu tồn tại nhiều chương trình cho một yêu cầu ngắt.

Chế độ	Chức năng, ý nghĩa
Ưu tiên cố định (full nested)	Mỗi đầu ngắt được gán mức ưu tiên cố định. Mức 0 là cao nhất, mức 7 là thấp nhất.
Ưu tiên vòng tự động (auto rotating)	Ưu tiên đồng đều, mỗi mức sau khi được phục vụ trở thành mức thấp nhất cho đến khi có ngắt tiếp xảy ra.
Ưu tiên vòng theo quy định (specific rotating)	Phần mềm của hệ quy định mức ưu tiên thấp nhất. Thứ tự ưu tiên được lập trên cơ sở quy định này.
Hỏi vòng ngắt (polled)	Phần mềm của hệ đọc thanh ghi trạng thái của 8259, từ đó xác định nguồn ngắt và quyết định phục vụ ngắt.

Chế độ ưu tiên cố định thường được sử dụng. Sau khi khởi động, 8259 xử lý ngắt theo chế độ ưu tiên cố định, không nhận bất cứ một OCW nào. Ở chế độ này $IR0$ là mức ưu tiên cao nhất và theo thứ tự $IR7$ có mức ưu tiên thấp nhất.

Hình 2.2 trình bày lưu đồ khởi động tổng quát của 8259 và định dạng của từng từ khởi động ICW.



Như đã nhận thấy qua các trình bày ở trên, TBNV có nhiều, đặc biệt khi lắp thêm thiết bị tự lắp vào hệ thống, trong khi đó chỉ có 15 đường tín hiệu ngắt cứng. Để cho các thiết bị này có thể ghép nối vào hệ thống trong chế độ ngắt, cần phải chiếm ngắt của một thiết bị chuẩn nào đó đang không (hoặc không cần) có mặt trong hệ thống. Khi đó ta chỉ việc thay đổi nội dung vector ngắt bằng cách cắt vector ngắt cũ vào một biến nào đó và thay vào đó địa chỉ chương trình cần chạy. Khi có tín hiệu ngắt, chương trình cần chạy sẽ chạy để điều khiển thiết bị lắp vào.

II. TRUY NHẬP BỘ NHỚ TRỰC TIẾP DMA VÀ CHIP HỖ TRỢ DMA 8237

1. Khái niệm DMA (direct memory access controller)

Để trao đổi dữ liệu giữa bộ nhớ và các bộ phận ngoại vi, chúng ta cần phải nạp qua một thanh ghi trong vi xử lý. Quá trình trao đổi được thực hiện nhờ các lệnh hợp ngữ MOV, IN, OUT tốn rất nhiều thời gian. Thường một lệnh chuyển số liệu phải sử dụng một chu kỳ bus kéo dài ít nhất 4 chu kỳ xung nhịp (4T), chưa kể thời gian giải mã và thực hiện lệnh bên trong vi xử lý (có thể đánh giá cũng mất cỡ thời gian kéo dài 4 chu kỳ xung nhịp). Như vậy để chuyển một số liệu giữa bộ nhớ và thiết bị ngoại vi qua trung gian và kiểm soát của vi xử lý mất ít nhất $2 \times 8T = 16T$.

Phương pháp DMA cho phép tách vi xử lý ra khỏi hệ thống bus, khi ấy số liệu có thể chuyển trực tiếp giữa bộ nhớ và thiết bị ngoài. Vì bộ nhớ và thiết bị ngoài vẫn dùng chung một bus D, nên chip DMA, lúc này nắm quyền điều khiển bus, sẽ phải phát tín hiệu đọc (hoặc viết) bộ nhớ nhằm đưa số liệu của ô nhớ cần truy nhập lên bus D, sau đó lại phát tiếp lệnh viết (hay đọc) để nhập số liệu vào thiết bị ngoài. Số lần phát lệnh chính là số từ đã chuyển. Có thể đánh giá phương pháp này mất hai xung nhịp (2T), nhanh hơn so với cách truy nhập gián tiếp qua vi xử lý.

Thông thường để trao đổi số liệu có thể dùng phương pháp ngắt. Phương pháp này đảm bảo thời gian trả lời yêu cầu vào/ra số liệu của ngoại vi là rất ngắn. Nhưng việc phục vụ quá trình vào/ra lại được thực hiện bằng phần mềm, do đó khi truy nhập một số ngoại vi như bộ hiển thị màn hình CRT hay bộ nhớ khối (đĩa cứng, đĩa mềm...) để chuyển một mảng số liệu thì phương pháp ngắt không đủ nhanh để đáp ứng yêu cầu chuyển số liệu rất cao. Lúc này phải dùng giải pháp bằng phần cứng hay DMA nói trên. Chương trình con thực hiện chuyển số liệu giữa ngoại vi và bộ nhớ được thay bằng một đơn vị điều khiển điện tử đặc biệt là chip truy nhập bộ nhớ trực tiếp DMAC (direct memory access controller). Phương pháp này cho phép vào/ra số liệu rất nhanh. Tốc độ chuyển số liệu chỉ bị hạn chế bởi thời gian truy nhập của bộ nhớ. CPU không cần đọc, giải mã và thực hiện các lệnh chuyển số liệu, các lệnh điều chỉnh địa chỉ và các lệnh kiểm tra độ dài mảng đã chuyển để biết thời điểm kết thúc.

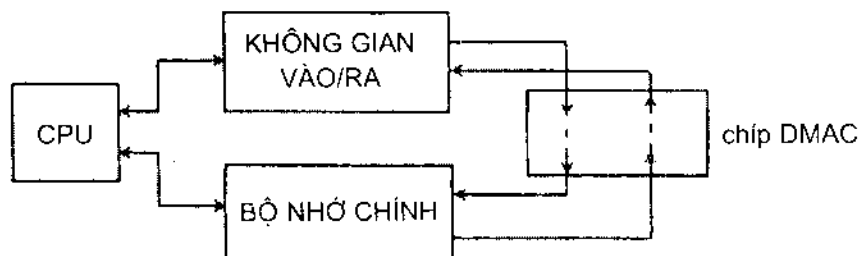
Nó hoàn toàn chuyển quyền điều khiển bus cho chip DMAC và số liệu được

truyền trực tiếp giữa ngoại vi và bộ nhớ dưới sự điều khiển của chip này. Chip DMAC sẽ tạo địa chỉ, các tín hiệu điều khiển đọc/viết ngoại vi, tính số từ đã chuyển và thông báo khi chuyển xong mảng số liệu.

Hình 2.3 cho thấy có các đường liên hệ trực tiếp giữa bộ nhớ chính và các ngoại vi qua chip DMAC mà không qua CPU.

2. Thủ tục DMA

Có hai phương pháp DMA:



Hình 2.3

- Phương pháp thông dụng hơn là bắt CPU phải tự treo (trở về trạng thái trở kháng cao) và nhường quyền điều khiển bus cho chip DMAC. Thay vì gửi yêu cầu ngắt đến CPU, ngoại vi gửi đến chip DMAC yêu cầu về số liệu DRQ. Lúc đó chip DMAC phát ra tín hiệu đặc biệt HOLD (HRQ) gửi tới CPU. Thông báo cho CPU về yêu cầu thực hiện DMA. CPU sẽ kết thúc chu kỳ máy hiện tại, thông báo cho chip DMAC trạng thái của mình bởi tín hiệu “ghi nhận treo” HLDA và sau đó tự treo, thả nối bus. Chip DMAC lấy quyền điều khiển bus, tạo địa chỉ, ghi nhận yêu cầu số liệu của ngoại vi bằng tín hiệu DACK và tạo tín hiệu điều khiển đọc/viết bộ nhớ MEMRD, MEMRW và đọc/viết ngoại vi IORD, IOWR. Số liệu lúc này được chuyển trực tiếp giữa ngoại vi và bộ nhớ. Thông thường chip DMAC chuyển liên tục cả mảng số liệu, nên trong nó có thanh đếm số từ (word count register) cho mỗi kênh. Sau mỗi lần chuyển được một từ, nội dung thanh đếm giảm đi 1, địa chỉ DMAC được hiệu chỉnh lại (hoặc tăng hoặc giảm 1). Khi nội dung thanh đếm số từ bằng 0, tại chân EOP sẽ phát tín hiệu TC (terminal count) quá trình truy nhập trực tiếp kết thúc (/EOP = 0), DMAC ngừng phát tín hiệu tín hiệu HOLD (HOLD = 0) trả vì xử lý về trạng

thái hoạt động bình thường, vì xử lý nắm quyền điều khiển bus và ngừng phát tín hiệu HLDA trả 8237 về trạng thái không hoạt động (SI).

- Lấy lén chu kỳ (cycle stealing): chip DMAC sử dụng những chu kỳ mà CPU không truy nhập bộ nhớ, như vậy nó có thể sử dụng bus mà không cần thông báo cho CPU. Nhược điểm của phương pháp này là yêu cầu về thời gian rất khắt khe.

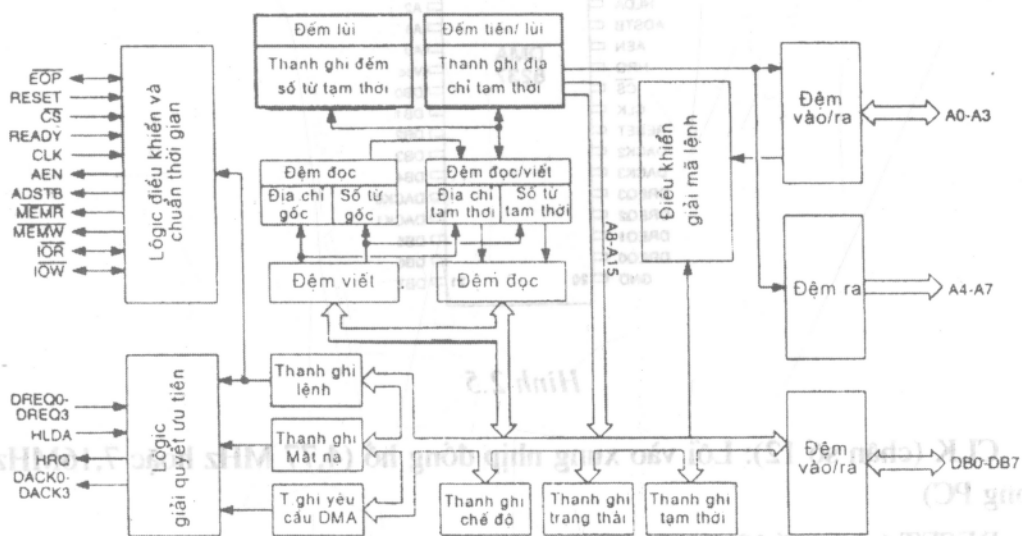
3. Sơ đồ khối của chip DMA - 8237

Hình 2.4 là sơ đồ bên trong chip DMA - 8237 gồm ba khối chính:

Khối điều khiển và phân chia thời gian cho các hoạt động bên trong và tạo tín hiệu điều khiển cho bên ngoài.

Khối điều khiển giải mã lệnh do CPU đưa tới trước khi phục vụ DMA và giải mã từ điều khiển chế độ để chọn kiểu DMA.

Khối mã hóa ưu tiên làm trọng tài giải quyết ưu tiên cho những kênh DMA yêu cầu phục vụ trong cùng một thời điểm.

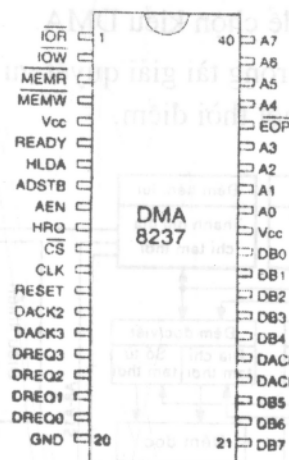


Hình 2.4.

Hình 2.5 là sơ đồ chân các tín hiệu:

IOR (chân số 1): Chỉ thị rằng chip DMAC đang đọc số liệu từ ngoại vi qua địa chỉ cảng.

- IOW (chân số 2): DMAC đang viết số liệu tới ngoại vi qua cổng.
- MEMR (chân số 3): Số liệu được đọc từ bộ nhớ chính
- MEMW (chân số 4): Số liệu đang được viết vào bộ nhớ chính.
- READY (chân số 6): Tín hiệu vào từ bộ nhớ hoặc ngoại vi.
- HLDA (chân số 7): CPU hoặc bus master báo cho biết nó đã rời khỏi bus cho DMAC.
- ADSTB (chân số 8): Nhận byte cao vào chốt địa chỉ ngoài của DMAC.
- AEN (chân số 9): Kích hoạt chốt địa chỉ của DMAC
- HRQ (chân số 10): Tín hiệu yêu cầu DMA từ chip DMA - 8237
- $\overline{CS}$ (chân số 11): Tín hiệu chọn chip



Hình 2.5

- CLK (chân số 12): Lỗi vào xung nhịp đồng hồ (4,77 MHz hoặc 7,16MHz trong PC)
- RESET (chân số 13)
- DACK₀ - DACK3 (chân số 25, 24, 14, 15): Chấp nhận DMA
- DREQ₀ - DREQ3 (chân số 19 - 16): Đòi hỏi DMA từ ngoại vi
- DB0 - DB7 (chân số 30 - 26, 23 - 21): Bus số liệu 2 hướng.
- A0 - A3 (chân số 32 - 35): Ở trạng thái standby, CPU dùng nibble này để

định địa chỉ các thanh ghi. Khi 8237 được kích hoạt, đây là 4 bit địa chỉ thấp.

A4 - A7 (chân số 37 - 40): Ở trạng thái standby, 4 chân này bị cấm. Khi DMA-8237 được kích hoạt, đây là 4 bit địa chỉ.

EOP (chân số 36): Là tín hiệu hai chiều. Khi là đầu vào nó được dùng để buộc DMAC kết thúc xử lý DMA. Khi là đầu ra nó phát tín hiệu kết thúc truyền số byte TC (terminal count) mà một kênh DMA đảm nhiệm.

Vcc (chân số 5, 31): Nguồn nuôi + 5V

GND (chân số 20): Nối đất OV

Các thanh ghi được chia thành 2 nhóm:

- Nhóm các thanh ghi điều khiển, trạng thái
- Nhóm các thanh ghi làm việc.

Bảng sau liệt kê các thanh ghi đó.

Tên thanh ghi	Độ dài (bit)	Số lượng
Địa chỉ gốc	16	1
Số từ gốc	16	1
Địa chỉ tức thời	16	1
Số từ tức thời	16	1
Trạng thái	8	1
Lệnh	8	1
Tạm thời	8	1
Chế độ	6	1
Mặt nạ	4	1
Yêu cầu DMA	4	1

Máy PC/XT chỉ dùng một chip DMAC. Trong máy PC/AT (16 bit) sử dụng 2 chip DMAC ghép nối theo chế độ chủ tớ để tăng kênh truy nhập. DMAC chủ coi DMAC tớ như là một thiết bị ngoại vi. Các chân HRQ và HLDA của chip DMAC tớ được nối với kênh 0 của chip chủ để nhằm cho các kênh 0 - 3 có mức ưu tiên cao hơn 3 kênh của chip chủ. Các kênh 0 - 3 của chủ được quy ước là kênh DMA từ 4 - 7 của máy AT. Bảng sau liệt kê ứng dụng của những kênh DMA trong máy vi tính cá nhân.

Kênh	Bộ điều khiển	Độ rộng	Dùng cho
0	1	8 bit	Làm tươi bộ nhớ
1	1	8 bit	Bàn mạch âm thanh hay mạng...
2	1	8 bit	Điều khiển đĩa mềm
3	1	8 bit	PC/XT: Bộ điều khiển đĩa cứng AT: Dự trữ
4	2	16 bit	Nối DMAC tới sang DMAC chủ
5	2	16 bit	Dự trữ
6	2	16 bit	Dự trữ
7	2	16 bit	Dự trữ

4. Truy nhập chip DMA 8237

8237 làm việc trong hai chu kỳ máy cơ bản: chu kỳ nghỉ và chu kỳ hoạt động. Chu kỳ nghỉ xảy ra khi không có yêu cầu DMA, 8237 ở chu kỳ nghỉ bằng cách liên tục thực hiện trạng thái SI. Nó kiểm tra các đường yêu cầu của số liệu DRQ vào tất cả các chu kỳ đồng hồ, đồng thời kiểm tra chân chọn mạch CS để xem CPU có ý định gửi lệnh đến hoặc đọc/ghi thông số, trạng thái, chế độ DMA từ (hoặc vào) chip DMAC hay không. Nếu CS = 0 và HRQ = 0, 8237 tuân theo sự điều khiển bằng chương trình của CPU. A0 - A3 là những đầu vào địa chỉ để chọn các thanh ghi trong của 8237. Những thanh ghi này được ghi vào hoặc đọc ra tùy thuộc vào tín hiệu điều khiển đọc/viết /IORD và /IOWD của CPU.

Chu kỳ hoạt động bắt đầu lúc chip DMAC phát yêu cầu treo HRQ cho CPU. Số liệu được chuyển bằng DMA trong những chu kỳ này theo một trong những chế độ sau:

Chế độ chuyển từng từ (single transfer mode)

Chế độ chuyển mảng (block transfer)

Chế độ chuyển theo nhu cầu (demand transfer)

Chế độ ghép tầng (cascade mode)

Mỗi chu kỳ máy DMA bao gồm một số trạng thái. Có tất cả 7 trạng thái, mỗi trạng thái chiếm một chu kỳ nhịp đồng hồ.

SI: Trạng thái không hoạt động. 8237 ở trạng thái này khi không có yêu cầu DMA hợp lệ, chip chỉ nhập lệnh từ CPU khi đang ở trạng thái này.

S₀: Là trạng thái đầu của quá trình phục vụ DMA, khi chip DMAC đã gửi yêu cầu treo cho CPU nhưng chưa nhận được tín hiệu ghi nhận treo.

S_1, S_2, S_3, S_4 : Các trạng thái làm việc của DMAC. Lúc này chip DMAC trực tiếp điều khiển chuyển số liệu bằng các địa chỉ, tín hiệu điều khiển đọc/viết do chính mình tạo ra.

SW: Là trạng thái đợi được xen vào giữa S_3 và S_4 do tác động của đầu vào READY của chip DMAC. SW cần thiết khi thời gian thâm nhập của bộ nhớ quá lớn.

Trước khi để DMAC làm việc, CPU cần phải lập cho nó trật tự ưu tiên, mặt nạ cho từng kênh... và quy định cho từng kênh địa chỉ DMA, độ dài mảng (số đếm từ) bằng cách ghi vào các thanh ghi trong của 8237 tuân theo quy định về mã của chúng. Sau đây mô tả các thanh ghi lệnh, thanh ghi chế độ, thanh ghi yêu cầu và thanh ghi mặt nạ. Tất cả các thanh ghi này đều có dung lượng 8 bit.

Thanh ghi yêu cầu: hai bit thấp D0, D1 dùng để chọn kênh. Giá trị thập phân của hai bit này là số kênh. Bit D2(1/0) = lập/xoá bit yêu cầu. Các bit còn lại không sử dụng.

Thanh ghi lệnh: D0(1/0) = cho phép/cấm từ bộ nhớ đến bộ nhớ.
D1(1/0) = cho phép/cấm địa chỉ kênh 0.
D2(1/0) = cho phép/cấm DMA.
D4(1/0) = ưu tiên vòng/cố định.
D6(1/0) = mức tích cực của DRQ là cao/thấp.
D7(1/0) = mức tích cực của DACK là cao/thấp.

Thanh ghi chế độ: D0, D1 dùng để chọn kênh như thanh ghi yêu cầu.

D2, D3(00-11) = chế độ kiểm tra/đọc /viết.

D4(1/0) = cho phép/cấm tự khởi động.

D5(1/0) = đếm tăng/giảm địa chỉ.

D6, D7(00-11) = chuyển theo nhu cầu/từng từ/mảng/tăng.

Thanh ghi mặt nạ: D0(1/0) = lập/xoá mặt nạ kênh 0, tương tự D1, D2, D3 lần lượt cho kênh 1, 2, 3. Các bit còn lại không dùng.

Trong quá trình hoạt động, 8237 luôn cập nhập trạng thái của mình vào thanh ghi trạng thái. Thông tin trạng thái cho biết kênh DMA nào đã đạt đến số đếm kết thúc TC (terminal count) tức là đã chuyển xong mảng số liệu có độ dài quy định ở thanh ghi số đếm từ gốc, hoặc bị bắt buộc kết thúc chuyển do tác động của tín hiệu EOP đang chờ phục vụ ở bất cứ kênh nào nếu có. Ngoài ra còn có 2 lệnh đặc biệt:

- Lệnh xoá thanh ghi flip-flop trong nhằm để đưa về trạng thái ban đầu trước khi đọc hoặc viết địa chỉ hoặc số đếm từ mới vào 8237 (xem ví dụ cuối chương).

bằng cách đưa một byte bất kỳ ra thanh ghi này.

- Xoá toàn bộ (master clear) có chức năng như RESET lạnh: Tất cả các thanh ghi lệnh, trạng thái, yêu cầu, mạch lật trong đều bị xoá, thanh ghi mật mã được lập và 8237 chuyển sang chu kỳ nghỉ.

Bảng dưới đây liệt kê các lệnh của chip 8237

Tín hiệu						Lệnh
A3	A2	A1	A0	/IOR	/IOW	
1	0	0	0	0	1	Đọc thanh ghi trạng thái
1	0	0	0	1	1	Nạp thanh ghi lệnh
1	0	0	1	0	1	Không hợp lệ
1	0	0	1	1	0	Nạp thanh ghi yêu cầu DMA
1	0	1	0	0	1	Không hợp lệ
1	0	1	0	1	0	Ghi từng bit cho thanh ghi mật mã
1	0	1	1	0	1	Không hợp lệ
1	0	1	1	1	0	Nạp thanh ghi chế độ
1	1	0	0	0	1	Không hợp lệ
1	1	0	0	1	0	Xoá mạch lật trong
1	1	0	1	0	1	Đọc thanh ghi tạm thời
1	1	0	1	1	0	RESET DMA
1	1	1	0	0	1	Không hợp lệ
1	1	1	0	1	1	Không hợp lệ
1	1	1	1	0	1	Không hợp lệ
1	1	1	1	1	1	Ghi toàn bộ thanh ghi mật mã

Bảng sau liệt kê địa chỉ vào/ra thanh ghi điều khiển và trạng thái của DMA

DMA ⁽¹⁾	DMA ⁽²⁾	Đọc/viết (R/W)	Thanh ghi
08h	D0h	R	Trạng thái
08h	D0h	W	Lệnh
09h	D2h	W	Yêu cầu DMA
0Ah	D4h	W	Che kênh
0Bh	D6h	R	Chế độ DMA
0Fh	DEh	W	Mật mã

(1): Chủ trong PC/XT, tớ trong AT; (2): Chủ trong AT

Các địa chỉ vào/ra của thanh ghi địa chỉ và đếm số từ được liệt kê dưới đây:

DMA ⁽¹⁾	DMA ⁽²⁾	Thanh ghi
00h	C0h	Địa chỉ kênh 0/4
01h	C1h	Đếm kênh 0/4
02h	C2h	Địa chỉ kênh 1/5
03h	C3h	Đếm kênh 1/5
04h	C4h	Địa chỉ kênh 2/6
05h	C5h	Đếm kênh 2/6
06h	C6h	Địa chỉ kênh 3/7
07h	C7h	Đếm kênh 3/7

(1): Chủ trong PC/XT, tớ trong AT, (2): Chủ trong AT

Ví dụ sau đưa giá trị 1080h vào thanh ghi địa chỉ kênh 6 và giá trị 0100h vào thanh ghi đếm tương ứng của DMA chủ:

out d8h, al; đưa một giá trị bất kỳ ra flip-flop để đưa nó về trạng thái ban đầu.

out c4h, 80h; đưa byte thấp của giá trị địa chỉ ra thanh ghi địa chỉ.

out c4h, 10h; đưa byte cao.

out d8h, al; đưa một giá trị bất kỳ ra flip-flop để đưa nó về trạng thái ban đầu.

out c5h, 00h; đưa byte thấp của giá trị địa chỉ ra thanh ghi đếm.

out c5h, 01h; đưa byte cao.

8237 có thể làm việc ở hai chế độ ưu tiên khác nhau theo quy định phần mềm từ CPU (nạp vào thanh ghi lệnh). Chế độ ưu tiên cố định: kênh 0 có mức ưu tiên cao nhất, kênh 3 có mức thấp nhất. Chế độ ưu tiên vòng: kênh vừa được phục vụ sẽ có mức ưu tiên thấp nhất, lúc mới lập chế độ kênh 0 ở mức cao nhất.

III. VÀO RA DỮ LIỆU BẰNG CÁCH THĂM DÒ

Như trên đã trình bày, người ta phân biệt ra 3 phương pháp điều khiển vào/ra dữ liệu:

- * Vào/ra dữ liệu điều khiển bằng cách ngắt bộ vi xử lý
- * Vào/ra dữ liệu điều khiển bằng phân cứng phụ để thâm nhập trực tiếp vào bộ nhớ.
- * Vào/ra dữ liệu điều khiển bằng cách thăm dò trạng thái sẵn sàng của thiết bị ngoại vi.

Mỗi phương pháp điều khiển vào/ra dữ liệu nói trên có những đặc điểm khác nhau và sẽ được ứng dụng trong các hoàn cảnh khác nhau. Một trong những cách điều khiển đơn giản nhất mà chúng ta xem xét trong phần này là phương pháp *thăm dò (polling)* trạng thái sẵn sàng làm việc của thiết bị ngoại vi trước khi thực hiện vào/ra dữ liệu.

Vấn đề điều khiển vào/ra dữ liệu sẽ trở thành rất đơn giản nếu thiết bị ngoại vi lúc nào cũng sẵn sàng chờ để làm việc với CPU. Ví dụ, bộ phận đo nhiệt số (như là một thiết bị vào) lắp sẵn trong một hệ thống điều khiển lúc nào cũng có thể cung cấp số đo về nhiệt độ của đối tượng cần điều chỉnh, còn một bộ đèn LED 7 đoạn (như là một thiết bị ra) dùng để chỉ thị một giá trị nào đó của một đại lượng vật lý nhất định trong hệ thống nói trên thì lúc nào cũng có thể biểu hiện thông tin đó. Như vậy khi CPU muốn có thông tin về nhiệt độ của hệ thống thì nó chỉ việc đọc cổng phối ghép với bộ đo nhiệt độ và nếu CPU muốn biểu diễn thông tin vừa đọc được trên đèn LED thì nó chỉ việc đưa tín hiệu điều khiển tới đó mà không cần kiểm tra xem xét các thiết bị này có đang sẵn sàng làm việc hay không.

Tuy nhiên trong thực tế không phải lúc nào CPU cũng làm việc với các đối tượng “liên tục sẵn sàng” như trên. Thông thường khi CPU muốn làm việc với một đối tượng nào đó, trước tiên nó phải kiểm tra xem xét thiết bị đó có đang ở trạng thái sẵn sàng làm việc hay không, nếu có thì nó mới thực hiện việc trao đổi dữ liệu. Như vậy, nếu làm việc theo phương thức *thăm dò* thì thông thường

CPU phải được dành riêng cho việc trao đổi dữ liệu vì nó phải liên tục kiểm tra trạng thái sẵn sàng của thiết bị ngoại vi thông qua các *tín hiệu móc nối* (*handshake signal*). Các tín hiệu này được lấy từ các mạch phối ghép, do người thiết kế tạo ra, để cho *chương trình thăm dò hoạt động* trên đó.

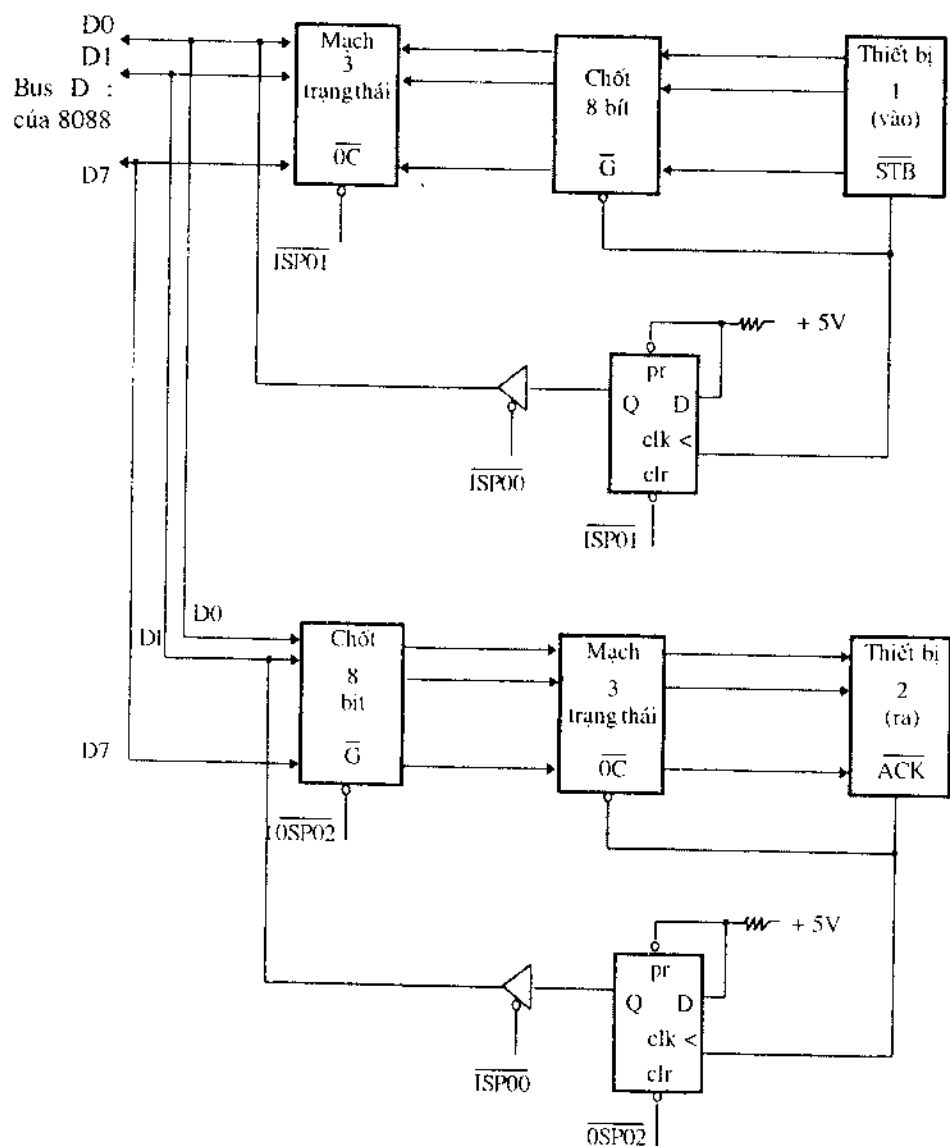
Sau đây là thí dụ một cách tạo ra tín hiệu móc nối và lưu đồ thuật toán của chương trình dùng cho việc trao đổi dữ liệu giữa CPU và thiết bị ngoại vi (hình 2.6).

Trong thí dụ này để cho vấn đề đơn giản, ta giả thiết CPU chỉ làm việc với 1 thiết bị vào và 1 thiết bị ra. Việc tổ chức phối ghép được thực hiện trên các mạch IC cỡ vừa để ta dễ theo dõi các tín hiệu.

Một cổng vào số 0 (có địa chỉ 00) được dùng để đọc trạng thái sẵn sàng của 2 thiết bị ngoại vi nói trên. Tín hiệu sẵn sàng của thiết bị ngoại vi số 1 (cổng vào 01) được đặt vào bit D0, tín hiệu sẵn sàng của thiết bị ngoại vi số 2 (cổng ra 02) được đặt vào bit D1. Các bit này sẽ có giá trị 1 khi thiết bị ngoại vi tương ứng ở trạng thái sẵn sàng làm việc với CPU và chúng sẽ được đưa vào bus dữ liệu khi CPU đọc nó bằng lệnh đọc cổng vào số 0. Chương trình trao đổi dữ liệu sẽ kiểm tra các bit báo sẵn sàng này và sẽ có các đáp ứng phù hợp.

Mô tả hoạt động của phần mạch vào dữ liệu

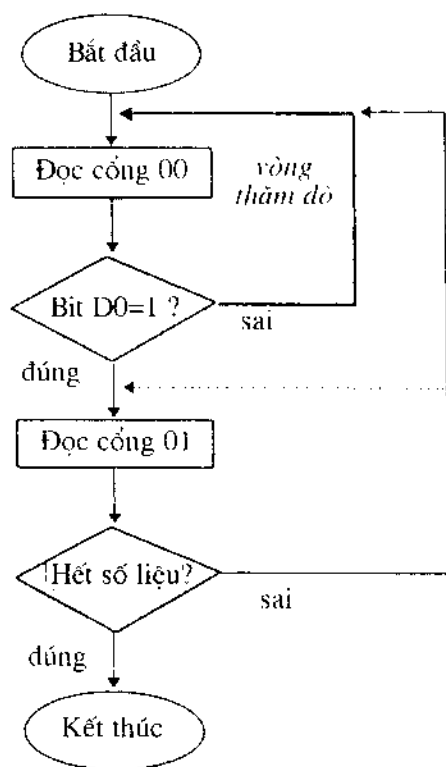
Khi thiết bị vào số 1 có 1 byte số liệu cần trao đổi, nó đưa ra xung STB để cho phép mạch chốt 8 bit lấy byte dữ liệu đó đồng thời kích cho mạch lật D (mạch tạo tín hiệu sẵn sàng) làm việc, CPU sẽ thăm dò trạng thái sẵn sàng của thiết bị vào số 1 qua bit D0 khi nó đọc cổng 00. Đến khi CPU đọc 1 byte dữ liệu vào thì đồng thời nó xoá luôn mạch tạo trạng thái sẵn sàng để chuẩn bị cho lần làm việc tới với 1 byte dữ liệu khác.



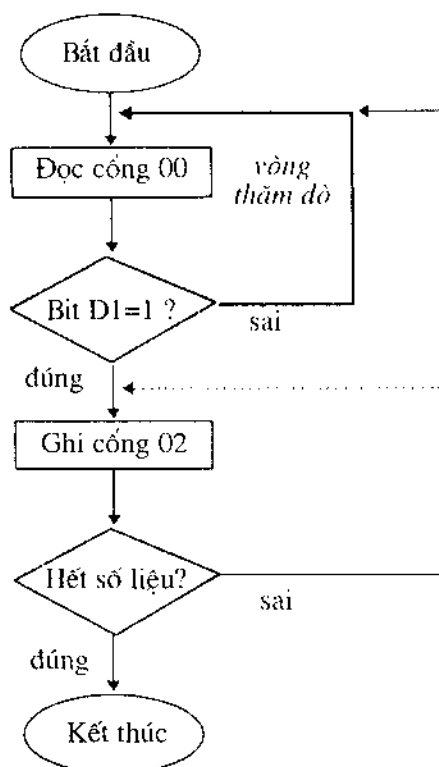
Hình 2.6

Tương tự ta cũng có thể dễ dàng thấy được cách hoạt động của phần mạch thứ hai của hình 2.6 với chức năng đưa dữ liệu ra thiết bị số 2.

Lưu đồ thuật toán cho chương trình vào/ra dữ liệu của cổng số 01/02 theo sơ đồ móc nối trên hình 2.6 được thể hiện ở hình 2.7a và b đường liền nét.



a) Đọc dữ liệu từ cổng 01



b) Ghi dữ liệu ra cổng 02

Hình 2.7

Ví dụ: Lập chương trình theo lưu đồ trên hình 2.7a để thực hiện việc đọc vào 1 dữ liệu mỗi khi cổng 01 báo sẵn sàng rồi xử lý số liệu đó. Có 100 số liệu phải đọc như vậy (giả thiết có sẵn chương trình con xử lý dữ liệu có tên Xuly).

Giải: Cứ mỗi lần nhận được tín hiệu báo sẵn sàng của cổng 01 ta gọi chương trình con Xuly. Thân của chương trình hoàn thành công việc nói trên (theo lưu đồ trên hình 6.2a đường liền nét) có thể có cấu trúc sau:

MOV CX, 100 ; Số dữ liệu phải đọc trong CX

Lặp: IN AL, 0 ; Đọc cổng 00 để kiểm tra cờ sẵn sàng.

TEST AL, 1 ; Thiết bị số 01 sẵn sàng?

JZ Lap ; Chưa, quay lại thăm dò tiếp

IN AL, 1 ; Sẵn sàng, đọc cổng 01

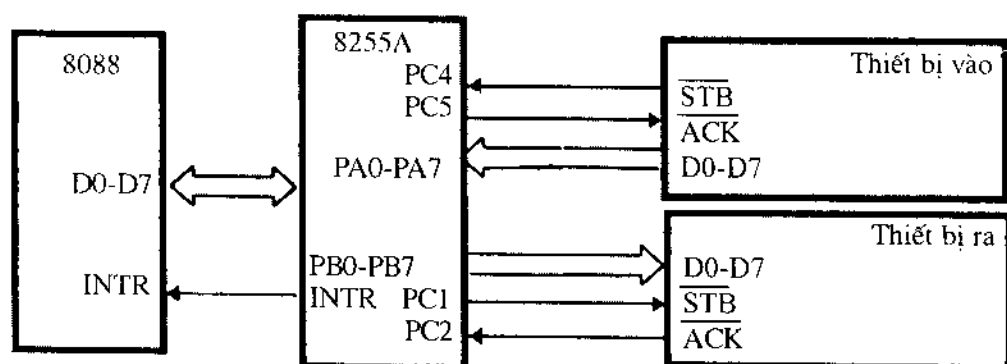
CALL Xu lý : Xử lý dữ liệu
 LOOP Lap : Chưa hết, quay lại thăm dò tiếp

Ra:

Trong trường hợp thiết bị vào/ra hoạt động theo cách khác: chờ sẵn sàng để báo cho CPU đọc/ghi nhiều byte dữ liệu cùng một lúc thì ta có nhánh chương trình đi theo đường đứt quãng. Lúc này ta phải sửa đổi đôi chút cả trong phần mạch tạo ra tín hiệu mức nổi lẫn trong phần chương trình để cho toàn hệ thống làm việc đúng.

Trong thí dụ trên, nếu thay vì các mạch IC cỡ vừa (các mạch cổng 3 trạng thái và chốt 8 bit) ta dùng mạch 8255A để phối ghép CPU với thiết bị ngoại vi thì công việc về phần cứng sẽ được đơn giản đi nhiều vì bản thân 8255A có khả năng tạo ra các tín hiệu mức nổi (đổi thoại) được cả với CPU lẫn với thiết bị ngoại vi. Việc đọc (thăm dò) trạng thái của các tín hiệu mức nổi chỉ đơn giản là đọc các bit tương ứng của cổng PC.

Trên hình 2.8 là thí dụ một ứng dụng của 8255A để phối ghép với CPU 8088 trong việc vào/ra dữ liệu theo kiểu thăm dò trạng thái sẵn sàng của thiết bị ngoại vi. Trong thí dụ này ta chưa sử dụng đến chức năng của các tín hiệu mức nổi INTR của mạch 8255A, nhưng tại đây ta cũng có thể nhận thấy rằng nếu tín hiệu INTR này được nối vào chân INTR của 8088 thì ta có khả năng thực hiện một kiểu phối ghép khác để vào/ra dữ liệu. Đó là điều khiển vào/ra dữ liệu bằng cách ngắt CPU đã trình bày ở trên.



Hình 2.8

Chương 3

GHÉP NỐI SONG SONG VÀ MÁY IN

Mục tiêu:

Chương này cung cấp cho sinh viên phương pháp ghép nối song song qua cổng LPT 8 bit, các hàm nhận dạng cổng song song được sử dụng, các hàm phục vụ in ấn. Trên cơ sở trình bày nguyên tắc làm việc của máy in, việc ghép nối với máy in được mô tả như là một ví dụ minh họa.

I. CÁC CỔNG SONG SONG VÀ NỐI TIẾP TRONG MÁY VI TÍNH

Máy tính IBM/PC được trang bị 2 loại cổng giao tiếp với thế giới bên ngoài là cổng song song và nối tiếp. Các cổng này là các ghép nối vật lý cho phép nối hệ thống vi tính với các thiết bị ngoại vi như máy in, modem v.v....

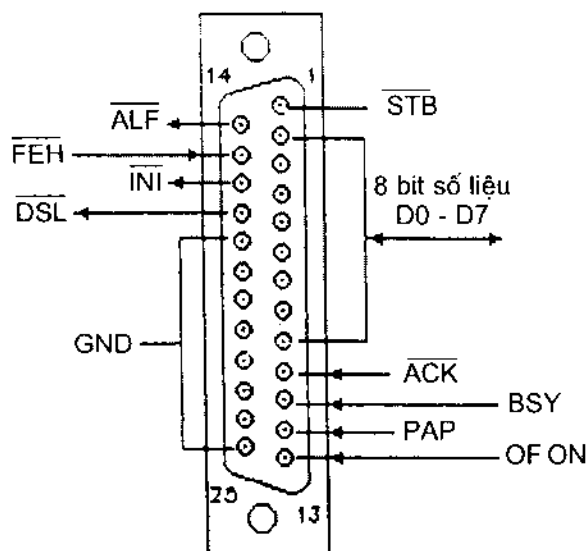
Cổng được gọi là song song vì nó cho phép truyền số liệu đồng thời các bit của một từ dữ liệu trong một nhịp truyền. Như vậy nếu từ dữ liệu dài 8 bit thì ngoài dây chung (dây đất) ra, cổng sẽ phải có 8 dây dữ liệu cho 8 bit thông tin. Trong khi đó, cổng nối tiếp chỉ cho phép truyền lần lượt mỗi nhịp một bit trong từ dữ liệu và như vậy cổng chỉ cần 1 dây truyền dữ liệu nhưng lại phải cần ít nhất là 8 nhịp truyền như thí dụ vừa nêu.

II. CỔNG SONG SONG GHÉP NỐI VỚI MÁY IN

1. Cổng song song LPT

Cổng song song LPT trong máy vi tính có đầu nối loại D-25 theo chuẩn Centronics (hình 3.1). Nó cho phép dùng cho cả phát và nhận số liệu, do đó có thể thiết kế các thiết bị ngoại vi như ổ đĩa cứng mang xách được ghép nối với PC qua cổng này. Tuy vậy cổng song song được dùng chủ yếu cho việc ghép nối với máy in và do vậy nó cũng có tên là LPT (Line Printer). Hiện nay thường có

hai cổng LPT được lắp trên một bản mạch cắm vào khe cắm mở rộng hoặc được lắp đặt ngay trên bản mạch chính. Ba nhóm địa chỉ vào/ra được dùng cho các cổng song song tại các máy IBM và PS/2 có địa chỉ như sau (một cổng trước đây được lắp đặt trên các card màn hình CGA và HGC có nhóm địa chỉ vào/ra ở 3BCh - 3BFh đến nay hầu như không có).



Hình 3.1

Trong quá trình khởi động, ROM BIOS sẽ kiểm tra 3 nhóm cổng vào/ra lần lượt từ 3BCh đến 378h và 278h để xem liệu có phần cứng cổng song song được lắp ở đó không. BIOS lưu trữ các địa chỉ vào/ra cơ sở này trong vùng dữ liệu tại đoạn 0040h và nếu phát hiện ra sự tồn tại của cổng sẽ coi chúng là những giao diện có số từ 0 đến 3 và DOS cũng đặt tên các cổng như bảng sau:

Nhóm địa chỉ I/O	Cổng song song
3BCh - 3BFh	Cổng trên card VGA hay HGC
278h - 37Fh	Cổng song song thứ 2 (378h - 37Ah)
278h - 27Fh	Cổng song song thứ 3 (378h - 27Ah)

Mặc dù ROM BIOS chỉ tìm 3 cổng song song, nhưng vùng dữ liệu của nó có thể dành để lưu trữ tới 4 địa chỉ vào/ra. Nếu ta cài đặt phần cứng cho một cổng song song thứ tư, ta có thể thâm nhập nó như giao diện 3 bằng các hàm của BIOS. Nếu đặt địa chỉ vào/ra cơ sở của nó ở địa chỉ 0040:000Eh trong vùng dữ liệu của BIOS thì MS - DOS không thể thâm nhập đến cổng thứ 4 này được.

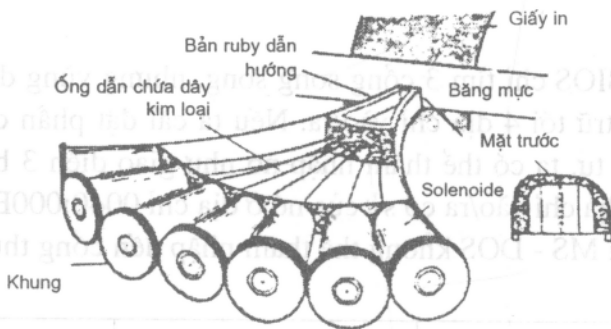
Vùng lưu giữ địa chỉ cơ sở của cổng	Giao diện (BIOS)	Tên thiết bị (MS - DOS)
0040 : 0008h	0	LPT1
0040 : 000Ah	1	LPT2
0040 : 000Ch	2	LPT3
0040 : 000Eh	3	

2. Ghép nối máy in qua cổng LPT

Có rất nhiều loại máy in nhưng ta sẽ chỉ xét 3 loại thông dụng nhất cho máy vi tính hiện nay là máy in ma trận điểm (ở Việt Nam thường gọi là máy in kim), máy in phun mực và máy in laser.

2.1. Nguyên tắc hoạt động của máy in kim

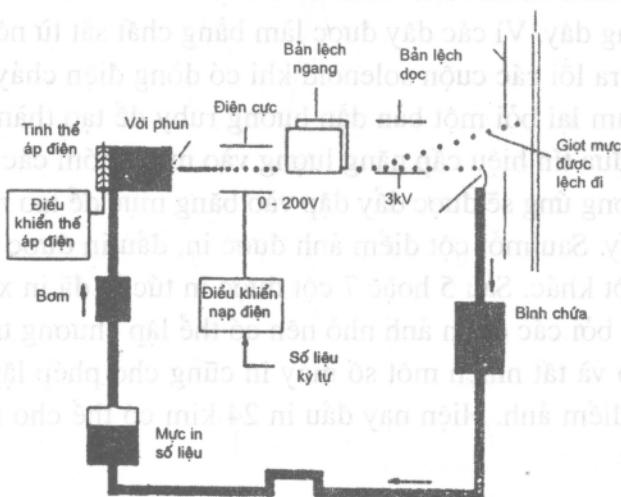
Hình 3.2 mô tả cơ chế hoạt động của một đầu in ma trận điểm ảnh của máy in kim. Các cuộn nam châm điện solenoid ở đây sẽ điều khiển 7 sợi dây sắt đặt trong lòng mỗi ống dây. Vì các dây được làm bằng chất sắt từ nên chúng có thể chuyển động vào ra lõi các cuộn solenoid khi có dòng điện chảy qua cuộn dây. Các dây được chụm lại bởi một bản dẫn hướng ruby để tạo thành một cột gồm 7 dây. Bằng việc đưa tín hiệu cấp năng lượng vào một nhóm các cuộn solenoid, một nhóm dây tương ứng sẽ được đẩy đập vào băng mực để tạo ra các hình mẫu điểm ảnh trên giấy. Sau mỗi cột điểm ảnh được in, đầu in được chuyển dịch đi một điểm để in cột khác. Sau 5 hoặc 7 cột được in tức là đã in xong một ký tự. Vì ký tự được tạo bởi các điểm ảnh nhỏ nên có thể lập chương trình cho bất kỳ một tập ký tự nào và tất nhiên một số máy in cũng cho phép lập trình cho các hình ảnh đồ họa điểm ảnh. Hiện nay đầu in 24 kim có thể cho một chất lượng tương đối cao.



Hình 3.2

2.2. Máy in phun mực

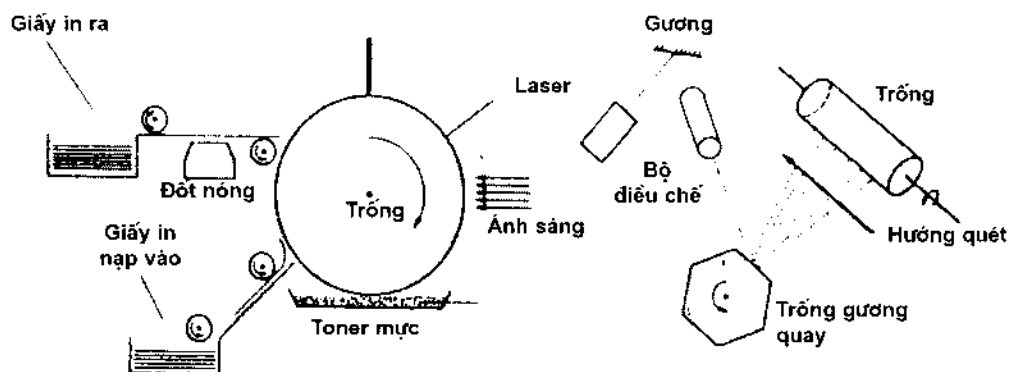
Máy in phun mực có đặc điểm cơ bản được minh họa trên hình 3.3. Một tia mực rất nhỏ được phát ra từ một vòi cho một dòng các giọt mực rất nhỏ tốc độ cao. Vòi được rung với tần số siêu âm nhằm làm cho dòng mực được cắt ra thành những giọt tách biệt. Khi mỗi một giọt rời khỏi vòi, nó được tích điện để nhằm cho dòng các giọt mực có thể được lệnh đi dưới tác dụng của một trường tĩnh điện khi đi qua 2 bản cực điện. Như vậy khi đưa tín hiệu số liệu vào 2 bản cực điện, có thể điều khiển được độ lệch chuyển động của tia và do đó có thể tạo được các ảnh mong muốn khi tia này đập lên giấy. Giấy in thường được thiết kế đặt ngoài tâm trục của tia mực để cho khi không có tín hiệu (trường điện bằng 0), dòng mực không đập vào giấy mà rơi vào một bình chứa cho có thể sử dụng lại. Máy in phun có độ phân giải cao (hơn 300dot/inch), tốc độ in nhanh và hầu như không gây ra tiếng ồn.



Hình 3.3

2.3. Máy in laser

Nguyên tắc máy in laser hoạt động giống như một máy photocopy. Nguyên lý hoạt động của nó được chỉ ra trên hình 3.4. Phần quan trọng nhất của máy là một cái trống kim loại được chế tạo hết sức chính xác có phủ lớp nhạy quang, thí dụ như selenium. Kích thước của trống bằng kích thước của giấy in. Selenium khi được chiếu sáng sẽ từ một chất cách điện chuyển sang dẫn điện. Trong các máy in laser hiện đại, selenium được thay bằng các hợp chất hữu cơ khác. Đầu tiên, trống được nạp các tích điện lên cao cỡ hàng ngàn vôn bằng trường tĩnh điện. Dưới tác dụng của nguồn ánh sáng laser mạnh có cường độ phụ thuộc vào các điểm ảnh cần in, hình ảnh được copy vào trống khi cho nó quay. Sau một vòng quay, trống đã lưu giữ một hình ảnh về điện không nhìn thấy của bản gốc. Đó là vì các vùng có ánh sáng chiếu đến mạnh hơn sẽ dẫn điện và làm mất đi các điện tích nhiều hơn những vùng có ánh sáng chiếu tới yếu. Nói cách khác sự phân bố mật độ điện tích tại các điểm trên trống sẽ phản ánh đúng sự tồn tại các điểm ảnh của bản gốc. Bước tiếp theo là cho trống quay gắn một toner mực gồm các hạt bột mực rất nhỏ. Các hạt mực này sẽ được hút vào mặt trống ít hay nhiều tùy thuộc vào mật độ điện tích tại các điểm. Vùng có ánh sáng chiếu đến mạnh (tương ứng với vùng trắng hơn ở ảnh gốc) sẽ lưu giữ ít điện tích và sẽ thu hút ít mực hơn. Bước tiếp theo là cho trống quay tiếp xúc với mặt giấy với điều kiện giấy đã được tích điện thậm chí còn cao hơn trống. Kết quả là các hạt mực trên trống sẽ được bám vào giấy tại những điểm mà chúng tiếp xúc với giấy. Khâu cuối cùng là đốt nóng bề mặt giấy nhằm làm cho mực bám chặt mãi vào giấy. Độ phân giải của hình ảnh phụ thuộc vào hệ thống quang học và kích thước của tia laser cho tới 300 điểm trên 1inch. Độ phân giải này đủ thích hợp cho những văn bản đòi hỏi chất lượng cao. Với những hình ảnh chất lượng cao hơn nữa độ phân giải có thể lên tới 800 điểm ảnh trên 1inch.



Hình 3.4

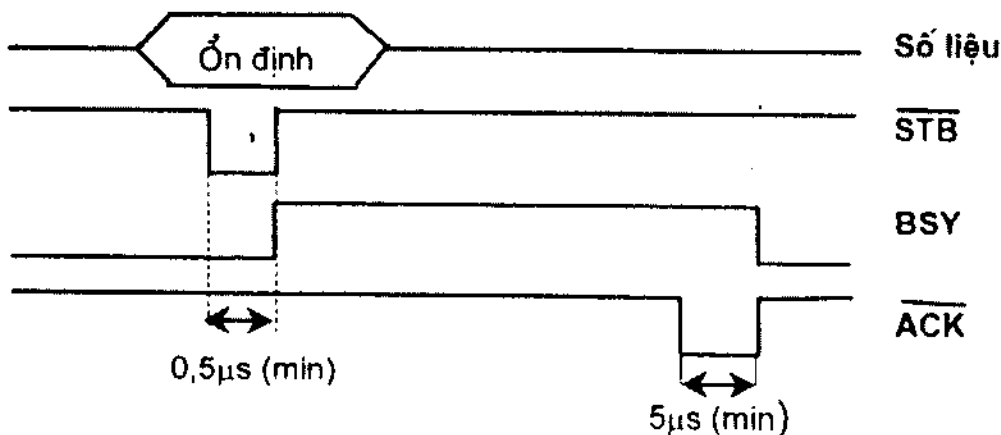
2.4. Ghép nối máy in qua cổng LPT

Mỗi cổng LPT có 3 thanh ghi có thể thâm nhập được qua 3 địa chỉ cổng vào/ra gán cho chúng. Định dạng của 2 thanh ghi trạng thái và điều khiển như sau:

Bit								Ý nghĩa thanh ghi trạng thái
7	6	5	4	3	2	1	0	
x	.	.	.	.	.	.	.	1 = máy in không bận
.	x	.	.	.	.	.	.	0 = máy in đã sẵn sàng nhận ký tự tiếp theo
.	.	x	.	.	.	.	.	1 = máy in không có giấy
.	.	.	X	.	.	.	.	1 = máy in ở trạng thái online
.	.	.	.	x	.	.	.	0 = có lỗi
.	.	.	.	.	x	.	.	không dùng
.	.	.	.	.	.	x	.	không dùng
.	.	.	.	.	.	.	x	không dùng
Bit								Ý nghĩa thanh ghi trạng thái
7	6	5	4	3	2	1	0	
x	.	.	.	.	.	.	.	không dùng
.	x	.	.	.	.	.	.	không dùng
.	.	x	.	.	.	.	.	không dùng
.	.	.	X	.	.	.	.	1 = chạy ngắt khi ACK = 0
.	.	.	.	x	.	.	.	1 = chọn máy in (online)
.	.	.	.	.	x	.	.	0 = khởi động máy in
.	.	.	.	.	.	x	.	1 = tự động xuống dòng
.	.	.	.	.	.	.	x	1 = truyền số liệu tới máy in

Các thanh ghi này được dùng để gửi số liệu tới máy in, xác định trạng thái máy in và điều khiển hoạt động của máy in. Thanh ghi số liệu được thâm nhập ở địa chỉ vào/ra cơ sở (thí dụ 378h). Những PC hiện nay đều cho phép thanh ghi này có thể được sử dụng cả viết và đọc số hiệu (2 hướng). Thanh ghi trạng thái có địa chỉ bằng địa chỉ cơ sở cộng 1 (thí dụ 379h). Đây là thanh ghi chỉ đọc. Có thể đọc trực tiếp nó bằng các lệnh vào/ra hoặc dùng ngắt 17h, hàm 02h trong BIOS. Thanh ghi điều khiển được thâm nhập ở địa chỉ cơ sở cộng 2 (thí dụ 37Ah) và có thể dùng cho cả đọc lẫn viết.

Vì tốc độ truyền ký tự của cổng song song nhanh hơn tốc độ in của máy in nên thông tin ở đây phải có móc nối (hình.3.5). Khởi đầu, PC đặt các số liệu lên bus sau đó kích hoạt đường /STB xuống mức thấp để thông tin cho máy in biết rằng số liệu đã ổn định trên bus. Khi máy in xử lý xong dữ liệu, nó sẽ trả lại tín hiệu /ACK xuống mức thấp để ghi nhận. PC đợi cho đến khi đường BSY từ máy in xuống thấp (máy in không bận) thì sẽ đưa tiếp số liệu lên bus.



Hình 3.5

Lập trình cho máy in có thể được thực hiện bằng ngôn ngữ bậc cao, bằng các dịch vụ trong MS - DOS qua ngắt 21h và hàm 40h với giá trị handle 4 cho LPT1. Để dùng hàm này gửi số liệu tới một cổng máy in khác ta phải hàm 3D để mở cổng mong muốn (LPT2 hoặc LPT3) như một thiết bị rồi cho qua handle của cổng khi gọi ngắt 21h hàm 40h. Có thể in một ký tự đơn tới LPT1 bằng ngắt 21h hàm 05h.

Ngắt 17h trong BIOS với 3 hàm có thể làm việc với bất kỳ cổng song song nào. Chức năng cùng các thanh ghi vào (cần nạp trước khi gọi ngắt) và các thanh ghi ra (chứa các byte trạng thái sau khi ngắt) như bảng sau:

Chức năng	Các thanh ghi vào	Các thanh ghi ra
Khởi động cổng máy in	AH = 01h (hàm 01h)	AH: chứa trạng thái máy in
	DX = số máy in (00h-2h)	
Viết một ký tự tới máy in	AH = 00h (hàm 00h)	AH: chứa trạng thái máy in
	AL = ký tự cần in	
	DX = số máy in	
Nhận trạng thái máy in	AH = 02h (hàm 02h)	AH: chứa trạng thái máy in
	DX = số máy in	

Trạng thái của máy in được biết qua việc đọc thanh ghi trạng thái cổng. Mức thấp nhất của việc lập trình với cổng song song được thực hiện bằng việc viết hoặc đọc trực tiếp các cổng vào/ra liên quan đến cổng. Cách này thường được dùng khi cần truyền số liệu hai hướng giữa hai máy tính qua các cổng song song.

Chương 4

GHÉP NỐI NỐI TIẾP

Mục tiêu:

Chương này cung cấp cho học viên khái niệm về ghép nối nối tiếp, cổng ghép nối nối tiếp, chuẩn ghép nối, các hàm ghép nối và một số ví dụ về chương trình ghép nối. Các ghép nối điển hình như ghép nối với modem, với chuột và bàn phím được trình bày như là các ví dụ giúp học viên hiểu rõ phương pháp ghép nối nối tiếp.

1. GHÉP NỐI NỐI TIẾP

Thông tin nối tiếp được dùng trong rất nhiều ứng dụng ghép nối máy vi tính như chuột, modem, máy vẽ, máy quét v.v... Vì dữ liệu được truyền song song trên các bus máy tính nên để truyền nối tiếp được, bên phát dùng các *thanh ghi dịch song song - nối tiếp* để biến đổi các byte song song thành một chuỗi bit nối tiếp nhau cho ra cổng và ở bên thu phải dùng các *thanh ghi dịch nối tiếp - song song* để biến đổi ngược lại.

Thông tin nối tiếp được phân biệt thành hai loại truyền nối tiếp đồng bộ và không đồng bộ. Khi *truyền nối tiếp đồng bộ*, ngoài đường dây truyền số liệu giữa hai trạm phát và thu cần có thêm một đường dây điều khiển để truyền tín hiệu nhịp nhằm để bên thu xác định được các thời điểm tại đó số liệu trên đường truyền đã ổn định. Trong khi đó, *truyền nối tiếp không đồng bộ* chỉ cần 1 dây truyền trong đó các thông tin đồng bộ được truyền ngay cùng với các từ dữ liệu. Đó là các bit start (bit bắt đầu) chỉ thị sự bắt đầu của khối số liệu được truyền và bit stop (bit kết thúc) báo kết thúc khối số liệu đó cùng một số *bit phát hiện và sửa lỗi* được ghép cùng các bit số liệu để tạo thành một *khung truyền* (frame) hay một *SDU* (serial data unit).

Giữa hai cổng thông tin nối tiếp có thể có các phương thức trao đổi thông tin như sau:

Bán song công (Half - Duplex): Số liệu truyền theo hai hướng, nhưng mỗi thời điểm chỉ được truyền theo một hướng.

Song công (Full - Duplex): Số liệu được truyền đồng thời theo hai hướng.

1. Chuẩn thông tin nối tiếp

Do hạn chế về dải tần của đường truyền nên hầu hết các thiết bị đầu cuối số liệu DTE (Data Terminal Equipment) muốn thông tin với nhau không thể nối trực tiếp với môi trường truyền dẫn analog được mà phải thông qua các thiết bị thông tin số liệu DCE (Data Communication Equipment). Ví dụ, việc thông tin giữa hai máy tính hoặc máy fax là các DTE qua đường điện thoại công cộng phải được nối qua hai thiết bị DCE là các modem như hình 4.1.

Các tiêu chuẩn chính cho thông tin số liệu nối tiếp hiện nay được xây dựng bởi các tổ chức ITU (International Telecommunications Union), EIA (Electronics Industry Association) và ISO (International Standard Organization). Các chuẩn ITU về thông tin nối tiếp thuộc về nhóm V và các tiêu chuẩn EIA về thông tin nối tiếp thuộc về nhóm RS. Chuẩn RS-232C quy định các ghép nối nối tiếp giữa một DTE và DCE với khoảng cách cực đại là 17 đến 20m và tốc độ truyền số liệu cực đại lên tới 20 kbps.



Hình 4.1

Tín hiệu điện theo chuẩn RS-232C là lưỡng cực: mức logic 1 có điện thế dương so với đất (0V), mức 0 có điện thế âm so với đất.

Với tín hiệu ra: Mức logic cao có điện thế trong dải từ +5V đến +15V

Mức logic thấp từ -5V đến -15V.

Với tín hiệu vào: Mức logic cao từ +3V đến +15V

Mức logic thấp từ -3V đến -15V

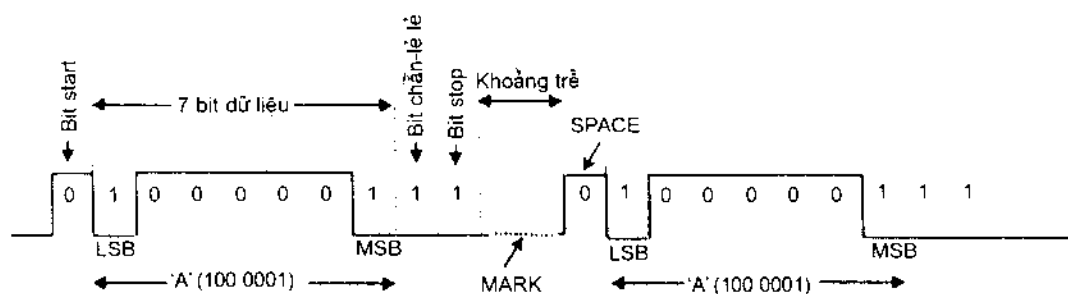
Lógica trên đường truyền số liệu TD và RD được đổi thành logic âm, nghĩa là mức logic cao có điện thế âm so với đất (0V) và mức logic thấp có điện thế dương so với đất. Dữ liệu trên đường truyền chỉ ở một trong hai trạng thái MARK hoặc SPACE, lần lượt tương ứng với trạng thái điện thế âm hoặc dương tức là tương ứng với mức logic 1 hoặc 0. Với các máy PC, các mức điện thế điển hình là $\pm 12V$. Dữ liệu được truyền lần lượt theo từng nhóm bit. Mỗi nhóm gọi là một SDU hay một khung truyền. Một khung truyền bao gồm:

1 *bit star* luôn ở mức logic thấp, điện thế dương.

1 hoặc 1.5 hoặc 2 bit stop luôn ở mức logic cao, điện thế âm.

5, 6 hoặc 7 *bit số liệu*.

Thí dụ, khi các khung truyền đại diện cho các ký tự (với mã ASCII là 7 bit) được truyền trên đường dây lần lượt với một khoảng thời gian trễ giữa chúng. Trong khoảng thời gian này đường truyền ở vào trạng thái MARK (mức logic cao). Hình 4.2 là một thí dụ về tín hiệu nhận được trên đường truyền TxD hoặc RxD khi truyền các bit thông tin mã hoá ASCII cho 2 chữ 'A' (100 0001 = 41h) với bit chẵn - lẻ



Hình 4.2

Tốc độ truyền số liệu nối tiếp được đo bằng số bit truyền trong một giây bps. Trong các hệ thống truyền số liệu với mã nhị phân tốc độ này trùng với tốc độ baud là số lần thay đổi trạng thái của một kênh truyền tín hiệu trong một giây. Tất cả các máy PC đều có cổng ghép nối thông tin nối tiếp. Cổng sơ cấp gọi là COM1 (hoặc COM3) và thứ cấp là COM2 (hoặc COM4). Có 2 loại đầu

cắm tín hiệu cho các cổng này là D-25 (25 chân) và D-9 (9 chân) thường được gắn ở phía sau hộp máy (hình 4.3). Sử dụng loại nào cho COM1 hoặc COM2 là tùy ở người lắp ráp máy tính, thường thì hay dùng đầu cắm D-9 cho COM1. Các đầu cắm cho các cổng nối tiếp gắn trên hộp máy PC bao giờ cũng là loại đầu cắm đực (male), đầu cắm ở cáp nối tiếp gắn ngoại vi là đầu cắm cái (female). Việc này để tránh nhầm lẫn với đầu cắm D-25 dùng cho cổng song song LPT gắn trên hộp máy PC luôn là loại đầu cắm cái (female).



Hình 4.3

Các chân tín hiệu trên các đầu cắm được nối ra các đường dây để các thiết bị DTE và DCE thông tin với nhau. Ngoài dây đất GND có điện thế 0V, có thể phân thành hai nhóm đường dây gồm nhóm các đường truyền dữ liệu Tx/D, Rx/D và nhóm các đường tín hiệu điều khiển (gọi là các tín hiệu móc nối thông tin) gồm các đường còn lại. Bảng sau mô tả tên và chức năng của các đường tín hiệu.

Chân số		Tên	Ký hiệu	Chức năng
D-25	D-9			
1	-	Frame Ground	FG	Thông thường được nối với vỏ bọc kim của cáp dẫn hoặc đất
2	3	Transmit Data	TxD	Số liệu được phát từ DTE (thí dụ PC hoặc thiết bị đầu cuối) tới DCE qua đường TxD
3	2	Receive Data	RxD	Số liệu được thu từ DCE và DTE
4	7	Request To Send	RTS	DTE đặt đường này ở mức tích cực khi nó sẵn sàng phát số liệu
5	8	Clear To Send	CTS	DCE đặt đường này ở mức tích cực để thông tin cho DTE rằng nó sẵn sàng nhận số liệu
6	6	Data Set Ready	DSR	Chức năng tương tự như CTS nhưng được kích hoạt bởi DTE khi nó sẵn sàng nhận số liệu
20	4	Data Terminal Ready	DTR	Chức năng tương tự như RTS nhưng được kích hoạt bởi DCE khi nó muốn phát số liệu.

8	1	Data Carrier Detect	DCD	DCE đặt đường này ở mức tích cực để báo cho DRE biết là đã thiết lập được liên kết với DCE từ xa (nhận được sóng mang từ bên DCE đối tác)
22	9	Ring Indicator	RI	DCE (loại lắp ngoài) báo với DTE có một cuộc gọi từ xa vừa gọi đến
7	5	Signal Ground	SG	GND

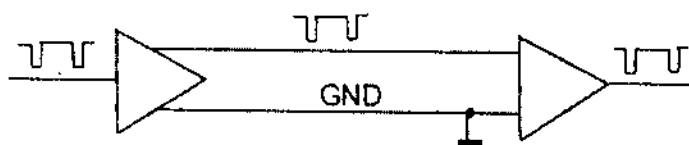
Các chuẩn RS-422A (có đường truyền cân bằng) và RS-423A (có đường truyền không cân bằng) cho phép tăng tốc độ truyền số liệu và khoảng cách thông tin lên lớn hơn nữa.

Chuẩn RS-485 là một chuẩn tăng cường của RS-422. Nó quy định cho các ghép nối thông tin đa điểm và song công, do vậy rất thích hợp cho các ứng dụng trên mạng máy tính. Tốc độ truyền cực đại ở đây không hạn chế và được đặt bởi thời gian tăng của sườn xung, thường cỡ 10Mbps. Với độ dài cáp 1,2km mạng máy tính dùng chuẩn RS-485 cho phép ghép nối tới 32 cặp máy thu/phát.

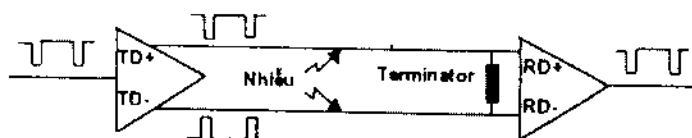
Đường dây dẫn tín hiệu ảnh hưởng đến các xung số liệu ở 3 trường hợp sau:

- Làm suy giảm biên độ xung: do điện trở của đường dây.
- Làm méo dạng xung: do điện dung ký sinh giữa các cặp đường dây, điện trở và điện cảm của đường dây gây nên méo dạng pha và giảm dải truyền.
- Gây ồn: do ồn nội (ồn nhiệt của đường dây) và ồn ngoại là các tác nhân bên ngoài tác động lên đường truyền.

Ngoài đường dây chung (dây đất), các đường truyền không cân bằng (như theo chuẩn RS-423) sử dụng một đường dây cho tín hiệu số trong khi các đường truyền cân bằng (như theo chuẩn RS-422) sử dụng hai đường dây cho mỗi tín hiệu như các hình 8.9 và 8.10 chỉ ra. Dòng điện trong 2 dây dẫn của đường truyền cân bằng ngược pha với nhau. Do vậy, đường truyền này có ưu điểm là ít chịu ảnh hưởng của ồn ngoại vì các nguồn này đều cùng gây nên trên hai dây dẫn cường độ ồn bằng nhau về độ lớn nhưng có pha ngược nhau.



Hình 4.4. Đường truyền ghép nối không cân bằng (RS-423)



Hình 4.5. Đường truyền ghép nối cân bằng (RS-422)

Khi hoạt động ở tốc độ truyền cao, các đầu cuối của dây dẫn thường được nối với các *terminator* có trở kháng bằng trở kháng đặc tính (trở sóng) của đường dây (ví dụ 50 hay 70Ω). Các mạch ghép nối theo chuẩn RS-422 có thể tải được tới 10 máy thu. Chúng không có đường dây nối đất do vậy được dùng rất tốt khi cần phải cách ly giữa 2 nút trong mạng thông tin. Nếu sử dụng tốc độ truyền thấp thì có thể tăng được khoảng cách thông tin lên. Ví dụ, trong một vài trường hợp khi chất lượng cáp dẫn tốt và môi trường ít nhiễu thì có thể sử dụng các thiết bị với chuẩn RS-232 thông tin với nhau khoảng cách lên tới 1km với tốc độ 1200bps.

Bảng các thông số của các chuẩn ghép nối thông tin nối tiếp cơ bản

EIA	RS-232C	RS-423A	RS-422A	RS-485
ITU	V.28	V.10/X26	V.11/X27	
Tốc độ truyền số liệu	20kbps	300kbps	10Mbps	10Mbps
Khoảng cách cực đại	17 - 20m	1200m	1200m	1200m
Loại nối tải	không cân bằng	không cân bằng vi sai	cân bằng vi sai	cân bằng vi sai
Số cặp thu - phát	1	1	1	1
Điện thế điều khiển	$\pm 3V \div \pm 15V$	$\pm 2V \div \pm 6V$	$\pm 2V \div \pm 5V$	$\pm 2V \div \pm 5V$
Số đường dây cho một tín hiệu	1	2	2	2

2. Truyền nối tiếp các mã ký tự ASCII

Các dữ liệu gồm các con số, ký tự v.v... được truyền từ nguồn tới đích thường được mã hoá. Ba tập mã ký tự thông dụng hiện nay là mã Baudot, mã ASCII (American Standard Code for Information Interchange) và mã EBCDIC

(Extended Binary - Coded Decimal Interchange Code). Việc truyền mã ASCII trong thông tin nối tiếp ở máy tính là rất thông dụng. Đó là việc truyền các ký tự được mã hoá bằng các số nhị phân 7 bit với 96 ký tự in ra được và 32 ký tự không in được dùng cho điều khiển như được trình bày ở bảng sau:

Bảng mã ASCII

Số hex	Ký tự	Số hex	Ký tự	Số hex	Ký tự	Số hex	Ký tự
00	NUL	20	SP	40	@	60	
01	SOH	21	!	41	A	61	a
02	STX	22	*	42	B	62	b
03	ēT	23	#	43	C	63	c
04	EOT	24	\$	44	D	64	d
05	ENQ	25	%	45	E	65	e
06	ACK	26	&	46	F	66	f
07	BEL	27		47	G	67	g
08	BS	28	(	48	H	68	h
09	HT	29	)	49	I	69	i
0A	NL	2A	*	4A	J	6A	j
0B	VT	2B	+	4B	K	6B	k
0C	FF	2C	,	4C	L	6C	l
0D	CR	2D	-	4D	M	6D	m
0E	SO	2E	.	4E	N	6E	n
0F	SI	2F	/	4F	O	6F	o
10	DEL	30	0	50	P	70	p
11	DC ₁	31	1	51	Q	71	q
12	DC ₂	32	2	52	R	72	r
13	DC ₃	33	3	53	S	73	s
14	DC ₄	34	4	54	T	74	t

15	NAK	35	5	55	U	75	u
16	SYN	36	6	56	V	76	v
17	EBT	37	7	57	W	77	w
18	CAN	38	8	58	X	78	x
19	EM	39	9	59	Y	79	y
1A	SUB	3A	:	5A	Z	7A	z
1B	ESC	3B	:	5B	[	7B	{
1C	FS	3C	<	5C	/	7C	
1D	GS	3D	=	5D	}	7D	}
1E	RS	3E	>	5E	^	7E	~
1F	US	3F	?	5F	-	7F	DEL

Tại các thiết bị phát dùng chuẩn RS-232C, bit ít ý nghĩa nhất LBS của ký tự ASCII được truyền đầu tiên, bit nhiều ý nghĩa nhất MSB truyền sau cùng. Thí dụ sau là các nhóm bit đại diện cho thông báo "Fred" được truyền nối tiếp với bit chẵn - lẻ lẻ.

↓ Bít đầu tiên được truyền
 01100010 01001111 10100111 00100011
 ↑ 'F' ↑ 'r' ↑ 'e' ↑ 'd'

Các ký tự in được thuộc về các chữ cái thường và chữ cái hoa ('a', 'z', 'A' - 'Z') các chữ số ('0' - '9') và các ký tự khác như ký tự phân cách (SPACE), '!', '#', v.v.... Lưu ý rằng các mã chữ thường và hoa chỉ khác nhau ở bit thứ 5 (hơn kém nhau giá trị $2^5 = 32$). Dưới đây giải thích một vài ký tự điều khiển.

BS (Backspace): Nếu được gửi tới màn hình nó sẽ xóa ký tự được giải ra màn hình trước đó. Khi nhấn phím xóa lùi (*backspace*) trên bàn phím nó sẽ phát ra một ký tự ^ H (Ctrl-H).

HT (Horizontal Tab): Chuyển con trỏ màn hình một khoảng cách (tab) về bên phải vị trí hiện tại. Thường khoảng đó được đặt bởi phần mềm. Khi nhấn

phím Tab trên bàn phím nó sẽ trả về ký tự ^ I hoặc khi nhấn ^ I sẽ thực hiện được chức năng kể trên.

LF (Line feed) và **CR** (Carriage Return): Ký tự CR đặt con trỏ tới vị trí đầu dòng. Ký tự LF đặt con trỏ xuống dưới một dòng.

FF (From Feed): Nếu được gửi tới màn hình sẽ dịch vị trí con trỏ đi một vị trí về bên phải (chức năng ngược với BS) hoặc được gửi tới máy in.

VT (Vertical Tab): Nếu được gửi tới màn hình nó sẽ chuyển vị trí con trỏ lên một đường phía trên. Khi nhấn phím ^ K trên bàn phím cũng cho phép thực hiện chức năng này.

NUL (Null): Thường được dùng để pad sự bắt đầu của ký tự cần truyền và để phân ranh giới một xâu ký tự.

BEL (Bell): Khi truyền ký tự này tới một thiết bị phát âm nó sẽ phát ra một âm thanh. Chức năng tương tự khi nhấn ^ G trên bàn phím.

DC1 - DC4 (Device Control): Điều khiển hoạt động của các màn hình và các máy in. Một máy thu sử dụng ký tự DC1 (^Q) để báo cho máy phát ngừng phát. Ký tự DC3 (^S) báo cho máy phát lại tiếp tục phát. Loại thông tin này thuộc loại móc nối mềm (software handshaking).

Esc (Escape): Một số phần mềm dùng ký tự này cho việc thoát khỏi các menu hoặc tùy chọn.

Del (Delete): Xóa ký tự ở vị trí bên phải của con trỏ.

EXT (End of Text): Dùng để ngắt một xử lý (^C).

EOT (End of Transmission): Hệ điều hành UNIX dùng ký tự này để báo rằng người sử dụng đã kết thúc việc nhập dữ liệu. Giống ký tự end-of-file (^D).

SUB (Substitute): Dùng để xác định một ký tự kết thúc tệp (end-of-file EOF)

3. Điều khiển thông tin nối tiếp giữa hai thiết bị

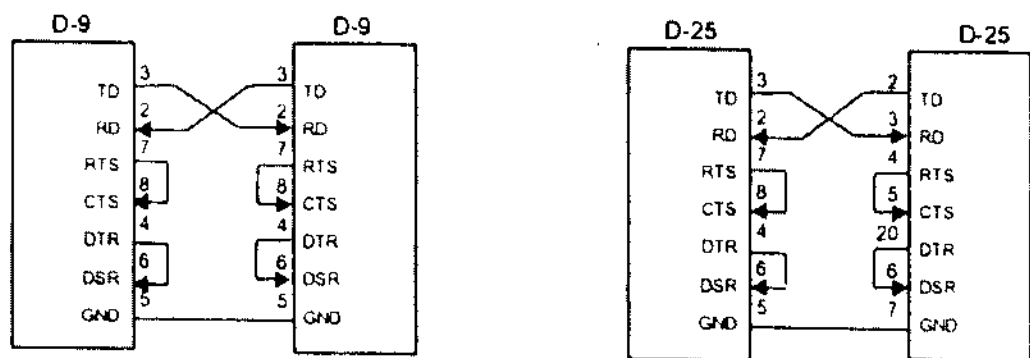
Tùy thuộc vào tương quan giữa các tốc độ truyền và thu số liệu mà có thể cần phải có sự điều khiển thông tin hay không. Nếu máy thu có khả năng đọc các ký tự thu trước khi máy phát truyền ký tự tiếp theo thì không cần có sự điều khiển này. Đó là thông tin không có móc nối (no-handshake). Máy thu nhận các ký tự và lưu trữ vào một vùng nhớ đặc biệt trước khi đọc nó. Vùng nhớ này gọi

là bộ đệm thu (receive buffer). Diễn hình vùng này chỉ lưu giữ một ký tự. Nếu các ký tự đã được đưa đến đây không được đọc kịp trước khi nhận ký tự khác (ta nói bộ đệm chưa được rỗng) thì có thể xảy ra hiện tượng ký tự hiện tại sẽ bị viết đè lên bởi các ký tự khác đến sau. Khi xảy ra điều này thì cần phải thực hiện việc điều khiển thông tin giữa bên phát và bên thu. Kỹ thuật điều khiển thông tin giữa hai thiết bị để tránh điều trên xảy ra gọi là *kỹ thuật móc nối* (handshaking). Đó là việc buộc máy phát ngừng truyền ký tự cho đến khi máy thu đọc xong các ký tự đang nằm trong bộ đệm thu, tức là cho đến khi bộ đệm thu rỗng. Có hai loại móc nối:

Móc nối cứng (hardware handshaking) dùng các đường tín hiệu điều khiển móc nối như CTS, RTS, DTR và DSR.

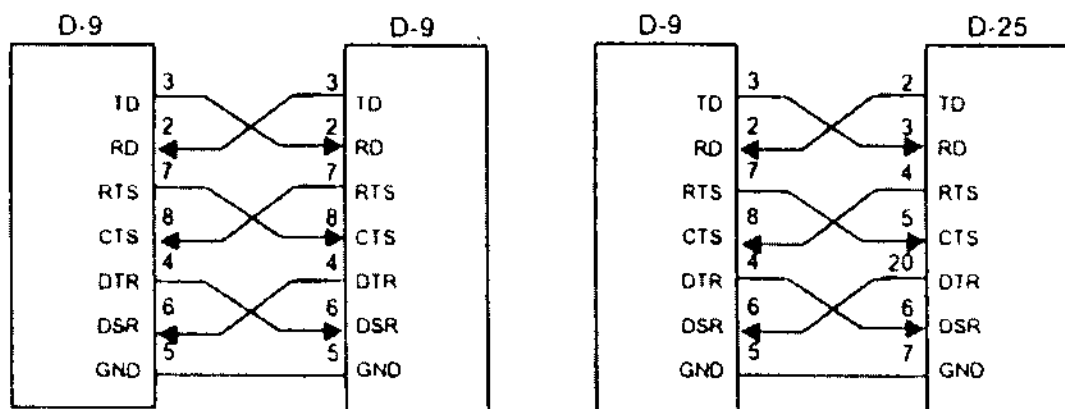
Móc nối mềm (software handshaking) liên quan tới việc gửi các ký tự điều khiển đặc biệt như các ký tự từ DC1 đến DC4 trong bảng mã ASCII để truyền thông tin móc nối giữa bên phát và bên thu.

Hình 4.6 là sơ đồ nối các đường dây giữa hai trạm thu/phát trong thông tin không có móc nối. Trong trường hợp này máy thu có thể đọc số liệu nhận được từ bộ đệm thu trước khi ký tự khác được nhận. Số liệu được truyền từ đầu Tx/D của máy phát và được nhận ở đầu Rx/D ở bên thu. Khi một DTE (ví dụ máy PC) cần nối với một DTE khác thì đường Tx/D ở một bên được nối với đường Rx/D ở bên kia và ngược lại. Các đầu tín hiệu móc nối ở mỗi bên được nối cặp với nhau (RTS nối trực tiếp với CTS, DTR với DSR) nhằm làm cho các máy luôn ở trạng thái sẵn sàng thu và sẵn sàng truyền.



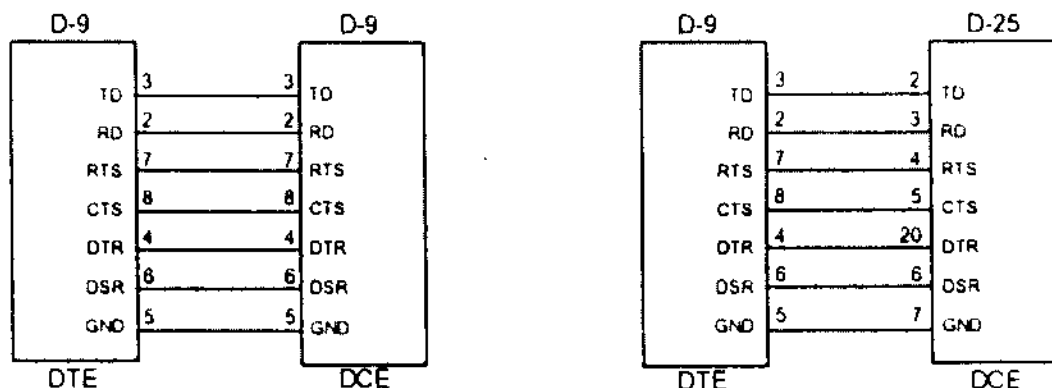
Hình 4.6

Hình 4.7 là sơ đồ nối dây trong thông tin với môt nối cứng giữa 2 DTE với nhau.



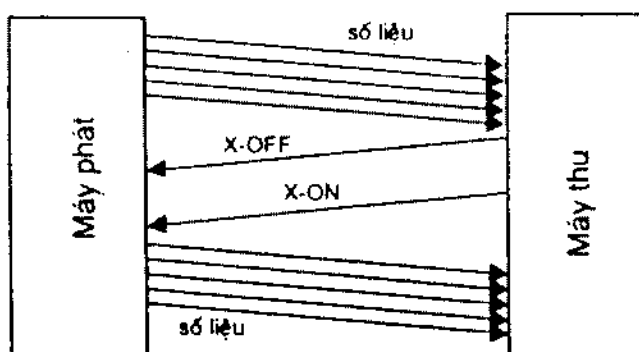
Hình 4.7

Các đường điều khiển được dùng ở mức tích cực cao. Khi một máy muốn phát số liệu nó nâng dây RTS của mình lên mức cao rồi kiểm tra trạng thái dây CTS cho đến khi dây này ở mức tích cực cao. Chừng nào dây này còn ở mức thấp thì có nghĩa là máy thu vẫn còn bận và chưa thể nhận được số liệu. Khi máy thu đọc xong số liệu từ bộ đệm thu của nó, đường RTS nối với CTS của máy phát sẽ tự động nhảy lên mức cao để chỉ thị cho máy phát rằng máy thu bây giờ đã sẵn sàng nhận số liệu tiếp theo. Quá trình nhận số liệu cũng giống như quá trình truyền. Khi DCE muốn phát tới DTE, đầu vào DSR bên máy thu sẽ trở nên tích cực. Nếu máy thu không thể nhận số liệu nó sẽ đặt đường DTR ở mức không tích cực. Khi nó ở trạng thái xóa nhận, nó sẽ đặt đường DTR ở mức tích cực và máy bên kia sẽ được phép phát số liệu. Đường DTR sẽ được đặt ở mức không tích cực cho tới khi ký tự được xử lý xong. Khi nối DTE với DCE thì các đường môt nối được nối trực tiếp với nhau như hình 4.8.



Hình 4.8

Hình 4.9 là giản đồ mô tả quá trình thông tin với móc nối mềm. Có hai ký tự ASCII được dùng để khởi phát và dừng truyền số liệu.



Hình 4.9

Đó là ký tự DC1 trong bảng mã ASCII có giá trị là 11h gọi là X-ON và ký tự DC3 có giá trị 13h gọi là X-OFF. Khi máy phát nhận được ký tự X-OFF nó sẽ ngừng phát số liệu cho đến khi nhận được ký tự X-ON. Loại móc nối này thường được dùng trong trường hợp khi máy phát và máy thu có thể xử lý số liệu tương đối nhanh. Thường máy thu có một bộ đệm số liệu lớn chứa các ký tự nhận được. Khi bộ đệm này đầy, nó sẽ truyền sang bên phát ký tự X-OFF, sau khi đọc xong hết nội dung bộ đệm nó sẽ truyền ký tự X-ON.

4. Lập trình thông tin nối tiếp

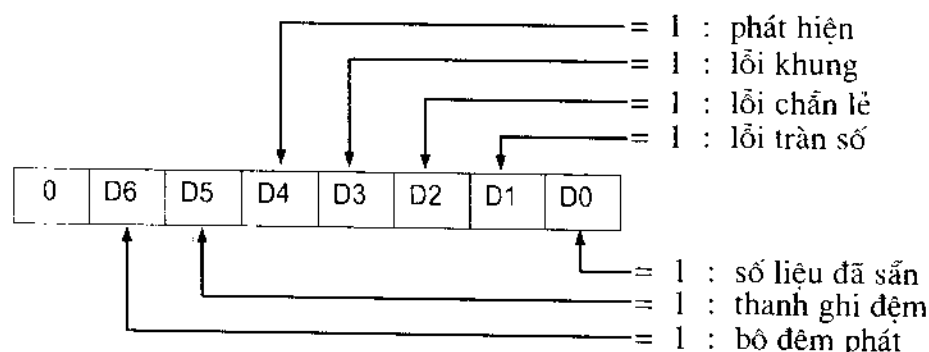
4.1. Lập trình trực tiếp với các cổng nối tiếp

Chip UART-8250 được dùng trong máy vi tính PC/XT phục vụ cho thông tin nối tiếp với tốc độ truyền số liệu cực đại là 9600bps. Từ máy AT trở đi dùng chip 16450 hay 82450 cho phép một tốc độ truyền cao hơn đến 19200bps. Các chip này được lắp ngay trên bản mạch chính hoặc được lắp trên bản mạch ghép nối vào/ra cắm trên khe cắm mở rộng của máy tính. Địa chỉ của một số thanh ghi như sau:

Địa chỉ cơ sở →	Đệm số liệu phát và thu	Địa chỉ cơ sở
COM1 = 3F8h	Cho phép ngắt	Địa chỉ cơ sở + 1
COM2 = 2F8h	Nhận dạng ngắt	Địa chỉ cơ sở + 2
	Định dạng số liệu (LCR)	Địa chỉ cơ sở + 3
	Điều khiển modem	Địa chỉ cơ sở + 4
	Trạng thái đường truyền (LSR)	Địa chỉ cơ sở + 5
	Trạng thái modem	Địa chỉ cơ sở + 6
	Lưu trữ đọc/ viết tạm thời	Địa chỉ cơ sở + 7

* Các thanh ghi đệm số liệu phát và thu có cùng một địa chỉ bằng địa chỉ cơ sở.

* Thanh ghi trạng thái đường truyền xác định trạng thái của các bộ đệm thu và phát. Đây là thanh ghi chỉ đọc (tất cả các bit được tự động bởi phần cứng). Định dạng của từ trạng thái sau:



Khi truyền dữ liệu, một ký tự mới có thể được viết tới bộ đệm trước khi ký tự trước đó được gửi. Để tránh điều này, bit số sáu D6 được kiểm tra để xác định liệu vẫn còn một ký tự trong bộ đệm phát không. Nếu bit này được đặt lên 1 tức là bộ đệm phát đã rỗng. Vậy để gửi một ký tự phải viết một vòng lặp kiểm tra sau:

Kiểm tra bit D6 cho tới khi nó được đặt = 1

Gửi ký tự

Ví dụ, trong ngôn ngữ Pascal sẽ là:

repeat

trạng thái: = port [địa chỉ LSR] and \$40;

until (trạng thái = \$40);

Khi thu số liệu, bit D0 được kiểm tra để xác định liệu đã có số liệu trong bộ đệm thu chưa theo vòng lặp sau:

Kiểm tra bit D0 cho tới khi nó được đặt = 1

Đọc ký tự

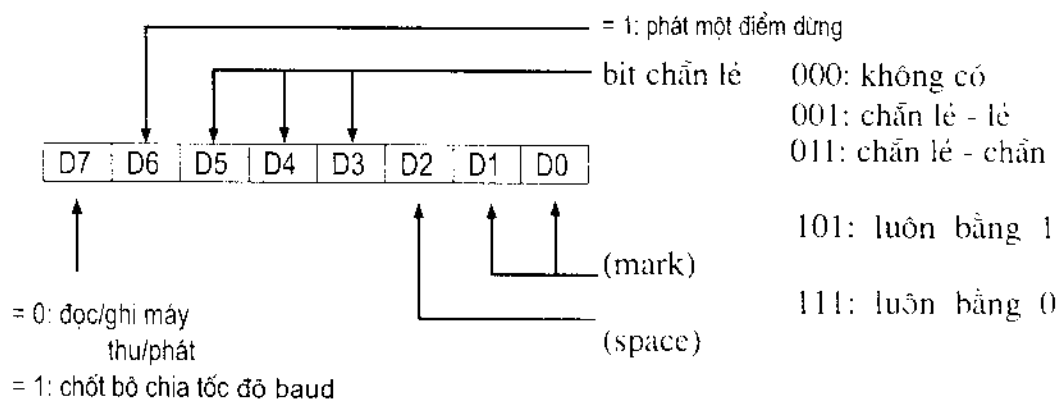
Ví dụ, trong ngôn ngữ Pascal sẽ là:

repeat

trạng thái: = port [địa chỉ LSR] and \$01;

until (trạng thái = \$01);

* Thanh ghi định dạng dữ liệu (LCR) khởi tạo các thông tin như số bit cho mỗi ký tự, số bit chẵn lẻ, số bit stop. Nó có thể được viết hoặc đọc. Định dạng các bit điều khiển trong thanh ghi như sau:



Để thâm nhập thanh ghi đếm thu/phát bit D7 phải xoá bằng 0. Còn khi muốn khởi tạo bộ chia tốc độ baud, bit được đặt lên 1. Tốc độ baud được đặt bằng việc nạp một hệ số chia N, 16 bit vào địa chỉ của bộ đếm số liệu thu/phát và địa chỉ tiếp theo. Giá trị được nạp phụ thuộc vào tần số máy phát sóng thạch anh nối với UART. Thường tần số này bằng 1,8432 MHz. Do đó:

$$\text{Tốc độ baud} = \frac{\text{tần số nhịp đồng hồ}}{16 \times N}$$

Bảng sau tính sẵn một số hệ chia N (được nạp vào thanh ghi đếm số liệu TD/RD) ứng với các tốc độ baud tương ứng.

Tốc độ baud	Hệ số chia	Tốc độ baud	Hệ số chia
110	0417h	2400	0030h
300	0180h	4800	0018h
600	00C0h	9600	000Ch
1200	0060h	19200	0006h
1800	0040h		

Để nạp hệ số chia tốc độ baud, trước hết bit 7 của thanh ghi LCR được đặt lên 1. Sau đó byte thấp của N được nạp vào địa chỉ thanh ghi đếm số liệu rồi byte cao được nạp tiếp vào địa chỉ lớn hơn 1. Cuối cùng bit 7 được xoá về 0. Thí dụ, để có tốc độ 9600 baud với tần số nhịp là 1,8432 MHz ở cổng COM1; trước hết số 0Ch được nạp vào địa chỉ 3F8h, sau đó số 00h được nạp vào địa chỉ 3F8h + 01h = 3F9h. Khi bit 7 được xoá về 0, một thao tác đọc từ địa chỉ cơ sở sẽ đọc từ bộ đếm RD và một thao tác viết sẽ viết tới bộ đếm TD.

4.2. Lập trình qua DOS và BIOS

Một máy PC chuẩn có thể hỗ trợ tới 4 cổng COM. Những địa chỉ cơ sở của chúng được đặt trong bộ nhớ BIOS và địa chỉ của mỗi cổng được lưu trữ ở vùng địa chỉ.

0040:0000 (COM1); 0040:0002 (COM2); 0040:0004 (COM3) và 0040:0008 (COM4)

* Lệnh `MODE COM [:] tốc độ baud [, chẵn - lẻ [, bề rộng từ [, số bit stop [, p]]]` được dùng để các tham số của cổng nối tiếp. Thí dụ, lệnh khởi tạo cổng COM2 với tốc độ 2400 baud, một bit chẵn lẻ - chẵn, 8 bit số liệu và 1 bit stop như sau:

```
mode com2: 2400, e, 8, 1
```

* Lệnh `prt = (in far *) 0 x 0400000`; khởi động một con trỏ xa để khởi phát sự thông tin của BIOS với các địa chỉ cổng. Mỗi địa chỉ là 16 bit do vậy con trỏ sẽ trỏ tới một giá trị nguyên. Một con trỏ xa được dùng như vậy để có thể thâm nhập được tới 1MB nhớ trong khi một con trỏ gần chỉ có thể thâm nhập tới cực đại là 64kB. Chương trình sau là một ví dụ áp dụng:

* Chương trình 8.1.

```
# include < stdio.h>
```

```
    # include < conio.h >
```

```
int main (void)
```

```
{
```

```
    int    far *   ptr;                                /* con trỏ 20 bit */
```

```
    ptr = (int far) 0 x 400000    /* 0040x0000 */    clrscr ()
```

```
    printf (* COM1): %04x \n", *ptr);
```

```
    printf (* COM2): %04x \n", *(ptr+1));
```

```
    printf (* COM1): %04x \n", *(ptr+2));
```

```
    printf (* COM1): %04x \n", *(ptr+3));
```

```
    return ();
```

```
}
```

Việc kiểm tra và điều khiển các cổng COM được lập trình qua BIOS. Hàm sử dụng trong C là: `int bioscom (int cmd, char abyte, in port)`

Trong đó: `port = 0` cho cổng COM1; `port = 1` cho cổng COM2;

`cmd:` 0 - Đặt các thông số thông tin tới giá trị được cho bởi `abyte`

 1 - Gửi ký tự

2 - Nhận ký tự

3 - Trả về trạng thái của thông tin. Khi cmd được đưa tới 0, thiết bị chương trình hoá.

Trong chế độ này, định nghĩa các bit trong byte được cho như sau:

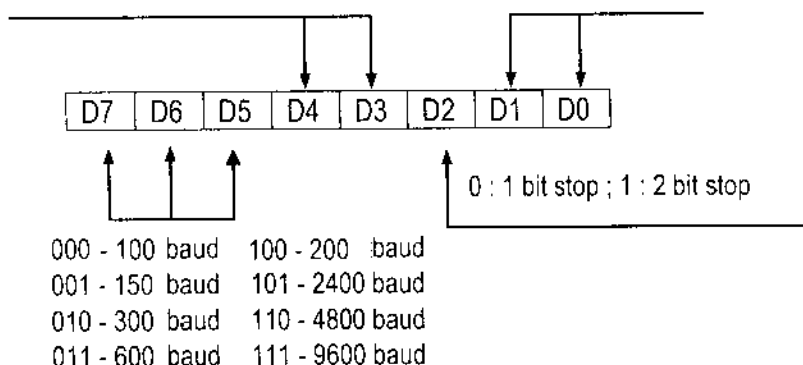
00 : không có bit chẵn - lẻ

01 : chẵn lẻ - lẻ

10 : chẵn lẻ - chẵn

10 : 7 bit số liệu

11 : 8 bit số liệu



Khi cmd = 3, giá trị trả về là một số nguyên 16 bit không dấu.

Các bit từ 8 đến 15 được định nghĩa như sau:

Bit 15 - Time out

Bit 11 - Lỗi khung truyền

Bit 14 - Thanh ghi dịch phát rỗng

Bit 10 - Lỗi chẵn lẻ

Bit 13 - Thanh ghi giữ ký tự phát rỗng

Bit 9 - Lỗi chạy quá chạy chương trình

Bit 12 - Phát hiện điểm dừng

Bit 8 - Số liệu sẵn sàng

Chương trình sau dùng combios () để tạo nên một chương trình phát/thu. Để kiểm tra, hoặc nối TxD với RxD của một máy tính với nhau hoặc nối giữa hai máy tính với nhau. Các đường RTS và CTS tại hai máy tính được nối với nhau như hình 4.6.

* Chương trình 8.2: Phát/thu qua cổng COM

```
# include < dos.h >  
# include < stdio.h >  
# include < conio.h >  
# define COM 1        0
```

```

#define COM 2      1
#define Data _ ready 0 x 100
#define DataBit7 0 x 02
#define DataBit8 0 x 03
#define StopBit1 0 x 00
#define StopBit2 0 x 04
#define Noparity 0 x 00
#define OddParity 0 x 08
#define EvenParity 0 x 18
#define Baud110 0 x 00
#define Baud150 0 x 20
#define Baud300 0 x 40
#define Baud600 0 x 60
#define Baud1200 0 x 80
#define Baud2400 0 x A0
#define Baud4800 0 x C0
#define Baud9600 0 x E0
#define ESC 0 x 1B
int main (void)
{
int RS232 _ setting, status, in, ch;
RS232_setting = Baud2400 / NoParity / DataBit7;
bioscom (0, RS232 _ setting, COM1);
puts ("RS-232 COMN IOS nhấn ESC để thoát");
do
{
status = bioscom (3,0, COM1);
if (kbhit ())
{
ch = getch ();
bioscom (1, ch, COM1); /* truyền ký tự */
}
}
}

```



```

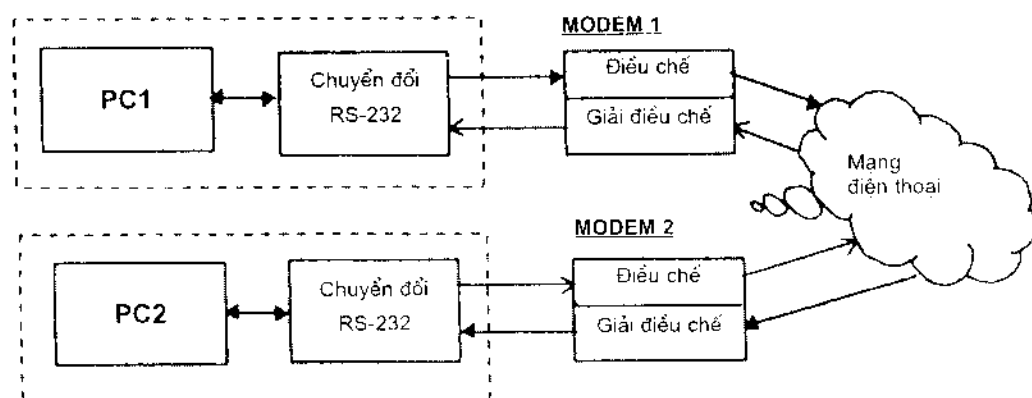
    }
    if (status & DataReady)
if ((in = bioscom (2, 0, COM1) & 0 x 7F != 0 /*nhận ký tự */ putchar (in);
    } while (ch!= ESC);
    return 0;
}

```

II. MODEM

Modem là tên viết tắt của thiết bị thông tin số liệu DCE xuất phát từ cụm từ tiếng Anh “Modulation - Demodulation”. Modem cho phép nối một thiết bị số (như máy vi tính) với một kênh thông tin có dải truyền hẹp (thí dụ kênh điện thoại có dải truyền giữa 400Hz và 3,4 kHz). Các modem hiện đại còn hỗ trợ cả việc truyền và nhận các bản fax. Với sự phổ biến của các dịch vụ trực tuyến (online) như Internet thì modem là một thiết bị không thể thiếu được cho các máy vi tính hiện nay. Hiện có hai loại modem: loại *lắp ngoài* được nối với PC qua các cổng nối tiếp COM và loại *lắp trong* là bản mạch ghép nối cắm vào các khe cắm mở rộng của PC. Nhìn chung cả hai loại đều như nhau nhưng do đây là một hệ thống truyền thông tin nối tiếp nên trên bản mạch modem *lắp trong* rõ ràng phải có một chip UART gắn lên đó làm nhiệm vụ thay cho chip UART trong PC tại cổng COM.

Một hệ thống tin khi sử dụng modem có thể được trình bày đơn giản như hình 4.10.



Hình 4.10

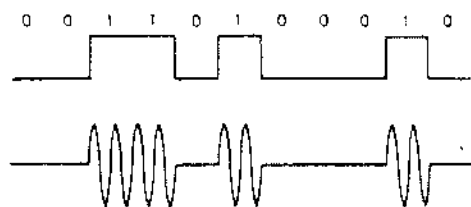
Modem phải có khả năng thực hiện được những việc sau:

- Tự động quay số kết nối với một modem khác theo kiểu xung hay kiểu nhấn phím.
- Tự động trả lời các cuộc gọi và kết nối với modem khác.
- Ngắt đường kết nối nếu số liệu đã được truyền xong hoặc khi có lỗi trong hệ.
- Biến đổi các bit thông tin thành các dạng thích hợp với đường truyền (điều chế).
- Biến đổi tín hiệu nhận được thành các bit thông tin (giải điều chế).
- Thực hiện thông tin có hoặc không có móc nối.

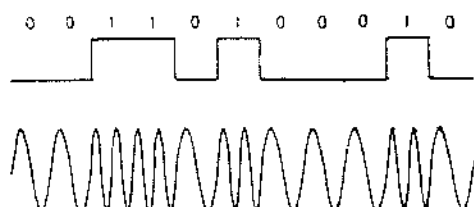
Có loại modem đồng bộ hoặc không đồng bộ. Modem đồng bộ hồi phục lại tín hiệu đồng bộ khi thu và không cần các tín hiệu START cũng như STOP. Modem không đồng bộ là loại khá phổ biến. Tốc độ của Modem được đánh giá bằng baud hay bps.

1. Điều chế tín hiệu trong modem

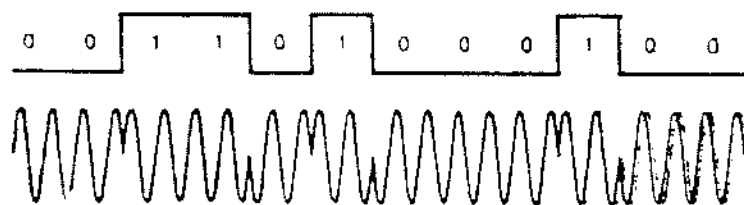
Tốc độ cực đại mà một âm có thể được điều chế là bằng một nửa dải thông của đường truyền điện thoại. Thí dụ, dải thông của đường điện thoại hai dây là 2400Hz thì tốc độ điều chế cho truyền bán song công chỉ tối đa là 1200bps. Do vậy phải dùng các kỹ thuật để khắc phục hạn chế này. Có 3 dạng điều chế chính là: điều chế biên độ ASK, điều chế tần số FSK và điều chế pha FSK. Hình 8.16 là xung điều chế biên độ cho dãy bit thông tin. Loại điều chế này chỉ được dùng cho các kênh truyền có tốc độ rất thấp và tính chống nhiễu kém. Hình 4.11 là giản đồ xung cho điều chế tần số. Ở đây dùng một tần số đại diện cho mức logic 0 và một tần số khác cho mức logic 1. Để thông tin song công thì cần phải dùng đến 4 tần số. Thí dụ, theo tiêu chuẩn của Bell 103A - tốc độ 300Bd FSK dùng tần số 2025Hz cho mức 0 và 2225Hz cho mức 1 theo một hướng còn 1070Hz cho mức 0 và 1270Hz cho mức 1 tại hướng kia, với các tốc độ cần cao hơn phải dùng điều chế pha. Dạng đơn giản nhất của điều chế pha là điều chế dịch khóa pha vì sai DPSK. Pha của một sóng mang hình sin có tần số không đổi cỡ 1700Hz được dịch đi 180° để biểu diễn cho một sự thay đổi số liệu từ 1 tới 0 hoặc từ 0 tới 1.



Hình 4.11. Điều chế biên độ



Hình 4.12. Điều chế tần số



Hình 4.13. Điều chế pha vi sai

Hình 4.13 chỉ ra một dạng sóng điều chế như vậy. Kiểu này không có ưu điểm gì hơn so với điều chế tần số về mặt tốc độ bit. Khi sử dụng thêm các góc pha bên cạnh 180° thì hai hoặc nhiều hơn bit số liệu có thể được gửi đi với một thay đổi về pha. Hình 4.14a và b chỉ ra giá trị 2 hoặc 3 bit có thể được đại diện bởi 4 hoặc 8 dịch pha khác nhau. Thí dụ, giá trị bít (2 bit) là 00, pha của sóng mang sẽ được dịch đi 90° để biểu diễn cho 2 bit đó. Vấn đề ở đây là pha của sóng mang chỉ phải dịch đi một lần cho mỗi nhóm 2 bit được truyền.

Mã Gray dibit	Các góc độ dịch pha
00	0
01	90
11	180
10	270

Hình 4.14a

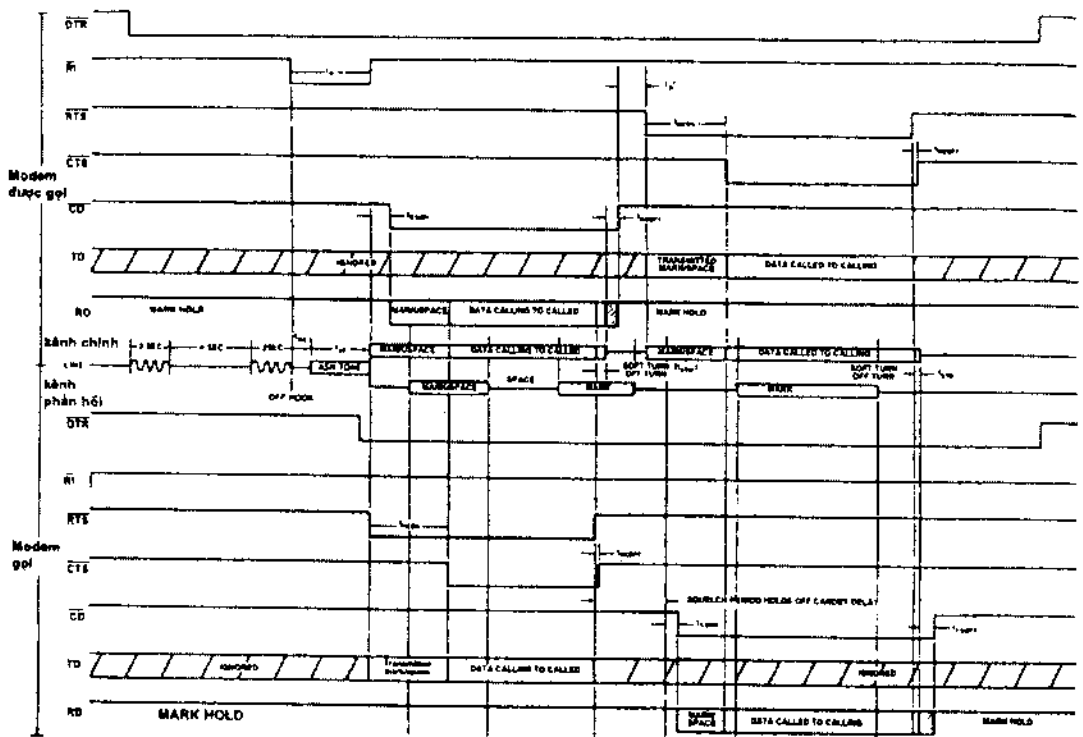
Mã Gray tribit	Các góc dịch pha
001	22,5
000	67,5
010	112,5
011	157,5
111	202,5
110	247,5
100	292,5
101	337,5

Hình 4.14b

Cũng có những sơ đồ điều chế pha phức tạp hơn là QAM (Quaternary amplitude modulation) cho phép truyền số liệu song công ở tốc độ 2400bps tại đường điện thoại 2 dây. Với truyền bán song công có thể lên tới 9600bps. QAM sử dụng 12 góc pha khác nhau và 3 biên độ khác mã hoá 4 bit số liệu trong mỗi thay đổi điều chế. Mỗi nhóm 4 bit đó được gọi là quadbit. Còn có những kỹ thuật điều chế khác như DAMQAM (Dynamically Adaptive Multicarrier Quadrature Amplitude Modulation) dùng tới 512 tần số mang khác nhau trên đường dây điện thoại cho phép tăng tốc độ truyền đến 19200bps.

2. Quá trình móc nối thông tin trong modem

Hình 4.15 chỉ ra một ví dụ về số liệu và các dạng sóng cho một modem đơn giản được lắp trên chip AM7910; các modem khác có thể dùng các tín hiệu khác một chút nhưng về nguyên tắc là như nhau.



Hình 4.15. Các tín hiệu móc nối của modem

Hầu hết các modem hiện nay đều có một vi xử lý chuyên dụng trong đó. Chỉ những modem thông minh như vậy mới thoả mãn các nhiệm vụ đã nêu ở trên. Sau khi một modem quay số gọi một modem khác thì một loạt các tín hiệu móc nối phải được diễn ra. Phần bên trái của đồ thị sóng biểu diễn một cú gọi đang được tiến hành từ một modem này tới một modem khác. Giả thiết rằng tín hiệu $\overline{DTR}$ của modem được gọi được xác nhận, tín hiệu chuông trên đường dây sẽ làm mạch ghép nối với đường điện thoại xác nhận *lỗi vào chuông RI* của 7910. Để đáp ứng với điều này, 7910 sẽ gửi ra một chu kỳ im lặng chừng 2 giây để dàn xếp với các tín hiệu billing rồi gửi ra một âm trả lời với tần số 2025Hz tới modem gọi trong 2 giây. Nếu $\overline{DTR}$ và $\overline{RTS}$ của modem gọi được xác nhận (tức là chỉ thị rằng số liệu đã sẵn sàng được gửi đi) thì modem gọi sẽ đưa âm 2225Hz (mark) lên đường truyền trong 8 mili giây để cho *modem được gọi* biết rằng kết nối đã hoàn thành. Để đáp lại với tín hiệu mark này, modem được gọi phát ra tín hiệu ra *carrier - detect CD* để cho phép UART nhận. Modem gọi khi đó truyền số liệu cho tới khi *lỗi vào RTS của nó* được giải phóng khỏi PC hoặc hết số liệu. Trong khi đang nhận số liệu trên kênh chính, modem được gọi có thể gửi số liệu tới modem gọi trên 5-bit/s kênh phản hồi. Giải phóng tín hiệu $\overline{RTS}$ làm modem giải phóng tín hiệu $\overline{CTS}$ tới máy tính gọi và lấy đi sóng mang khỏi đường truyền. Modem được gọi nhạy với việc mất sóng mang và không phát tín hiệu xác nhận *carrier detect CD*.

Bây giờ nếu như hệ thống được gọi phải gửi một vài số liệu quay về hệ thống gọi trên kênh chính, nó sẽ đưa tín hiệu vào $\overline{RTS}$ tới modem của mình. Modem được gọi gửi một âm đánh dấu tới modem gọi trong 8 mili giây. Modem gọi gửi tín hiệu ra $\overline{CD}$ của nó tới UART của nó. Modem được gọi khi ấy gửi số liệu tới modem gọi trên kênh chính cho tới khi *lỗi vào RTS của nó* không được xác nhận bởi hệ thống được gọi, điều này chỉ thị rằng không còn số liệu được gửi đi nữa. Trong khi modem được gọi đang phát tín hiệu trên kênh chính, modem gọi có thể phát tín hiệu trên kênh phản hồi nếu cần thiết. Việc móc nối tương tự như cho các hệ song công nhưng tốc độ truyền số liệu là tương đương trong cả hai hướng truyền.

3. Các chuẩn modem

CCITT đã định nghĩa các chuẩn liên quan đến RS-232 và các thông tin modem. Mỗi chuẩn đều dùng chữ đầu là V để phân biệt loại này như bảng sau.

Hầu hết các modem hiện nay đều được chế tạo theo các chuẩn và tương thích với Hayes, đó là một công ty đầu tiên đi tiên phong trong lĩnh vực modem và xác định một phương pháp lập trình cho modem với ngôn ngữ lệnh AT. Đó là tập lệnh mà hầu hết đều bắt đầu bằng hai chữ AT.

CCITT	Mô tả
V.21	Song công, tốc độ phát 300bps
V.22	Bản song công, tốc độ phát 600bps và 1200bps
V.22bits	Song công, tốc độ phát 1200bps và 2400bps
V.23	Song công, tốc độ phát 1200bps và thu 75bps
V.24	Chuẩn CCITT cho ghép nối RS-232
V.32	Song công, phát ở 4800bps và 9600bps
V.25bits	Ngôn ngữ lệnh modem
V.32bits	Song công, phát ở 7200bps, 12000bps và 14400bps
V.42	Giao thức điều khiển lỗi

Modem có thể ở một trong hai trạng thái: trạng thái bình thường và trạng thái lệnh. Trong trạng thái bình thường, modem phát / hoặc nhận các ký tự từ máy tính. Trong trạng thái lệnh, các ký tự gửi tới modem được dịch ra thành lệnh. Mỗi khi lệnh được dịch xong, modem tự động quay về trạng thái bình thường. Để ngắt modem nhằm làm cho nó quay về modem lệnh phải gửi lệnh 3 dấu cộng là '+++'. Modem có các thanh ghi trạng thái gọi là các thanh ghi S lưu trữ các thông số đặt. Bảng sau liệt kê một vài thanh ghi này.

Thanh ghi	Chức năng	Dải (mặc định điển hình)
S0	Chuông để tự động trả lời	0-255 rings (o rings)
S1	Đếm chuông	0-255 rings (o rings)
S2	Ký tự Escape	(43)
S3	Ký tự Carriage Return	(13)
S6	Đợi cho âm mời quay số	2 - 255s (2s)

S7	Đội sóng mang	1 - 255s (50s)
S8	Tạm ngưng để quay số tự động	0 - 255s (2s)
S32	Ký tự X-ON	1 - 255 (11h)
S33	Ký tự X-OFF	1 - 255 (13h)

Máy tính gây sự chú ý của modem khi gửi một lệnh “AT”, thí dụ “ATDT” là lệnh quay số gọi. Đầu tiên modem vào mode lệnh và nhận lệnh từ máy tính. Các lệnh này được gửi với tốc độ 300bps hoặc 1200bps (modem sẽ tự động tìm tốc độ đang được dùng). Hầu hết các lệnh được gửi đi với tiền tố là AT. Mỗi lệnh được theo sau bởi ký tự carriage return (mã ASCII là 13d). Một lệnh không có ký tự này sẽ bỏ qua. Nhiều lệnh có thể được đặt trên cùng một dòng và nếu cần thiết xen giữa các lệnh dấu cách (space). Các lệnh không phân biệt chữ thường hay chữ hoa. Bảng dưới đây cho một vài ví dụ lệnh AT.

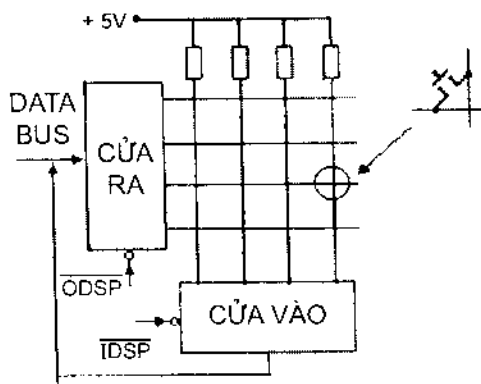
Lệnh	Mô tả
ATDT12345	Quay gọi số điện thoại 12345 bằng âm nhấn phím (touch - tone)
ATDT12345	Quay số gọi điện thoại 12345 bằng điện thoại quay số (pulse - tone)
AT S0 = 2	Tự động trả lời cú gọi. Thanh ghi S0 chứa số gọi chuông mà modem sử dụng trước khi nó trả lời cuộc gọi. Trong trường hợp này có 2 chuông trước khi nó trả lời. Nếu S0 bằng 0 thì modem sẽ không trả lời cú gọi
ATH	Theo đường dây (tương đương với nhắc máy điện thoại ra ngoài)
+++	Tách khỏi đường dây điện thoại và nhảy vào mode lệnh.

Hầu hết các modem đều có bộ nhớ NVRAM được chương trình hoá bằng điện. Điều này cho phép modem tự động bật máy. Sau khi modem nhận được lệnh AT, nó đáp lại với mã trả về như các thí dụ trong bảng dưới đây. Ví dụ, nếu một modem gọi một modem khác mà modem đó lại đang bận thì mã số 7 sẽ được trả về.

Thông báo	Digit	Mô tả
OK	0	Lệnh chạy không có lỗi
CONNECT	1	Một kết nối đã được thực hiện
RING	2	Phát hiện một cú gọi đến
NO CARRIER	3	Không có sóng mang
ERROR	4	Lệnh bất hợp lệ
CONNECT 1200	5	Nối với modem 1200bps
NO DIAL TONE	6	Không có âm mời quay số
BUSY	7	Đường dây xa bận
NO ANSWER	8	Không có trả lời từ đường dây xa
CONNECT 600	9	Nối mới modem 600bps
CONNECT 2400	10	Nối mới modem 2400bps
CONNECT 4800	11	Nối mới modem 4800bps

III. BÀN PHÍM

Bàn phím thường có số lượng phím lớn khoảng 102 phím. Người ta bố trí các phím thành một ma trận chữ nhật, phím được gắn với một công tắc và nằm ở chỗ giao nhau giữa hàng và cột. Mỗi phím được gán cố định một ký tự. Khi nhấn phím thì hàng được nối với cột (hình 4.16), nếu đó là loại phím cảm biến điện trở (còn hai loại phím khác là cảm biến điện dung hay cảm biến điện từ khi nhấn phím các thông số tương ứng thay đổi).



Hình 4.16

Các hàng được nối với đầu ra của bộ giải mã loại MUX, (lối vào điều khiển của MUX là lối ra của một bộ đếm) sao cho trong một khoảng thời gian nhỏ chỉ có một hàng có giá trị bằng 1, còn các hàng khác có giá trị bằng 0 và giá trị 1 sẽ chạy lần lượt từ hàng này sang hàng khác với tốc độ đủ lớn. Khi một phím được nhấn, do thời gian nhấn phím lâu hơn thời gian chuyển giá trị 1 từ hàng này sang hàng khác, nên tại vị trí phím nhấn cả hàng và cột đều có giá trị 1. Khi đó bộ điều khiển bàn phím sẽ phát ra mã scan (mã quét) của ký tự được nhấn và mã này được viết vào bộ đệm bên trong bàn phím. Mã quét có giá trị lần lượt từ 01 đến 102 tương ứng với số lượng phím. Việc tạo mã quét có thể được thực hiện bằng phần cứng hay phần mềm. Trong các bàn phím gần đây, vi mạch điều khiển bàn phím 8048 (gồm một CPU, ROM chứa chương trình điều khiển bàn phím, RAM, bộ định thời - timer và hai cổng P1, P2 loại 8b) có nhiệm vụ tính vị trí phím nhấn, tạo mã quét bằng phần mềm và truyền mã này một cách nối tiếp đồng bộ (lại: vừa có bit đồng bộ vừa có xung nhịp ở chân cắm số 1 - xem bảng mô tả chân cắm) tới mạch ghép nối bàn phím (chip vi điều khiển 8042) trong PC. Bảng sau chỉ ra cấu trúc của SDU cho việc truyền số liệu này:

SDU

0										10
STRT	DB ₀	DB ₁	DB ₂	DB ₃	DB ₄	DB ₅	DB ₆	DB ₇	PAR	STOP

STRT: Bit start (luôn bằng 0)

DB0 - DB7: Bit số liệu từ 0 đến 7

PAR: Bit chẵn lẻ (luôn lẻ)

STOP: Bit stop (luôn bằng 1)

Từ máy AT trở đi, bộ giao diện bàn phím 8042 được chương trình hóa để số liệu có thể được truyền theo hai hướng từ bàn phím và mạch ghép nối, do vậy bàn phím có thể nhận lệnh điều khiển từ PC; ví dụ như đặt tốc độ lặp lại của nhấn bàn phím, để khóa bàn phím...

Chân cắm đầu nối bàn phím

Chân	Tín hiệu
1	Xung nhịp bàn phím
2	Số liệu bàn phím
3	Reset bàn phím hoặc không dùng
4	Đất
5	Vec (+5V)
Bọc kim	Đất bảo vệ

Mỗi một phím nhấn được gán cho một mã quét (scan code) gồm 1 byte. Điều này là đủ cho các bàn phím có tới 102 phím như hiện nay. Nếu một phím được nhấn, mạch ghép nối bàn phím sẽ phát ra ngắt cứng IRQ₁ tương ứng với INT 09h. Địa chỉ bộ đệm dữ liệu bàn phím là 60h. Chương trình xử lý ngắt sẽ chuyển mã quét thành mã ASCII và đặt mã này vào bộ đệm trong RAM tại địa chỉ đoạn 40, dung lượng 15 từ. Byte cao của từ chứa mã scan, còn byte thấp chứa mã ASCII (nếu là phím ASCII) hay bằng 0 nếu là phím chức năng. Như vậy, các phím chức năng được phân biệt chỉ bởi mã scan. Một số phím có tác dụng đặc biệt (ví dụ có tác dụng lâu dài chỉ sau một lần nhấn) khi nhấn sẽ đặt một cờ lên 1. Cờ là một bit thuộc byte có địa chỉ 0400 : 0017.

Nếu rời tay nhấn thì bàn phím sẽ phát ra break-code. Mã này giống mã scan nhưng bit 7 được đặt lên 1, do vậy nó tương đương với mã scan cộng với 128 để bộ điều khiển biết được phím đã được nhả, nếu không có tín hiệu nhả phím thì 8042 sẽ tự động gửi mã đã ấn liên tục về vi xử lý sau 0,5s, nhưng thông tin không được lưu trữ, trừ một vài phím liên quan đến cờ. Phần cứng và phần mềm xử lý bàn phím còn phải giải quyết những vấn đề về vật lý sau:

- Nhấn và nhả phím nhưng không được phát hiện.

- Khử nhiễu rung cơ khí và phân biệt một phím được nhấn nhiều lần hay được nhấn chỉ một lần nhưng được giữ trong khoảng thời gian dài (sử dụng RS-FF chỉ thay đổi trạng thái một lần mặc dù nhiều tác động ở một lối vào).

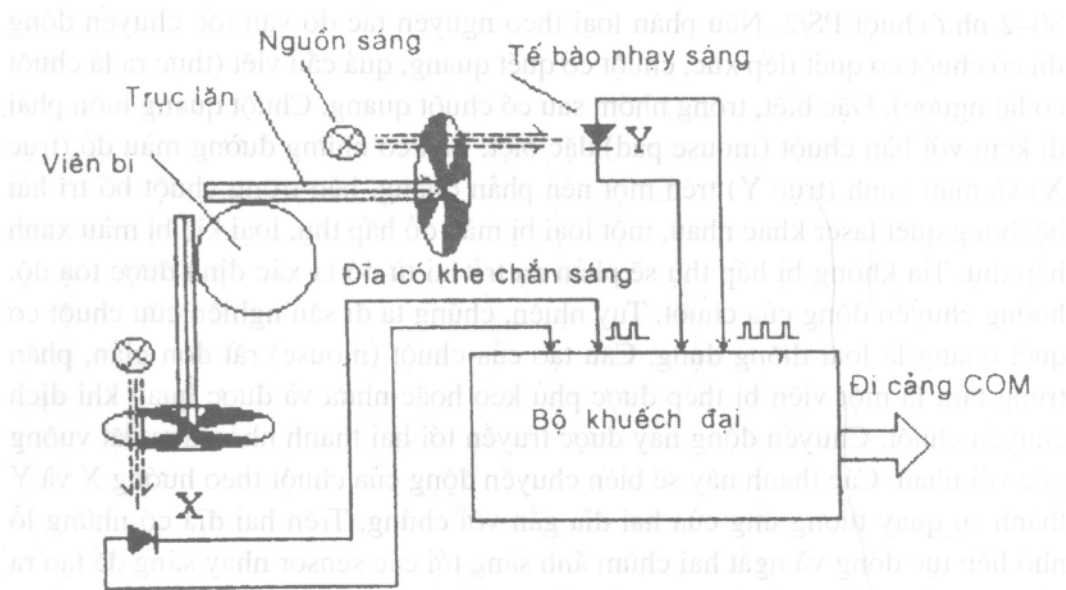
IV. CHUỘT

Chuột có nhiều loại, nếu phân loại theo cách ghép nối với máy tính thì có chuột song song do được ghép qua cổng LPT. Chuột nối tiếp (hữu tuyến) ghép qua cổng COM, nối vô tuyến qua cổng hồng ngoại hay nối qua vi điều khiển

8042 như chuột PS/2. Nếu phân loại theo nguyên tắc đo vận tốc chuyển động thì có chuột cơ quét tiếp xúc, chuột cơ quét quang, quả cầu viết (thực ra là chuột cơ lật ngược). Đặc biệt, trong nhóm sau có chuột quang. Chuột quang luôn phải đi kèm với bàn chuột (mouse pad) đặc biệt. Bàn có những đường màu đỏ (trục X) và màu xanh (trục Y) trên một nền phản quang, bên trong chuột bố trí hai hệ thống quét laser khác nhau, một loại bị màu đỏ hấp thụ, loại kia bị màu xanh hấp thụ. Tia không bị hấp thụ sẽ phản xạ trở lại từ đó ta xác định được tọa độ, hướng chuyển động của chuột. Tuy nhiên, chúng ta đi sâu nghiên cứu chuột cơ quét quang là loại thông dụng. Cấu tạo của chuột (mouse) rất đơn giản, phần trung tâm là một viên bi thép được phủ keo hoặc nhựa và được quay khi dịch chuyển chuột. Chuyển động này được truyền tới hai thanh nhỏ được đặt vuông góc với nhau. Các thanh này sẽ biến chuyển động của chuột theo hướng X và Y thành sự quay tương ứng của hai đĩa gắn với chúng. Trên hai đĩa có những lỗ nhỏ liên tục đóng và ngắt hai chùm ánh sáng tới các sensor nhạy sáng để tạo ra các xung điện. Vậy số các xung này tỷ lệ với lượng chuyển động của chuột theo các hướng X và Y và số xung trên một giây biểu hiện tốc độ của chuyển động chuột. Để xác định hướng chuyển động của chuột theo trục X cũng như trục Y còn có thể có thêm một cặp diot phát quang và sensor nhạy quang nằm ở phía đối diện cặp vế trên hình. Chuột còn có hai hoặc ba phím bấm để đưa tín hiệu chọn vị trí hiện hành. Hình 4.17 là sơ đồ cấu tạo của chuột.

Hầu hết chuột được nối với PC qua các cổng ghép nối nối tiếp, qua đó chuột cũng được cấp nguồn nuôi từ PC. Khi dịch chuyển hoặc nhấn, nhả các phím chuột, nó sẽ phát ra một gói các số liệu tới mạch ghép nối và mạch đó sẽ phát ra một ngắt của cổng COM (IRQ3 = INT0Bh, IRQ4 = INT0Ch lần lượt cho COM2 và COM1). Tuy nhiên chương trình điều khiển chuột (mouse driver) đã chiếm các ngắt này và thay đổi địa chỉ chương trình con phục vụ ngắt giao diện nối tiếp. Phần mềm điều khiển chuột còn làm các nhiệm vụ: chuyển ngắt tới mạch ghép nối nối tiếp xác định, đọc gói số liệu và cập nhật các giá trị bên trong liên quan tới trạng thái của phím cũng như vị trí của chuột. Hơn nữa, nó còn cung cấp một ghép nối mềm qua ngắt chuột số 33h để dịch các giá trị bên trong này cũng như làm dịch chuyển con trỏ chuột trên màn hình tương ứng với vị trí của chuột.

Có thể chọn kiểu con trỏ chuột cứng hoặc mềm trong chế độ văn bản hoặc con trỏ chuột đồ họa trong chế độ đồ họa. Các hàm 09h và 0Ah trong ngắt 33h cho phép định nghĩa loại và dạng con trỏ chuột.



Hình 4.17

Hàm 09h định nghĩa con trỏ chuột trong chế độ đồ họa. Hiện con trỏ trong chế độ văn bản có phần dễ hơn với hàm 0Ah. Thí dụ, đoạn chương trình sau cho phép hiện con trỏ mềm với màu số 3 và sáng nhấp nháy:

```
MOV AX, 0Ah ; chọn hàm
MOV BX, 00h ; con trỏ chuột mềm
MOV CX, 00h ; xóa ký tự trên màn hình
MOV DX, 8B02
; BLNK = 1b, BAKx = 000b, INT = 1b, CHRx = 00000010b
INT 33h ; gọi ngắt.
```

Chương 5

GHÉP NỐI VỚI THIẾT BỊ NHỚ NGOÀI

Mục tiêu:

Chương này cung cấp cho sinh viên các kiến thức cơ bản về bộ nhớ ngoài, trên cơ sở đó mô tả các phương pháp ghép nối, các hàm ghép nối để ghép nối các thiết bị nhớ ngoài, đặc biệt là ghép nối với thiết bị theo chuẩn USB.

I. ĐĨA TỪ

1. Tổ chức vật lý và cấu tạo của đĩa từ

Đĩa mềm (floppy disk) thường gồm một đĩa từ bằng nhựa dẻo (có thể uốn cong) được bảo vệ bởi một bao giấy hoặc nhựa cứng. Trên bao có khoét một lỗ dài cho phép để đầu đọc/viết (head) của ổ đĩa có thể tiếp xúc với mặt đĩa để đọc hoặc viết dữ liệu. Với loại đĩa có đường kính 5,25inch, dung lượng chứa tin là 360kB hoặc 1,2MB. Với loại đĩa có đường kính 3,5inch, dung lượng chứa tin là 720kB hoặc 1,44MB.

** Mỗi đĩa từ nói chung được tổ chức thành các đơn vị như sau:*

- Track (rãnh từ): Là các vùng đường tròn đồng tâm mà dữ liệu được ghi lên đó. Mật độ ghi tin được tính theo đơn vị track/inch.

- Sector (cung từ): Mỗi track được chia nhỏ thành nhiều sector, mỗi sector chứa được 512byte dữ liệu. Số sector trên một track tùy thuộc loại đĩa. Đĩa mềm 3,5inch có 18 cung trên một rãnh. Do đó sector trên các rãnh khác nhau có thể không dài bằng nhau. Tuy nhiên, do đĩa cứng có rất nhiều rãnh và các chu vi rãnh phía ngoài lớn hơn chu vi các rãnh phía trong, nếu chia mỗi rãnh theo cùng một số cung nhất định thì mật độ thông tin ở phía ngoài nhỏ gây lãng phí. Để tránh điều đó, mặt đĩa được chia thành nhiều vùng (zone) gồm một số rãnh và

các rãnh trong một vùng có cùng một số cung.

- Cluster (liên cung): Là một nhóm gồm một hay nhiều sector, tùy theo quy định của hệ điều hành.

** Đĩa từ có thể được đọc từ hai mặt, nên có hai đầu từ ở hai phía. Tất cả các track, sector được đánh số theo thứ tự tăng dần như sau:*

- Track được đánh số khởi đầu từ 0 kể từ vòng ngoài vào.
- Đầu từ (head) cũng được đánh số từ 0 đi từ trên xuống dưới.

Trong khi đó sector được đánh số từ 1 trở đi.

Bảng sau mô tả các dạng trữ tin của đĩa mềm loại 5.25 và 3.5 inch

Loại đĩa mềm	Khả năng trữ tin	Số track	Số sector/track	Tổng số sector	Track/inch
5,25" SS/SD	160kB	40	08	320	48
5,25" SS/SD	180kB	40	09	360	48
5,25" DS/DD	320kB	40	08	640	48
5,25" DS/DD	360kB	40	09	720	48
5,25" DS/HD	1,2MB	80	15	2400	48
3,50" DS/DD	720kB	80	09	1440	135
3,50" DS/HD	1,44MB	80	18	2880	270
3,50" DS/ED	2,88MB	80	36	5760	540

SS = Single side (một mặt); HD = High Density (mật độ cao);

DS = Double side (hai mặt); ED = Extra High Density (mật độ cực cao);

SD = Single Density (mật độ đơn); QD = Quadropole Density (mật độ gấp bốn);

DD = Double Density (mật độ kép).

Ổ đĩa từ có hai động cơ, một để quay đĩa và một động cơ bước để dịch đầu từ theo các rãnh đến rãnh từ cần đọc.

Đĩa cứng (hard disk, fixed disk) thường gồm một hoặc nhiều đĩa từ bằng kim loại hoặc nhựa cứng được sắp thành một chồng theo một trục đứng và được đặt trong một hộp kín để tránh bụi. So với đĩa mềm, dung lượng nhớ của nó lớn hơn nhiều, thường từ 10Mbyte đến vài chục Gbyte. Ổ đĩa cứng có nhiều đầu từ, các đầu từ này cùng được gắn trên một cần truy xuất và được di chuyển thành một khối. Khi đĩa quay vòng, đầu từ không đụng lên mặt đĩa mà bay lơ lửng trên mặt đĩa cách nhau bởi một lớp đệm không khí. Đệm này sinh ra khi đĩa chuyển động nhanh. Khi phanh ổ đĩa, đĩa quay chậm lại hiệu ứng đệm không khí giảm nên đầu từ rất dễ va chạm vào mặt đĩa. Để tránh điều này đầu từ được đưa về một vị trí an toàn phía trong hay ngoài vùng dữ liệu (land zone). Khoảng cách giữa mặt đĩa và đầu từ tùy thuộc tốc độ quay cũng như mật độ ghi tin của đĩa. Khoảng cách này rất nhỏ đối với đĩa cứng, khoảng 0,0003mm. Để so sánh, vân tay và hạt bụi thuốc lá có kích thước 0,003mm, còn đường kính sợi tóc cỡ 0,01mm. Do vậy phải đặt các đĩa từ này trong một hộp kín để tránh bụi.

Đĩa cứng cũng được phân thành các đơn vị vật lý như đĩa mềm, nhưng ở đây có thêm một khái niệm nữa là cylinder (từ trụ). Vì chồng đĩa cứng có nhiều mặt, nên vị trí của các đầu từ khi di chuyển trên các mặt đó sẽ tạo thành một mặt trụ (cylinder), đó là một chồng các track sắp nằm lên nhau đối với một vị trí đầu từ.

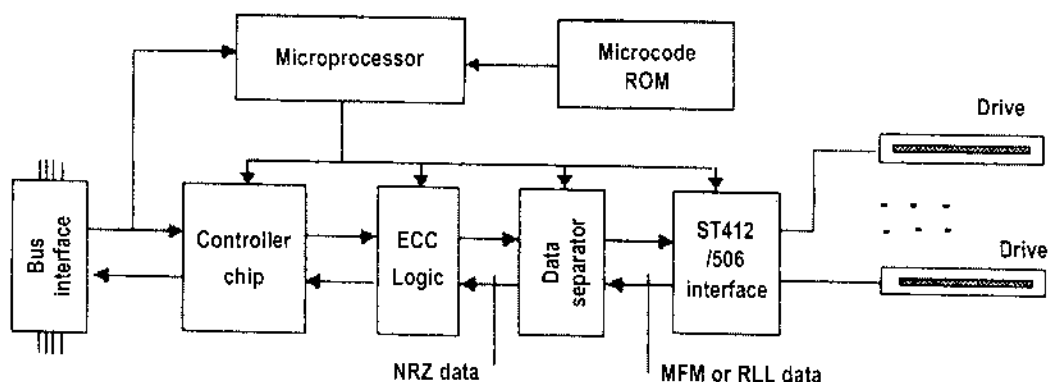
Tốc độ quay của đĩa cứng cũng như tốc độ di chuyển đầu từ nhanh hơn nhiều so với đĩa mềm. Tốc độ của đĩa mềm khoảng 300 - 360 vòng/phút tùy loại đĩa, còn của đĩa cứng hiện nay cỡ 3600 vòng/phút đến 8000 vòng/phút. Thời gian truy xuất dữ liệu (data access time) của ổ đĩa là một thông số quan trọng ảnh hưởng mạnh mẽ đến việc xử lý số liệu trong PC, thời gian này là tổng hợp của thời gian tìm kiếm (seek time), thời gian chuyển đầu từ (head switch time) và thời gian quay trễ (rotational latency). Thời gian tìm kiếm là thời gian chuyển dần từ một track này sang track khác; thời gian tìm kiếm chậm nhất ứng với hai track trong và ngoài cùng của đĩa; thời gian tìm kiếm trung bình là bằng thời gian cần có để đặt đầu từ tới một vị trí được yêu cầu ngẫu nhiên. Thời gian chuyển đầu từ là thời gian ổ đĩa phải bỏ ra để chuyển giữa hai trong số các đầu từ khi đọc hay viết dữ liệu. Thời gian quay trễ là thời gian tính từ khi đầu từ được đặt lên một track đến khi nó tới được sector mong muốn. Tất cả các thông số trên đều được đo bằng mili giây (ms). Ngày nay có thể phân loại như sau:

- Thời gian truy xuất từ 28ms đến 40ms là trung bình.
- Trên 40ms là loại chậm.
- Từ 18ms đến 28ms là loại nhanh.
- Dưới 18ms là loại cực nhanh.

2. Bộ điều khiển và ghép nối ổ đĩa - Chuẩn ghép nối

Sơ đồ khối của bộ điều khiển ổ đĩa cứng trình bày trong hình 5.1:

Các khối ở hàng đầu từ trái qua phải là vi xử lý và bộ nhớ ROM. Hàng thứ hai lần lượt là khối ghép nối bus, chip điều khiển, mạch logic kiểm tra mã ECC, bộ tách dữ liệu, bộ ghép nối ổ đĩa và cuối cùng là ổ đĩa.



Hình 5.1

Trong các chuẩn ghép nối thì chuẩn IDE (integrated drive electronics) là một giao diện được dùng rộng rãi trong các máy vi tính hiện đại và đã thay thế các chuẩn trước đó ST506 (seagate technology 506) và ESDI (enhanced small device interface)

Vào cuối 1984, hãng Compaq khởi xướng việc phát triển ghép nối IDE trên cơ sở việc gắn trực tiếp chip điều khiển ST506 vào ổ đĩa cứng. Việc nối giữa bus AT và mạch ghép nối IDE của bộ điều khiển trên các ổ đĩa cứng được thực hiện bởi bản mạch gọi là host - adapter đơn giản cắm vào một khe cắm mở rộng. Bản mạch host-adapter chỉ cung cấp một số bộ đệm và mạch giải mã dùng cho việc nối ổ đĩa IDE và bus hệ thống AT. Một cáp dẫn bện 40 sợi cho phép nối host-adapter với các ổ đĩa. Độ dài cực đại của cáp là 18inch (46cm). Sự đơn giản

của bản mạch adaptor và số tín hiệu trao đổi qua cáp giảm đi làm cho chuẩn IDE hoạt động tin cậy hơn. Ghép nối IDE có thể phục vụ nhiều nhất là hai ổ đĩa (một là chủ và một là tớ, ổ đĩa chủ được gán địa chỉ 0, ổ đĩa tớ được gán địa chỉ 1) với tốc độ truyền dữ liệu lớn nhất tới 3,3MB/s. Dung lượng đĩa lớn nhất mà nó quản lý được là 528MB. Chuẩn IDE nâng cao (EIDE) cho phép phục vụ 4 ổ cứng với tốc độ truyền tới 12MB. Một số ổ đĩa IDE được trang bị thêm bộ nhớ cache cho ít nhất hai track nhằm làm giảm thời gian thâm nhập trung bình của ổ đĩa. Giao diện IDE cho phép ổ đĩa truy nhập trực tiếp bộ nhớ như là một thiết bị ngoại vi, do vậy ổ đĩa được coi là “thông minh” hơn những ổ đĩa thụ động theo các chuẩn trước đó. Dưới đây liệt kê các dây IDE và chức năng của chúng:

Tín hiệu IDE	Chân cắm	Ý nghĩa	Tín hiệu AT	Hướng
RESET	1	Reset các ổ đĩa	RESETDRV (1)	
GND	2	Nối đất (0V)	-	
DD7	3	Bus số liệu bit 7	SD7	Hai hướng
DD8	4	Bus số liệu bit 8	SD8	Hai hướng
DD6	5	Bus số liệu bit 6	SD6	Hai hướng
DD9	6	Bus số liệu bit 9	SD9	Hai hướng
DD5	7	Bus số liệu bit 5	SD5	Hai hướng
DD10	8	Bus số liệu bit 10	SD10	Hai hướng
DD4	9	Bus số liệu bit 4	SD4	Hai hướng
DD11	10	Bus số liệu bit 11	SD11	Hai hướng
DD3	11	Bus số liệu bit 3	SD3	Hai hướng
DD12	12	Bus số liệu bit 12	SD12	Hai hướng
DD2	13	Bus số liệu bit 2	SD2	Hai hướng
DD13	14	Bus số liệu bit 13	SD13	Hai hướng
DD1	15	Bus số liệu bit 1	SD1	Hai hướng
DD14	16	Bus số liệu bit 14	SD14	Hai hướng
DD0	17	Bus số liệu bit 0	SD0	Hai hướng
DD15	18	Bus số liệu bit 15	SD15	Hai hướng
GND	19	Đất	-	-
(2)	20	Khoá chân cắm 20	-	-
DMARQ (3)	21	Yêu cầu DMA	DRQx	Drive →

DMARQ (3)	21	Yêu cầu DMA	DRQx	Drive host	→
GND	22	Đất	-	-	
DIOW	23	Viết số liệu qua kênh I/O	IOW	Host drive	→
GND	24	Đất	-	-	
IOR	25	Đọc số liệu qua kênh I/O	IOR	Host drive	→
GND	26	Đất	-	-	
IODY (3)	27	Sẵn sàng đọc ghi	IOCHRDY	Drive host	→
SPSYNC	28	Đồng bộ quay trục/ dự trữ	-	-	
DMACK (3)	29	Ghi nhận DMA	DACKx	Host drive	→
GND	30	Đất	-	-	
INTRQ	31	Yêu cầu ngắt	IRQx	Drive host	→
IOCS16	32	Truyền chế độ 16 bit qua kênh I/O	I/OCS ₁₆	Drive host	→
DA1	33	Bit 1 bus địa chỉ SA1 thanh ghi trong		Host drive	→
PDIAG	34	Ổ đĩa sẵn sàng làm việc		Drive drive	→
DA0	35	Bit 0 bus địa chỉ SA0 thanh ghi trong		Host drive	→
DA2	36	Bit 2 bus địa chỉ SA2 thanh ghi trong		Host drive	→
CS1Fx	37	Chọn chip cho địa chỉ cơ sở 1F0h		Host drive	→
CS3Fx	38	Chọn chip cho địa chỉ cơ sở 3F0h		Host drive	→
DASP	39	Kích hoạt ổ đĩa/cổ ổ tors		Drive host	→
GND	40	Đất	-	-	

- (1) Tín hiệu đảo của tín hiệu bus AT
- (2) Đầu được khoá để tránh cắm nhầm các chân nối.
- (3) Tùy chọn

CPU thâm nhập bộ điều khiển IDE qua một vài thanh ghi số liệu và điều khiển... Chúng được phân thành hai nhóm với địa chỉ cơ sở của cổng ở 1F0h và 3F0h. Dưới đây liệt kê các thanh ghi đó.

Thanh ghi	Địa chỉ	Bề rộng thanh ghi	Đọc (R)/Viết(W)
Thanh ghi số liệu	1F0h	16	R/W
Thanh ghi lỗi	1F1h	8	R
Bù trừ trước	1F1h	8	W
Số các sector	1F2h	8	R/W
Địa chỉ sector	1F3h	8	R/W
Cylinder LSB	1F4h	8	R/W
Cylinder MSB	1F5h	8	R/W
Điều khiển ổ đĩa/ đầu từ	1F6h	8	R/W
Thanh ghi trạng thái	1F7h	8	R
Thanh ghi lệnh	1F7h	8	W
Thanh ghi trạng thái biến đổi	3F6h	8	R
Thanh ghi lỗi ra số	3F6h	8	W
Địa chỉ ổ đĩa	3F7h	8	R

Ví dụ, cấu trúc của thanh ghi điều khiển ổ đĩa/ đầu từ tại địa chỉ 1F6h như sau:

D7	D6	D5	D4	D3	D2	D1	D0
1	0	1	DRV	HD ₃	HD ₂	HD ₁	HD ₀

DRV: Ổ đĩa (1 = tớ; 0 = chủ);

HD0-DH3: Số đầu từ (nhị phân) 0000 = đầu 0; 0001 = đầu 2...; 1111 = đầu 15.

Ví dụ: Thanh ghi trạng thái tại 1F7h:

D7	D6	D5	D4	D3	D2	D1	D0
BSY	RDY	WFT	SKC	DRQ	CORR	IDX	ERR

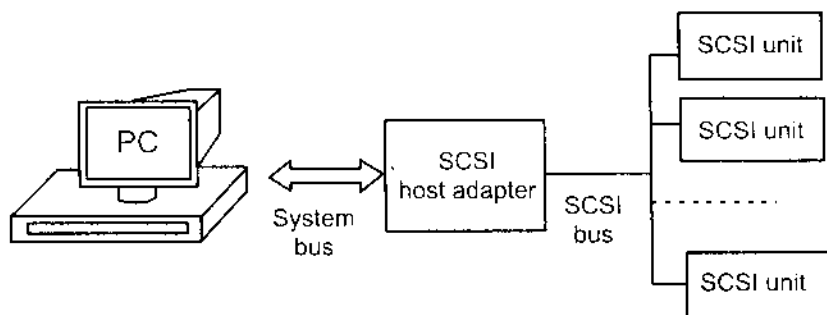
BSY: bận	1 = ổ đĩa bận	0 = không bận
RDY: sẵn sàng	1 = ổ đĩa sẵn sàng	0 = không sẵn sàng
WFT: lỗi viết	1 = lỗi	0 = không lỗi
SKC: chỉnh vị trí đầu từ	1 = tìm xong	0 = đang tìm
DRQ: số liệu	1 = có thể truyền được	0 = không
CORR: lỗi số liệu sửa được	1 = có lỗi	0 = không lỗi
IDX: phát hiện tín hiệu vận tốc quay	1 = phát hiện	0 = không
ERR: lỗi	1 = thanh ghi lỗi đang chứa các thông tin về lỗi	0 = không chứa

* Chương trình ghép nối CPU với IDE gồm ba giai đoạn:

- Giai đoạn lệnh: CPU chuẩn bị tham số các thanh ghi và chuyển mã lệnh để khởi phát việc thực hiện lệnh.
- Giai đoạn số liệu: Ổ đĩa định vị đầu từ và truyền số liệu giữa nó và bộ nhớ chính.
- Giai đoạn kết quả: Bộ điều khiển cung cấp thông tin trạng thái cho lệnh đã chạy trong các thanh ghi tương ứng và phát ra một ngắt qua IRQ14 (INT 76h)

Một chuẩn ghép nối nữa là chuẩn ghép nối SCSI (small computer system interface) có cấu trúc bus độc lập xuất hiện vào năm 1986. Khác với IDE chỉ là một thiết bị mở rộng bus hệ thống của PC, SCSI rất mềm dẻo và mạnh. Chuẩn này xây dựng một bus ghép nối gồm 8 đơn vị SCSI (SCSI unit) với bus hệ thống PC thông qua bộ giao diện (host adapter). Ngoài HDD có thể nối các thiết bị khác với chuẩn này như thiết bị băng từ, máy quét ảnh...

Hình 5.2 chỉ ra sơ đồ của bus SCSI.



Hình 5.2

Bộ giao diện (host-adapter) SCSI phức tạp và đắt tiền hơn giao diện IDE vì nó phải thực hiện các chức năng của bus SCSI, nhưng ngược lại nó lại không bị ràng buộc bởi những hạn chế của bus AT. Bus SCSI chỉ phục vụ cho việc trao đổi dữ liệu giữa những đơn vị được nối với nó. Trong một thời điểm chỉ có hai đơn vị có thể được kích hoạt. Việc trao đổi dữ liệu có thể được thực hiện giữa host-adapter và ổ đĩa hoặc giữa hai đơn vị SCSI như ổ băng cassette và ổ đĩa mà không có sự tham gia của CPU vì các ổ đĩa SCSI đủ “thông minh” để tự làm điều đó. Giới hạn dung lượng ổ đĩa của SCSI là 8,4GB và tốc độ truyền dữ liệu đạt tới 5Mbyte/s. Các phiên bản SCSI sau tốc độ lên tới 10MB/s và 40MB/s với SCSI 32 bit.

Việc nối giữa các đơn vị SCSI được thực hiện bởi cáp dẫn bọc 50 dây có các chân tín hiệu được chỉ ra như sau, cáp có cấu trúc xen kẽ dây tín hiệu và dây đất nên chống nhiễu tốt:

Tín hiệu	Chân cắm	Ý nghĩa	Tín hiệu	Chân cắm	Ý nghĩa
GND	1	Đất	GND	26	Đất nối
DB (0)	2	Bit số liệu 0	GND	27	Đất
GND	3	Đất	GND	28	Đất
DB (1)	4	Bit số liệu 1	GND	29	Đất
GND	5	Đất	GND	30	Đất
DB (2)	6	Bit số liệu 2	GND	31	Đất
GND	7	Đất	/ATN	32	Chú ý
DB (3)	8	Bit số liệu 3	GND	33	Đất
GND	9	Đất	GND	34	Đất

DB (4)	10	Bit số liệu 4	GND	35	Đất
GND	11	Đất	/BSY	36	Bận
DB (5)	12	Bit số liệu 5	GND	37	Đất
GND	13	Đất	/ACK	38	Ghi nhận
DB (6)	14	Bit số liệu 6	GND	39	Đất
GND	15	Đất	/RST	40	Reset
DB (7)	16	Bit số liệu 7	GND	41	Đất
GND	17	Đất	/MSG	42	Thông báo
DB (P)	18	Bit chẩn lẻ	GND	43	Đất
GND	19	Đất	/SEL	44	Chọn
GND	20	Đất	GND	45	Đất
GND	21	Đất	C/D	46	Lệnh/số liệu
GND	22	Đất	GND	47	Đất
GND	23	Đất	/REQ	48	Yêu cầu
GND	24	Đất	GND	49	Đất
(không nối)	25	-	I/O	50	Chiều bus

Thủ tục trao đổi thông tin như sau: Khi máy tính cần truy nhập ổ cứng nó đưa tín hiệu /SEL về 0. Ổ cứng trả lời bằng tín hiệu /ACK và /REQ. Tín hiệu C/D được dùng để phân biệt thông tin trên bus là lệnh (= 1) hay dữ liệu (= 0). Hướng truyền xác định được xác định bởi tín hiệu I/O, I/O = 1: dữ liệu vào ổ cứng, I/O = 0 dữ liệu xuất từ ổ cứng. Khi mạch giao diện nhận xong dữ liệu, nó báo về ổ cứng bằng tín hiệu /ACK. Tín hiệu /BUSY báo bus SCSI đang hoạt động.

3. Thâm nhập ổ đĩa

3.1. Thâm nhập ổ đĩa mềm

3.1.1. Thâm nhập qua DOS

DOS cung cấp 3 ngắt cho việc thâm nhập ổ đĩa mềm và cứng là 25h, 26h và 21h. Ngắt 25h và 26h cho phép thâm nhập ở mức thấp khi có thể địa chỉ trực tiếp các sector logic. Dưới đây là các định dạng gọi và trở về cho ngắt INT 25h

khi đọc và INT 26h khi viết các sector logic. Phân khu lên tới 32Mbyte hoặc 65.536 sector.

Bảng sau cho biết định dạng gọi và giá trị trả về (khi có lỗi) cho ngắt 25h (bên phải) khi đọc và 26h khi viết sector.

Thanh ghi	Giá trị gọi	Giá trị trả về	Thanh ghi	Giá trị gọi	Giá trị trả về
AL	Số ổ đĩa (1)		AL	Ổ đĩa số (1)	
AX			AX		
CX	Số sector	Mã lỗi	CX	Số sector	Mã lỗi
DX	Sector đầu	xem bảng mã lỗi	DX	Sector đầu	
BX	Offset và địa chỉ		BX	Offset và địa chỉ	
DS	Đoạn của vùng đệm đọc		DS	Đoạn của vùng đệm viết	

(1) 0 = ổ A, 1 = ổ B...

Danh sách các mã lỗi cho INT 25h và INT 26h

Mã	Lỗi
01h	Lệnh không hợp lệ
02h	Che địa chỉ không chính xác
04h	Không tìm thấy sector
08h	Tràn trên DMA
10h	Lỗi CRC hoặc ECC
20h	Lỗi bộ điều khiển
40h	Lỗi tìm kiếm
80h	Ổ đĩa không sẵn sàng

Với các hàm trong ngắt 21h, DOS cung cấp những dịch vụ tìm, đọc và viết các sector, cập nhật ngày tháng và kích thước file...

3.1.2. *Thâm nhập qua BIOS*

Việc thâm nhập ổ đĩa được thực hiện qua ngắt INT 13h, với 6 hàm từ 00h đến 05h.

Nội dung của các hàm (chức năng) như sau:

00h	Khởi động ổ đĩa
01h	Đọc trạng thái và tác vụ cuối cùng
02h	Đọc các sector
03h	Viết các sector
04h	Kiểm tra các sector
05h	Định dạng track

Ví dụ: Đọc sector 1 của track 0, head 0 của đĩa mềm trong ổ đĩa B (sector này chứa sector khởi động của đĩa):

buffer	DB 512 DUP	; Cấp vùng đệm đọc 512bytes (= 1 sector)
MOV	AH,02h	; Gọi hàm 02h (đọc sector)
MOV	DL,01h	; Ổ đĩa mềm thứ 2
MOV	DH,00h	; Đầu từ 0
MOV	CH,00h	; Track 0
MOV	CL,01h	; Sector 1
MOV	AL,01h	; Chỉ đọc 1 sector
MOV	ES, SEG buffer	; Địa chỉ đoạn vùng đệm đọc
MOV	BX, offset buffer	; Địa chỉ offset vùng đệm đọc
INT	13h	; Đọc sector vào vùng đệm bằng ngắt 13h

3.2. Thâm nhập đĩa cứng qua DOS và BIOS

Giống như với ổ đĩa mềm, các sector logic có thể được thâm nhập qua ngắt 25h và 26h của DOS. Các sector vật lý được thâm nhập qua ngắt 13h của BIOS. Các hàm trên 04h dùng cho đĩa cứng như sau:

05h	Định dạng track và Cylinder
06h	Định dạng và đánh dấu track xấu
07h	Định dạng và đánh dấu ổ đĩa
08h	Xác định các thông số ổ đĩa
09h	Đặt các thông số cho ổ đĩa
0Ah	Đọc các sector mở rộng
0Bh	Viết các sector mở rộng

0Ch	Tìm kiếm (seek)
0Dh	Khởi động đĩa cứng
0Eh	Đọc bộ đệm sector
0Fh	Viết bộ đệm sector
10h	Kiểm tra ổ đĩa đã sẵn sàng chưa
11h	Chuẩn lại ổ đĩa
19h	Nâng đầu từ đọc/viết

Dưới đây là danh sách các mã lỗi điều khiển:

Mã	Mô tả	Mã	Mô tả
00h	Không có lỗi	19h	Rãnh xấu không có rãnh biến đổi
02h	Không có tín hiệu tìm kiếm	1Ah	Số liệu đọc lỗi
03h	Lỗi viết	1Bh	Số liệu viết lỗi
04h	Ổ đĩa không sẵn sàng	1Ch	Track biến đổi không bị che
06h	Không tìm thấy track 0	1Dh	Lỗi tuần tự
10h	Lỗi ECC trong trường ID	1Eh	Th/nhập bất hợp lệ tới track đổi
11h	Lỗi ECC trong trường số liệu	20h	Mã toán bất hợp lệ
12h	Không có che địa chỉ ID	21h	Địa chỉ khối logic bất hợp lệ
13h	Không có che địa chỉ số liệu	22h	Thông số bất hợp lệ
14h	Không có trường ID	23h	Tràn
15h	Lỗi tìm kiếm (seek)	30h	Lỗi trong vùng đệm sector
16h	Lỗi bộ điều khiển bên trong	31h	Lỗi kiểm tra ROM
17h	Lỗi DMA	33h	Lỗi bên trong CPU
18h	Lỗi số liệu có thể sửa được		

II. ĐĨA QUANG

1. Nguyên tắc làm việc

Tương tự như đĩa từ, đĩa quang là một môi trường lưu trữ dữ liệu ngay cả khi mất nguồn điện. Thông tin được lưu trữ trên đĩa quang dưới dạng thay đổi tính chất quang trên bề mặt đĩa và làm thay đổi chất lượng phản xạ một tia sáng laser (bước sóng cố định trong dải 790 - 850nm gần vùng hồng ngoại) trên bề

mặt đĩa. Tia laser được hội tụ vào một điểm rất nhỏ cỡ vài phần mười μm , vì thế đĩa quang có dung tích lưu trữ lớn hơn nhiều so với đĩa từ. Nhưng nhược điểm chính là tốc độ đọc chậm hơn đĩa từ. Thời gian truy nhập một đĩa CD-ROM nhỏ hơn 150ms, còn của DVD cỡ 100ms. Tốc độ đọc cơ sở (1X) của đĩa CD là 150Kbyte/s, còn của DVD là 1,321Mbyte/s, hiện nay đã có những ổ tốc độ 52X (52 x 150KB với CD).

Đĩa quang được chia thành 4 loại chính: CD-ROM (compact disk) là loại tin đã được ghi sẵn khi sản xuất đĩa. CD-R (reccordable compact disk) hay đĩa WORM (write once read many), loại này người dùng có thể tự ghi được. CD-WR (writeable/readable compact disk) là loại viết được nhiều lần. Đĩa DVD (digital video disk) có mật độ ghi tin cao. Cuối cùng là các đĩa quang từ có thể viết được nhiều lần nhưng giá thành cao nên không cạnh tranh được với các loại đĩa trên.

Các đĩa quang thường áp dụng nguyên tắc mã hoá RLL, tuy nhiên do thông tin trên đĩa quang dễ bị nhiễu ví dụ như khi có bụi nằm giữa tia laser và điểm đọc, do vậy cần kiểm tra, sửa lỗi nhiều hơn đĩa từ và vì thế cần nhiều thông tin ECC hơn đĩa từ.

Trong ổ đĩa quang dùng laser bán dẫn phát ra từ vùng tiếp xúc p-n để đọc và ghi đĩa quang, công suất khoảng 5mw, không ảnh hưởng đến mắt người. Trong ổ đĩa thường có hai diốt cảm quang, một diốt đọc để biến tín hiệu quang thành tín hiệu điện để xử lý tiếp, diốt thứ hai dùng để kiểm tra cường độ tia laser để hiệu chỉnh nếu công suất phát sáng suy giảm theo thời gian.

Rãnh dữ liệu của đĩa quang là đường xoắn ốc liên tục nên đĩa quang cần quay trong chế độ vận tốc tuyến tính không đổi (đĩa từ làm việc trong chế độ vận tốc góc không đổi). Theo chuẩn CD-ROM vận tốc tuyến tính của đĩa là 1,3m/s; để giữ vận tốc này không đổi, vận tốc quay của đĩa cần thay đổi từ 500 vòng/s ở bên trong đến 200 vòng/s ở bên ngoài. Phương pháp hiệu chỉnh tốc độ tuyến tính tương đối đơn giản, bộ đệm dữ liệu luôn được giữ đầy 50%, nếu lượng dữ liệu nhỏ hơn 50% bộ đệm, tốc độ động cơ được tăng lên. Với ổ CD tốc độ 32X dữ liệu được đọc ra từ bộ đệm của ổ CD-ROM với tốc độ 4,32 MB/s. Tuy nhiên việc phải điều chỉnh tốc độ động cơ làm cho thời gian tìm dữ liệu lâu hơn.

Để chính cho đầu đọc luôn vào đúng rãnh khi khoảng cách giữa hai rãnh

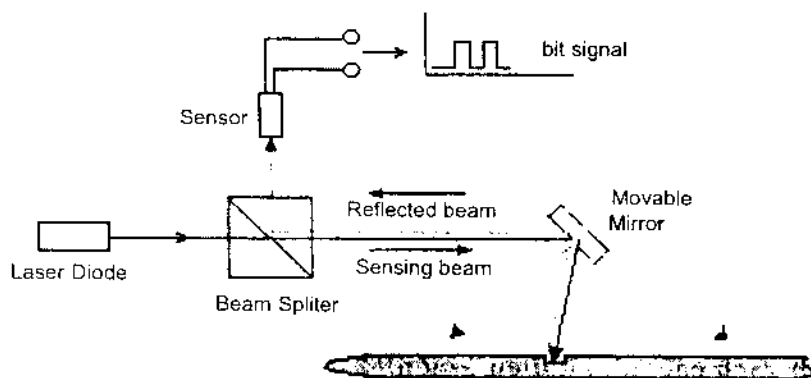
gần nhau nhất, ví dụ với CD-ROM là $1.6\mu\text{m}$ cần một bộ phận chỉnh vị đặc biệt. Khi ấy có ba tia laser: một tia chính và 2 tia phụ hai bên. Hai tia phụ đi theo hai tia chính và gặp 2 điốt cảm quang E, F nằm hai bên điốt chính. Nếu tia chính nằm đúng rãnh, tín hiệu hai tia phụ bằng nhau và hiệu số của chúng bằng 0, nếu tia chính lệch khỏi rãnh, một tia phụ sẽ gặp rãnh thông tin nhiều hơn, do đó khi lệch trái, ví dụ $E-F > 0$ thì khi lệch phải $E-F < 0$. Tín hiệu từ hai điốt cảm quang sẽ khác nhau và tín hiệu từ bộ khuếch đại vi sai được dùng làm tín hiệu chỉnh vị tia laser đọc.

2. Cấu trúc vật lý

2.1. Đĩa CD

Đĩa CD dùng trong PC có dung lượng điển hình cỡ hơn 500 Mbyte với tốc độ truyền số liệu cơ sở (1X) cỡ 150Kbyte/s và thời gian thâm nhập đĩa chưa cao lắm cỡ nhỏ hơn 150ms.

Nguyên tắc hoạt động của CD-ROM gần như máy CD thông thường trong kỹ thuật âm thanh (audio) như hình 5.3.



Hình 5.3

Đĩa được ghi các thông tin ở dạng những lỗ nhỏ (pit) đường kính $0.6\mu\text{m}$ và sâu $0.12\mu\text{m}$ trên mặt đĩa. Các rãnh cách nhau $1.6\mu\text{m}$, mật độ rãnh là 16.000tpi (track per inch). Cường độ tia phản xạ sẽ yếu đi khi gặp các lỗ nhỏ. Trong ổ đĩa, có một sensor thu, nhạy với cường độ tia phản xạ. Cường độ tia phụ thuộc vào việc nó đi qua lỗ hay mặt phẳng (land), do vậy phụ thuộc vào các bit thông tin được ghi trên đĩa. Lối ra của sensor sẽ là các tín hiệu điện phù hợp với các bit số liệu được ghi trên đĩa.

Đĩa CD-ROM loại đường kính 120mm, dày 1.2mm có 22.188 rãnh. Dữ liệu chia thành từng khối như trong đĩa từ (cung hay liên cung). Mỗi khối bao gồm: 12B đồng bộ, 4B địa chỉ khối, 2048B dữ liệu và 288B mã sửa lỗi. Dữ liệu được lưu trữ theo mã RLL2,7.

2.2. Đĩa CD-R

Là đĩa CD có thể viết được bởi người sử dụng (giống PROM), đĩa này có thể sử dụng trong bất cứ ổ CD nào. Nó gồm các lớp sau: lớp phủ chống xước, lớp phim bảo vệ tia tử ngoại, lớp phim phản xạ bằng vàng hay hợp kim bạc dày cỡ 100nm, lớp màu polymer hữu cơ là lớp chứa dữ liệu và trong cùng là lớp polycarbonat trong suốt. Ngoài tia laser đọc ra, ổ đĩa này còn có một tia laser gọi là tia viết có cường độ mạnh hơn nhiều để tạo ra một xung đốt cháy lớp màu trong quá trình ghi thông tin lên đĩa. Lớp màu này chuyển sang màu đen và đóng vai trò các lỗ dữ liệu của CD thường. Có hai cách ghi CD-R: ghi một lần toàn đĩa và ghi từng rãnh một lần (ghi đĩa nhiều lần) ít nhất 300 khối.

2.3. Đĩa CD-RW

Là đĩa ghi lại được, bao gồm các lớp sau: lớp phủ chống xước, lớp phim phản xạ bằng vàng hay hợp kim bạc dày cỡ 100nm, lớp cách điện trên, lớp kim loại lưu trữ dữ liệu, lớp cách điện dưới, lớp polycarbonat trong suốt. Nguyên tắc ghi dữ liệu dựa theo sự thay đổi trạng thái của lớp kim loại: trạng thái tinh thể (phản xạ ánh sáng tương đương vùng trống - land) và trạng thái vô định hình (không phản xạ ánh sáng tương đương vùng lỗ - pit). Quá trình thay đổi trạng thái này có thể thay đổi bất kỳ tùy theo công suất laser, vì thế CD-RW có thể xóa đi và ghi lại được. Để thực hiện điều này, ổ đĩa CD-RW sử dụng 3 mức công suất laser khác nhau: công suất cao hay công suất ghi để tạo trạng thái vô định hình, công suất vừa hay công suất xóa để tạo trạng thái tinh thể và công suất thấp để đọc dữ liệu. Phần lớn các ổ CD-ROM và CD-R không đọc được CD-RW vì độ phản xạ kém của CD-RW.

2.4. Đĩa quang mật độ cao DVD

Loại đĩa này sẽ thay thế các loại đĩa CD trong tương lai vì có dung lượng lớn hơn và khả năng truy nhập nhanh hơn. Để đạt được điều đó, trước hết DVD có kích thước lỗ nhỏ hơn cỡ 2 lần, khoảng cách giữa các rãnh gần hơn nên với một lớp dữ liệu dung lượng DVD lớn hơn CD cỡ 7 lần. Hơn nữa DVD có thể dùng nhiều lớp dữ liệu để lưu trữ tin, khoảng cách giữa hai lớp cỡ 20 - 70μm và

để chống nhiễu thì lỗ ở lớp 2 lớn hơn lớp 1 và tốc độ đọc lớp 2 nhanh hơn lớp 1. Tốc độ truy nhập cơ bản (1X) của ổ DVD là 1,321MB/s, thời gian truy nhập cỡ 100ms. Nói chung tốc độ truy nhập được đánh giá cao hơn CD cỡ 9 lần. Các ổ DVD4X đọc được CD-ROM với tốc độ 32X. Giao diện nối ổ DVD với máy tính giống ổ CD-ROM. DVD-R và DVD-RW có dung lượng trung bình cỡ 4,7GB.

2.5. Đĩa quang từ

Nguyên tắc của nó là sử dụng ảnh hưởng của từ trường lên sự phân cực của sóng điện từ.

Ánh sáng của tia laser là sóng điện từ được phân cực theo một hướng xác định. Khi sóng điện từ đi qua một vật liệu đặt trong từ trường, từ trường đó sẽ tác dụng lên trường điện từ của sóng và làm quay mặt phẳng phân cực của nó, đó là hiệu ứng Faraday mà chúng ta đã biết. Đĩa quang - từ sử dụng hiệu ứng đó để ghi thông tin. Đĩa có một lớp phủ đồng nhất làm bằng vật liệu hợp kim lantan sắt từ. Khi tia laser phân cực đốt bề mặt đĩa, hướng phân cực của tia phản xạ được quay phụ thuộc vào từ độ của bề mặt. Một bộ lọc phân cực được dùng làm kính phân tích (analyzer) cho hướng phân cực của tia phản xạ và sensor sau bộ lọc nhạy với cường độ của ánh sáng đi qua bộ lọc phân cực đó. Khi cần viết một bit lên đĩa, một xung laser ngắn và mạnh sẽ đốt bề mặt đĩa ở vùng cần thiết lên quá nhiệt độ Curie T_c làm cho từ độ của vùng phủ sắt từ đó bằng 0. Cùng lúc đó, một nam châm phát ra từ trường với hướng phụ thuộc vào giá trị của bit cần viết ("1" sẽ có hướng ngược với "0"). Hướng của từ trường này bây giờ xác định hướng của các domain từ trong vùng bị đốt nóng khi mà chúng được làm lạnh xuống dưới nhiệt độ Curie. Khi lớp phủ đó được đông rắn lại, quá trình viết đã hoàn thiện. Khi đọc một bit, tia laser sẽ quét bề mặt đĩa và hệ phân cực sẽ nhạy với hướng phân cực tia phản xạ. Nếu chiếu tia laser trên vùng viết bit, hướng của mặt phẳng phân cực tia phản xạ sẽ phụ thuộc vào hướng của từ độ của lớp phủ bề mặt vùng đó. Ví dụ, hướng phân cực trái sẽ đại diện cho mức logic "0" và phân cực phải cho mức "1". Trong trường hợp thứ nhất, ánh sáng không thể đi tới bộ lọc phân cực được và sensor cho tín hiệu điện tương ứng với giá trị 0. Trong trường hợp sau, tia sáng sẽ đi qua bộ lọc tới sensor với cường độ sáng toàn bộ và sensor cho tín hiệu điện tương ứng với giá trị 1. Bằng cách làm nóng các điểm xác định với hướng phù hợp của từ trường được phát bởi nam châm, bit được viết có thể được xóa. Việc xử lý viết có thể làm đi làm lại nhiều lần như đĩa từ.

Nhược điểm của đĩa quang từ là dễ bị gỉ nên bề mặt đĩa phải phủ một lớp

nhựa hay thủy tinh, do đó giá thành đắt nên không cạnh tranh được với đĩa CD-RW và DVD-RW.

3. Cấu trúc logic

Về nguyên tắc đĩa CD có thể chứa các tệp của hệ điều hành như đĩa cứng. Đĩa CD nào cũng có một vùng mục lục TOC (table of content). Vùng này xác định vị trí bắt đầu và chiều dài của rãnh dữ liệu trên đĩa. Không có TOC, sẽ không đọc được đĩa. CD-ROM thường dùng hệ file chuẩn ISO9660. Phiên bản đầu tiên là ISO9660.1 định nghĩa tên file theo khối 8+3 như FAT của DOS, số lớp thư mục tối đa là 8, một file bao gồm nhiều khối liên tục... Phiên bản ISO9660.3 cho phép một file gồm nhiều khối rời rạc. Hệ điều hành cần một chương trình biên dịch hệ file ISO9660 thành hệ file của hệ điều hành thì mới quản lý được CD.

Việc ghép nối ổ CD được thực hiện giống như với ổ cứng vì trong thực tế ổ CD được ghép nối bởi các chuẩn giống như ổ cứng.

III. GHÉP NỐI USB (UNIVERSAL SERIAL BUS)

Giao diện tuần tự đa năng USB trong PC nhằm đáp ứng nhu cầu một giao diện đơn giản, giá thành thấp, linh hoạt, chuẩn hoá và dễ sử dụng. USB cho phép ghép nối giữa máy vi tính với điện thoại, camera và tất cả các thiết bị chuẩn của PC, nó mở ra khả năng kết thúc tình trạng chập vá, không đồng nhất của các giao diện ngoại vi trong máy tính cá nhân. USB là giao thức truyền dữ liệu tuần tự giữa máy vi tính (chủ USB) với các thiết bị ngoại vi. Nguyên tắc kết nối này hoàn toàn tương tự cách trao đổi thông tin trong mạng máy tính. Dữ liệu được truyền trên USB theo hai chế độ: 12Mbps (full speed mode) và 1.5Mbps (low speed mode). Thiết bị ngoại vi làm việc ở vị trí tổ được nối trực tiếp với máy tính chủ hay gián tiếp qua hub. HUB là bộ tiếp nối sử dụng cấu trúc hình sao và mỗi hub đều nằm ở trung tâm hình sao đó. Các hub thứ cấp được nối vào hub lớp trên như là một thiết bị ngoại vi. Một ưu điểm quan trọng của USB là hot plug and play nghĩa là có thể cắm hoặc tháo thiết bị mà không cần tắt máy chủ hay cài đặt lại hệ thống. Hệ điều hành sẽ tự động làm việc này. Do sử dụng 7 đường địa chỉ, chủ USB có thể quản lý tối đa 127 thiết bị ngoại vi.

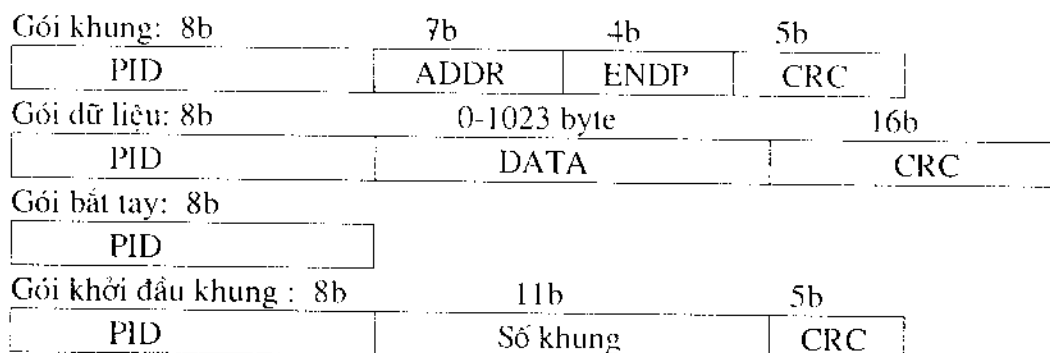
Cáp nối USB gồm 4 dây. Hai dây (D+ và D-) được sử dụng để truyền dữ

liệu theo phương pháp vi sai. Hai dây còn lại dùng để cấp nguồn cho thiết bị ngoài và dây đất. Cấp rơ tiền không bọc kim dùng để truyền tần số thấp, cấp bọc kim cho tần số cao. Phích cắm chia làm hai loại: loại A nối vào máy tính, loại B nối vào thiết bị ngoại vi, hai phích này không đổi chỗ cho nhau được để tránh nhầm lẫn. Thiết bị nhanh có điện trở nối đất cho đầu D+, còn thiết bị chậm cần điện trở nối nguồn cho đầu D-. Căn cứ vào đó máy chủ phát hiện được việc cắm hay rút một thiết bị khỏi mạng USB.

Thiết bị USB có chức năng tổ trong mạng USB và có hai loại: hub gồm một bộ điều khiển hub và một bộ lặp lại (repeater) nhằm chuyển một ổ USB thành nhiều ổ cắm. Thiết bị chức năng là các thiết bị ngoại vi chuẩn USB. Nói chung hai loại thiết bị này gồm: SIE (serial interface engine) đó là một mạch tích hợp, ví dụ như bộ vi điều khiển USB8x930 chịu trách nhiệm nhận và gửi dữ liệu theo giao thức USB. Thành phần thứ hai là một tổ hợp phần cứng và phần sụn chịu trách nhiệm truyền dữ liệu giữa SIE và điểm cuối (thanh ghi dữ liệu) của thiết bị qua những giao diện thích hợp (đường ống). Giao diện này là phần mềm quản lý điểm cuối của chủ USB được gọi từ phần mềm điều hành USB. Thành phần thứ hai này có trong vi mạch USB8x930, vi mạch này có khả năng làm việc với cả hai phía. Phía giao diện USB nó sẽ tiếp nhận tín hiệu khởi động từ máy chủ và trả lời nó; phía thiết bị nó có khả năng quản lý thiết bị ngoại vi như các mạch giao diện thông thường bằng các phần sụn có bên trong. Ví dụ nếu thiết bị ngoại vi là một bàn phím thì 8x930 đóng vai trò của chip điều khiển bàn phím cổ điển 8048. Thành phần cuối cùng của thiết bị USB chính là phần chức năng của thiết bị ngoại vi.

Giao thức USB gồm 3 gói chính: gói khung (token paket-TP), gói dữ liệu (data paket-DP) và gói bắt tay (handshake paket-HP). Ngoài ra còn một gói khởi đầu khung (start of frame-SOF). Máy chủ USB sẽ duy trì hoạt động bằng cách truyền gói khởi đầu khung SOF trong chu kỳ 1ms. Dải tần của bus sẽ được chia bởi các thiết bị ngoại vi với thời gian 1ms này. Mỗi lần truyền tin cần đến 3 gói chính nói trên. Một cuộc truyền đang duy trì sẽ được bắt đầu khi máy chủ gửi gói TP gồm địa chỉ thiết bị ADDR, số hiệu điểm cuối ENDP, hướng của cuộc truyền và dạng ống. Thiết bị có địa chỉ tương ứng sẽ tự chọn bằng cách giải mã địa chỉ của nó từ gói khung. Trường ghi hướng cuộc truyền trong gói khung sẽ xác định tổ hay chủ gửi dữ liệu là gói DP. Sau khi nhận xong dữ liệu, bên nhận

sẽ gửi gói HP, gói này có thể có 3 ý nghĩa tùy tin bên trong: chấp nhận dữ liệu, không chấp nhận hoặc thông báo tắc STALL.



PID (paket identification): Loại gói; ADDR (address): Địa chỉ; ENP (end-point): Điểm cuối; CRC (cyclic redundancy code): Mã kiểm tra vòng dư; DATA: dữ liệu.

Chương 6

GHÉP NỐI MÀN HÌNH

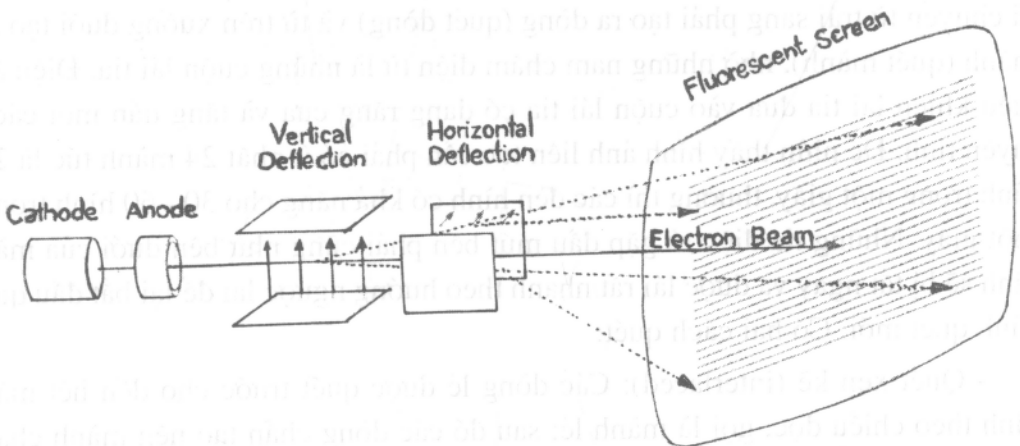
Mục tiêu:

Chương này cung cấp cho sinh viên các kiến thức cơ bản về cấu trúc màn hình và card màn hình trên cơ sở đó trình bày các phương pháp ghép nối, các hàm và thủ tục ghép nối.

I. MONITOR VÀ BẢN MẠCH GHÉP NỐI MÀN HÌNH

1. Nguyên lý hiện ảnh trên màn hình

Màn hình có nhiều loại như màn hình tia âm cực CRT (cathod ray tube), màn hình tinh thể lỏng LCD (liquid crystal display), màn hình plasma PD (plasma display). Trong phần này chúng ta sẽ đi sâu vào loại màn hình thông dụng nhất CRT.



Hình 6.1

Phương pháp hiện ảnh trên màn hình của monitor máy tính cũng giống như trong máy thu hình thông thường. Hình 6.1 minh họa việc hiện ảnh trên màn hình kiểu ống phóng tia âm cực CRT. Đèn hình thực chất là một đèn điện tử, phía đầu loa rộng dùng để quan sát hình ảnh là anôt gồm một lớp huỳnh quang phủ ở phía trong đầu loa rộng và gần đó là một lưới bằng kim loại. Lưới này được nối với điện áp rất cao (18KV - 24KV) để gia tốc các tia điện tử phát ra từ một súng đặt ở đầu nhỏ bên kia (catôt) của đèn. Tia điện tử gia tốc đập vào chất huỳnh quang sẽ phát sáng và tạo ra một điểm ảnh, màu của ánh sáng tùy thuộc vào loại chất huỳnh quang. Độ sáng phụ thuộc vào cường độ tia điện tử. Màn hình một màu thì trên bề mặt chỉ có một loại chất huỳnh quang. Màn hình màu thì lớp huỳnh quang được hình thành từ rất nhiều phần tử của ba loại hoá chất khác nhau, mà khi tia điện tử đập vào sẽ tạo ra ba màu khác nhau là đỏ (red-R), xanh da trời (blue-B), xanh lá cây (green-G). Về nguyên tắc khi trộn ba màu này với tỷ lệ khác nhau sẽ tạo ra tất cả các màu trong tự nhiên. Một điểm ảnh màu vì thế được tạo bởi ba điểm màu, các điểm này thường được bố trí thành hình tam giác và được đặt cách nhau một phút (nhỏ hơn khả năng phân giải của mắt người nên được coi là một điểm). Ba súng điện tử từ phía catôt sẽ bắn vào các điểm màu này theo từng khối ba màu, cường độ của những tia này được thay đổi nhờ điện áp thay đổi có trên lưới điều khiển đặt sát catôt và do vậy tạo ra các điểm ảnh có màu khác nhau. Để tạo ra hình ảnh trên màn hình phải điều khiển tia điện tử (được phát ra từ một catôt bị nung nóng ở đuôi đèn), di chuyển từ trái sang phải tạo ra dòng (quét dòng) và từ trên xuống dưới tạo ra màn hình (quét màn hình), nhờ những nam châm điện từ là những cuộn lái tia. Điện áp điều khiển lái tia đưa vào cuộn lái tia có dạng răng cưa và tăng dần một cách tuyến tính. Để nhìn thấy hình ảnh liên tục cần phải có ít nhất 24 màn hình tức là 24 hình trong một giây, thường thì các đèn hình có khả năng cho 30 - 60 hình trong một giây. Những tia điện tử gặp đầu mút bên phải cũng như bên dưới của màn hình sẽ bị tắt ngay và được lái rất nhanh theo hướng ngược lại để lại bắt đầu quá trình quét mới. Có hai cách quét:

- Quét xen kẽ (interlaced): Các dòng lẻ được quét trước cho đến hết màn hình theo chiều dọc, gọi là màn hình lẻ; sau đó các dòng chẵn tạo nên màn hình chẵn được quét sau. Phương pháp này có ưu điểm là thu hẹp được dải tần số làm việc của thiết bị nhưng có nhược điểm là hình ảnh bị nhấp nháy.

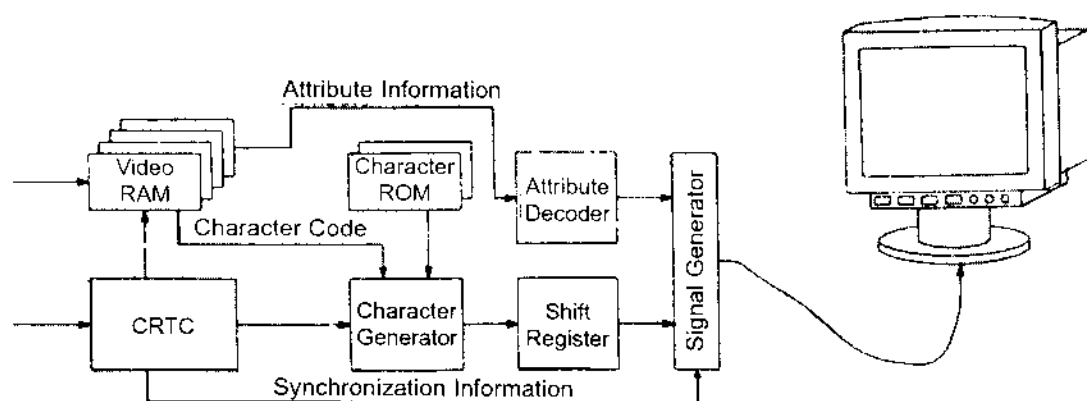
- Quét không xen kẽ (Non - interlaced): Các dòng quét được thực hiện tuần tự. Ưu điểm là hình ảnh có thể được điều chỉnh chính xác và ổn định nhưng tất nhiên thiết kế mạch điện sẽ khó hơn vì phải giải quyết vấn đề tăng dải tần làm việc.

Các monitor dùng màn hình tinh thể lỏng LCD hoặc ống chứa khí được hoạt động theo nguyên lý tương tự như trên nhưng ở đây không có tia điện tử quét, nên thay vì các điểm ảnh riêng biệt là các phân tử phát sáng được định địa chỉ một cách tuần tự. Do vậy, trên các monitor này hình ảnh cũng được phát ra từng dòng một. Quá trình quét ngược cũng không còn nữa vì ở đây đơn giản chỉ việc thay đổi địa chỉ về phân tử đầu dòng tiếp theo.

Thông thường màn hình máy tính phải có các mạch dao động tạo xung quét dòng và màn hình để điều khiển chuyển động của tia điện tử và mạch khuếch đại tín hiệu hình để điều khiển cường độ sáng của tia điện tử. Các tín hiệu này phải được đồng bộ với nhau để một điểm ảnh (pixel) của hình phải được hiện ra tại cùng một vị trí trên màn trong mỗi màn hình.

2. Bản mạch ghép nối màn hình

Để hiện các hình ảnh ký tự hoặc hình vẽ trên màn hình, PC phải thông qua mạch ghép nối màn hình (graphic adapter). Bản mạch này thường được cắm trên khe cắm mở rộng của PC. Sơ đồ khối của bản mạch cho màn hình ký tự trong hình 6.2.



Hình 6.2

Phần trung tâm là chip điều khiển ống hình CRTC (cathode ray tube controller). CPU thăm nhập RAM video qua mạch ghép nối bus để viết thông tin xác định ký tự hoặc hình vẽ cần hiển thị. CRTC liên tục phát ra các địa chỉ để RAM video đọc các ký tự trong đó và truyền chúng tới máy phát ký tự (character generator). Trong chế độ văn bản (text mode), các ký tự được xác định bởi mã ASCII, trong đó có cả các thông tin về thuộc tính của ký tự, thí dụ ký tự được hiện theo cách nhấp nháy hay đảo màu đen trắng... Mỗi ký tự được biểu diễn bởi một từ hai byte trong RAM video. Byte thấp chứa mã ký tự, byte cao chứa thuộc tính. Cấu trúc của một từ nhớ video như sau:

15

7

0

BLNK	BAK ₂	BAK ₁	BAK ₀	INT	FOR ₂	FOR ₁	FOR ₀	CHR ₇	CHR ₆	CHR ₅	CHR ₄	CHR ₃	CHR ₂	CHR ₁	CHR ₀
------	------------------	------------------	------------------	-----	------------------	------------------	------------------	------------------	------------------	------------------	------------------	------------------	------------------	------------------	------------------

BLNK: (nhấp nháy) 1 = bật, 0 = tắt

BAK₂... BAK₀: Màu nền (từ bảng màu hiện tại)

INT: Cường độ sáng: 1 = cao, 0 = bình thường

FOR₂... FOR₀: Màu nền trước (từ bảng màu hiện tại)

CHR₇... CHR₀: Mã ký tự

ROM ký tự (character ROM) lưu trữ các hình mẫu điểm ảnh của các ký tự tương ứng để máy phát ký tự biến đổi các mã ký tự đó thành một chuỗi các bit điểm ảnh (pixel bits) và chuyển chúng tới thanh ghi dịch (shift register). Thường mẫu ký tự là một ma trận 9x14 điểm ảnh. Máy phát tín hiệu sẽ sử dụng các bit điểm ảnh này cùng với các thông tin thuộc tính từ RAM video và các tín hiệu đồng bộ từ CRTC để phát ra các tín hiệu cần thiết cho monitor.

Trong chế độ đồ họa (graphics mode), thông tin trong RAM video được sử dụng trực tiếp cho việc phát ra các ký tự, hình ảnh. Lúc này các thông tin về thuộc tính cũng không cần nữa. Chỉ từ các giá trị bit trong thanh ghi dịch, máy phát tín hiệu sẽ phát các tín hiệu về độ sáng và màu cho monitor. Các mẫu ký tự có thể lấy từ một file chứa các loại phông chữ và nạp vào RAM video. Màn hình đồ họa đen trắng (một màu) thường có 640 x 400 pixel (độ phân giải), mỗi điểm ảnh được điều khiển độ sáng bởi một bit, ví dụ bit 0 cho độ sáng nền và bit 1 cho độ sáng của điểm ảnh. Do vậy RAM video có dung

lượng: $640 \times 400 \times 8 = 32.000B$, cỡ 32KB. Tuy nhiên cần có hai bộ nhớ như vậy và gọi là hai trang màn hình. Một trang để nhận tín trong khi trang kia chuyển tín lên màn hình và ngược lại thì hình ảnh mới liên tục, do vậy bộ nhớ tối thiểu gồm hai trang màn hình có kích thước $S = 64KB$.

Hiện nay màn hình màu VGA là mạnh và thông dụng nhất, chúng ta sẽ đi sâu nghiên cứu bản mạch cho nó. Bản mạch thông dụng VGA màu (video graphics adapter), có độ phân giải tốt nhất 1024×768 điểm ảnh, mỗi điểm ảnh dùng 18 bit trong đó dùng 6 bit cho một màu, vì thế số màu tối đa là $2^{18} = 262.144$ màu, hay 256K màu. Có thể tính dung lượng bộ nhớ màn hình như sau: mỗi điểm ảnh cần 18b, nếu dùng màn hình có độ phân giải 1024×768 thì cần bộ nhớ kích thước: $1024 \times 768 \times 18 = 14155776b = 1769472B$. Tuy nhiên, như đã nói ở trên cần phải có hai bộ nhớ như vậy, do vậy bộ nhớ tối thiểu gồm hai trang màn hình phải có dung lượng S cỡ 4MB. Trong trường hợp phát những hình ảnh tốc độ cao, độ phân giải lớn hơn dung lượng S có thể lên tới 16MB. Cần lưu ý rằng, bộ nhớ màn hình chỉ được dành địa chỉ từ A0000h đến C0000h trong bản đồ bộ nhớ chính (128KB), do vậy bộ nhớ màn hình được hoạt động theo chế độ chuyển mạch mềm từng khối 128KB một. Với màn hình một màu chỉ cần một dây để đưa một bit vào mạch tạo tín hiệu điều khiển cường độ tia điện tử bên màn hình (monitor). Nhưng bản mạch VGA không thể phát tín hiệu số tới monitor vì phải cần đến 18 đường tín hiệu số. Để tránh điều đó, bản mạch VGA phát ra tín hiệu tương tự để điều khiển màn hình. Ba DAC (bộ biến đổi số - tương tự/digital - analog convertor) 6 bit sẽ nhận 6 bit điều khiển (ứng với 3 màu) ở lối vào, ở lối ra sẽ cho ra tín hiệu tương tự mà biên độ của nó tỷ lệ thuận với giá trị thập phân của các bit tác động ở lối vào. Do vậy chỉ cần 3 dây truyền các tín hiệu màu tương ứng sang phía màn hình là đủ.

Trong thực tế không phải lúc nào bộ nhớ màn hình cũng đủ lớn để hiển thị tất cả các màu với độ phân giải mong muốn, trong trường hợp đó có khi chỉ cần hiển thị 16 màu, 256 màu hay 16 bit màu (high color 16 bit) là đủ, tức là giảm số bit cần thiết cho việc lưu giữ thông tin của điểm ảnh màu. Muốn vậy người ta sử dụng việc mã hoá thông tin theo bảng màu (palette). Trong một thời điểm, người ta chỉ sử dụng một số màu trong bảng màu này. Ví dụ như là chỉ sử dụng 256 màu trong 256K màu, khi đó một điểm ảnh màu chỉ cần 8 bit: hay chỉ sử dụng 16 màu trong bảng màu 256 màu thì một điểm màu chỉ cần 4 bit. Một bảng màu có dung lượng tối đa cho phép hiển thị điểm ảnh ở các chế độ màu

khác nhau tùy theo dung lượng bộ nhớ màn hình đang có. Sự phong phú của gam màu vẫn được đảm bảo nhờ việc chọn một nhóm màu bất kỳ trong bảng màu, tuy nhiên tại một thời điểm ta chỉ được sử dụng duy nhất một nhóm màu đã chọn khi bộ nhớ màn hình nhỏ.

Trên bản mạch VGA người ta sử dụng 256 thanh ghi màu 18b chia thành 3 nhóm, mỗi nhóm 6b nối vào 3 DAC tương ứng kể trên. Các thanh ghi này chia thành 16 nhóm màu (từ nhóm 0 đến 15) mỗi nhóm gồm 16 thanh ghi màu. Mỗi thanh ghi màu chứa thông tin để hiển thị một màu của điểm ảnh và 256 thanh ghi chứa thông tin của 256 màu, có thể thấy rằng mỗi chỉ sử dụng có 8b trong mỗi thanh ghi. Giả sử ta chỉ có đủ bộ nhớ cho chế độ 16 màu, khi đó một điểm ảnh chỉ cần 4b và 4b này trong bộ nhớ màn hình sẽ được dùng để chọn 1 trong 16 thanh ghi màu trong một nhóm nối vào DAC. Bốn bit thấp của một thanh ghi chọn màu (không nằm trong số các thanh ghi trên) được dùng để chọn 1 trong 16 nhóm màu. Thay đổi nội dung của thanh ghi chọn màu ta sẽ được các nhóm màu khác nhau. Trong chế độ 256 màu, một điểm ảnh cần 8b, 8b này sẽ chọn ra 1 trong số 256 thanh ghi màu. Để chọn các nhóm 256 màu khác nhau phải can thiệp vào bit chưa sử dụng của các thanh ghi màu. Trong chế độ sử dụng dung lượng lớn hơn của bảng màu phải nạp toàn bộ số bit cho một điểm ảnh màu vào nội dung của thanh ghi màu. Do tổ chức sẵn 256 thanh ghi màu trong các chế độ 16 hay 256 màu ta dễ dàng chọn màu một cách hài hoà trong một nhóm, giữa các nhóm sao cho chất lượng ảnh màu tốt nhất, đồng thời tốc độ chuyển màu và nhóm màu sẽ rất nhanh. Một phần mềm (driver) sẽ trợ giúp việc chọn chế độ màu cũng như độ phân giải thích hợp. Các thanh ghi màu thường được tích hợp với các DAC trong một chip gọi là RAMDAC.

Ngoài RAM video và RAMDAC trên bản mạch VGA còn có hai chip quan trọng khác là chip điều khiển bản mạch và ROM của riêng bản mạch. Vì mạch điều khiển dùng để điều phối hợp hoạt động trên bản mạch, trong đó quan trọng nhất là thực hiện chế độ DMA để làm tươi hình ảnh trên màn hình. Như trên đã đề cập, một hình ảnh phải được đưa ra cỡ 30 - 60 lần trong một giây, người ta không muốn CPU làm việc này và do vậy chip điều khiển sẽ thực hiện điều đó trong chế độ DMA. Chip ROM có nhiệm vụ bổ sung cho ROMBIOS trong việc chọn chế độ, độ phân giải cho màn hình, các trang của RAM video, tạo các chuyển mạch mềm (chặn ngắt 10h...), nâng cao khả năng xử lý đồ họa. BIOS của VGA được tăng cường thêm hàm 1C cho phép sao lưu các trạng thái của

video rất quan trọng trong chế độ đa nhiệm, vì chế độ này thường xuyên biến đổi các chế độ video.

Bảng sau cho các thông số của bản mạch VGA.

	Chế độ văn bản	Chế độ đồ họa
Đoạn video	B000h	B000h
Kích thước RAM video	256 kbyte	256 kbyte
Các trang màn hình	1...8	1...8
Bộ điều khiển video	VGA-CRTC	VGA-CRTC
Địa chỉ cổng của chip điều khiển video 6845	3B0h-3DFh	3B0h-3DFh
Ma trận ký tự	9 x 16	9 x 16
Kích thước ký tự hiệu dụng	7 x 9	7 x 9
Độ phân giải (pixels)	640 x 480	640 x 480
Các màu	256	256
Tín hiệu điều khiển monitor	analog	analog
Tần số quét ngang	31,5 kHz	31,5 kHz
Tần số quét dọc	50 - 70 Hz	50 - 70 Hz
Bề rộng dải tần video	28 MHz	28 MHz
BIOS của riêng bản mạch	có	có

II. THÂM NHẬP MÀN HÌNH QUA DOS VÀ BIOS

1. Thâm nhập qua DOS

Qua các hàm của INT 21h có thể hiện các ký tự trên màn hình nhưng không can thiệp được vào màu:

- Hàm 02 h ra màn hình
- Hàm 06 h ra một ký tự
- Hàm 09 h ra một chuỗi
- Hàm 40 h viết file/thiết bị

Từ DOS 4.00 trở đi có thể dùng lệnh MODE để điều chỉnh số cột văn bản

từ 40 đến 80 hoặc số dòng từ 25 đến 50.

Các lệnh COPY, TYPE và PRINT trong mức lệnh COMMAND.COM cho phép hiện text trên màn hình. DOS gộp chung bàn phím và monitor thành một thiết bị mang tên CON (console). Viết tới CON tức là luôn truyền số liệu tới monitor còn đọc CON là nhận các ký tự từ bàn phím. Thí dụ, để hiện nội dung của file output.txt lên màn hình của monitor sẽ có ba cách:

- COPY output.txt CON
- TYPE output.txt > CON
- PRINT output.txt /D:con

2. Thâm nhập qua BIOS

Bằng INT 10h, BIOS thâm nhập monitor với nhiều chức năng hơn DOS, thí dụ đặt chế độ hiện hình, quản lý tự động các trang, phân biệt các điểm trên màn hình nhờ các tọa độ... BIOS có sẵn những hàm dùng cho thâm nhập các loại bản mạch MDA và CGA. BIOS của riêng VGA có những hàm mở rộng tương ứng trong khi vẫn giữ nguyên định dạng gọi. Một trong những hàm quan trọng nhất của INT 10h là hàm 00h dùng để đặt chế độ hiện hình. Thí dụ, khởi tạo kiểu 6 với độ phân giải 640 x 200 trên CGA.

MOV AH, 00h ; hàm 00h

MOV AL, 06h ; chế độ 6

INT 10h ; gọi ngắt

Các bản mạch VGA (kể cả EGA) có riêng BIOS của chúng. Trong quá trình khởi động PC, nó sẽ chặn INT 10h lại và chạy thường trình BIOS của riêng bản mạch. Thường trình cũ (của BIOS trên bản mạch chính) được thay địa chỉ tới INT 42h. Tất cả các lệnh gọi INT 10h sẽ được BIOS của EGA/VGA thay địa chỉ tới INT 42h nếu bản mạch EGA/VGA đang chạy các kiểu hiện tương thích với MDA hoặc CGA. Có các kiểu hoạt động từ 0 đến 7.

BIOS của EGA/VGA dùng vùng 40 : 84h tới 40 : 88h để lưu trữ số liệu BIOS và các thông số của EGA/VGA. Nó có các hàm mới với các hàm phụ sau:

Hàm 10h Thâm nhập các thanh ghi màu và bảng màu

Hàm 11h Cài đặt các bảng định nghĩa ký tự mới

Hàm 12h Đặt cấu hình hệ con video

Hàm 1Bh: Thông tin về trạng thái và chức năng của BIOS video (chỉ có ở VGA)

Hàm 2Ch: Trạng thái save/restore của video (chỉ có ở VGA).

Sau đây là một chức năng của các hàm và ví dụ về sử dụng chúng.

- Hàm 10h, hàm phụ 03h - xoá/ đặt thuộc tính.

Ví dụ, xoá thuộc tính nhấp nháy

MOVAH, 10h ; Dừng hàm 10h

MOV AL, 03h ; Dừng hàm phụ 3

MOV BL, 00h ; Xoá thuộc tính nhấp nháy

INT 10h ; Gọi ngắt

- Hàm 11h - ghép nối với máy phát ký tự

Ví dụ, nhập bảng định nghĩa ký tự 8x14 không cần chương trình CRTC

MOV AH, 11h ; Dừng hàm 11h

MOV AL, 01h ; Nạp bảng ký tự từ ROM BIOS vào RAM máy phát ký tự

MOV BL, 03h ; Gán số 3 cho bảng

INT 10h ; Gọi ngắt

- Hàm 12h, hàm phụ 20h - chọn thường trình in màn hình. Dừng hàm phụ này có thể thay thế thường trình chuẩn cho INT 05h bằng thường trình có thể dùng cho các độ phân giải mới của EGA/VGA.

Ví dụ, cho phép thường trình mới in màn hình

MOV AH, 12h ; Dừng hàm 12h

MOV BL, 20h ; Dừng hàm phụ 20h.

Ấn PRINT hoặc SHIFT + PRINT để gọi thường trình in đã được lắp đặt.

CÂU HỎI VÀ BÀI TẬP

Chương 1

1. Vẽ sơ đồ ghép nối các thành phần trên bản mạch chính, giải thích sơ đồ?
2. Thiết kế card giao diện xuất tin địa chỉ 379h, sử dụng bộ đếm dữ liệu 74374, giải mã địa chỉ dùng 74378 và các sơ đồ phụ trợ.
3. Thiết kế card giao diện nhập tin địa chỉ 300h, sử dụng bộ đếm dữ liệu 74374 giải mã địa chỉ dùng 74378 và các sơ đồ phụ trợ.
4. Thiết kế sơ đồ card giao diện địa chỉ cơ sở 310h, sử dụng vi mạch 8255. Lập trình sao cho PA, PB là hai cổng vào, PC là cổng ra, sơ đồ nhận 2 dữ liệu 8b có sẵn ở PQA, PB, lấy trung bình cộng hai dữ liệu và gửi ra cổng PC, sơ đồ phải xử lý 100 cặp dữ liệu như vậy.
5. Từ tần số xung nhịp của vi xử lý, xác định tốc độ truyền dữ liệu tối đa?

Chương 2

1. Trình bày khái niệm ngắt, kỹ thuật chiếm ngắt với ví dụ ngắt INT5h.
2. Viết chương trình chiếm ngắt INT5h để chạy chương trình in chữ "Hello" ra màn hình.
3. Cho ví dụ (phân tích thời gian thực hiện chương trình) chứng minh việc sử dụng chế độ DMA trong tình huống đó là nhanh hơn chuyển dữ liệu bằng phần mềm?
4. Vẽ sơ đồ, viết chương trình nhận dữ liệu 7b sử dụng phương pháp thăm dò. Địa chỉ cổng xuất dữ liệu là 300h, bit cao nhất của cổng dữ liệu này được dùng làm bit cờ?
5. So sánh phương pháp thăm dò và phương pháp ngắt?

Chương 3

1. So sánh ưu nhược điểm của truyền tin song song và nối tiếp?
2. Sử dụng cổng máy in LPT1, cắm diod vào tất cả 8b vào bus D sao cho cực âm nối đất, viết chương trình cho diod sáng lần lượt từ D0 đến D7?
3. Sử dụng cổng máy in LPT1, cắm diod vào tất cả 8b vào bus D sao cho cực âm nối đất, viết chương trình cho diod sáng lần lượt từ D0 đến D7 và theo chiều ngược lại?
4. Sử dụng cổng máy in LPT1, cắm diod vào tất cả 8b vào bus D sao cho cực âm nối đất, viết chương trình cho diod sáng dần từ D0 đến D7?
5. Sử dụng cổng máy in LPT1, cắm diod vào tất cả 8b vào bus D sao cho cực âm nối đất, viết chương trình cho diod sáng dần từ D0 đến D7 và theo chiều ngược lại? Bố trí các diod theo một hình nào đó, lập trình cho hình đó sáng theo các cách khác nhau.

Chương 4

1. Vẽ khung tín hiệu truyền ký tự A, b, D?
2. Viết chương trình khởi tạo truyền dữ liệu qua COM1, bit chẵn lẻ: chẵn, 8b số liệu và 1b Stop?
3. Vẽ và giải thích sơ đồ móc nối cứng giữa hai DTE với nhau?
4. Vẽ và giải thích sơ đồ không móc nối và trực tiếp giữa hai DTE với nhau?
5. Giải thích cơ chế chiếm ngắt cổng COM của driver chuột khi cắm chuột vào cổng này?

Chương 5

1. Viết chương trình đọc sector 2 của track 1, head 0 của đĩa mềm?
2. Trình bày thủ tục cần thực hiện khi máy truy nhập ổ cứng?
3. Trình bày các hàm của ngắt 13, viết chương trình ví dụ từ khởi động ổ đĩa đến viết một sector nào đó?
4. Trình bày cấu trúc của các loại đĩa quang và cách ghép nối chúng với máy tính?
5. Trình bày phương thức ghép nối các thiết bị chuẩn USB với máy tính?

Chương 6

1. Trình bày cách ghép nối các tín hiệu màu giữa card màn hình và monitor?
2. Mô tả các hàm của ngắt INT10h? Cho ví dụ chương trình xóa thuộc tính nhấp nháy?
3. Mô tả các thành phần và nhiệm vụ của chúng trên card VGA?

PHỤ LỤC

CÁC THUẬT NGỮ VÀ CHỮ VIẾT TẮT TIẾNG ANH LIÊN QUAN ĐẾN GIÁO TRÌNH

ABIOS: Viết tắt của Advanced BIOS.

ACK (Acknowledgement): Tín hiệu ghi nhận.

Actuator: Gồm tất cả các linh kiện, chi tiết của ổ đĩa cứng dùng cho việc định vị đầu từ đọc/viết, ít nhất nó bao gồm cần truy xuất và mô tơ làm chuyển động cần.

ADC (Analog to Digital Converter). Bộ biến đổi tín hiệu tương tự ra mã số.

ALU (Arithmetical and Logical Unit): Đơn vị tính logic và số học trong chip CPU.

AMD (Advanced Micro Devices): Một hãng Mỹ sản xuất các linh kiện vi điện tử như các bộ xử lý, ASIC, các chip RAM.v.v.

ANSI (American National Standards): Chuẩn quốc gia Mỹ (có thể so sánh với tiêu chuẩn DIN của Đức).

Architecture: Khái niệm liên quan đến việc thiết kế và cấu trúc của máy tính và hệ máy tính.

ASCII (American Standard Code of Information Interchange): Mã trao đổi thông tin chuẩn của Mỹ, là mã - 7bít lập cốt cho 32 ký tự điều khiển và 96 ký tự chữ và số.

Assembler: Chương trình dịch hợp ngữ ra các mã máy.

Assembly: Hợp ngữ.

AT: Viết tắt của thuật ngữ Advanced Technology (công nghệ tiên tiến).

AT bus: Là hệ bus với các chip hỗ trợ khác nhau (DMA, PIC, PIT, v.v.) và khe cắm mở rộng 16 bit. AT bus được định nghĩa ban đầu bởi ISA (hiệp hội tiêu chuẩn quốc tế).

Baud Rate (tốc độ baud): Số lần thay đổi trạng thái của một kênh truyền

tín hiệu trong một giây. Trong các kênh truyền số liệu nhị phân, tốc độ baud tương đương với số bit được truyền trong một giây bps (bit per second).

Bidirectional: Trong trường hợp truyền hai hướng (bidirection), số liệu có thể được trao đổi theo các hướng giữa các phần tử thông tin. Như vậy, hai phần tử này có thể có vai trò phát (transmitter) hay thu (receiver).

BCD (Binary Coded Decimal): Mã biểu diễn một số thập phân ra các giá trị nhị phân 1 byte.

BIOS (Base In Out System): Hệ vào ra cơ sở.

Bit (Binary Digit): Đơn vị thông tin nhỏ nhất.

Bit Line: Đường nối các cột của dãy các ô nhớ trong RAM hoặc ROM.

Board: Một bản bằng vật liệu cách điện chứa các linh kiện điện tử và các dây dẫn điện nối chúng với nhau.

Bootling: Là quá trình nạp BIOS và hệ điều hành vào máy tính. Bootling thường là kết quả của các hoạt động của BIOS, chương trình môi (Bootstrap) và chương trình hệ điều hành.

Bootstrap: Chương trình nhỏ trên đĩa khởi động (đĩa boot), dùng cho việc điều khiển và chạy quá trình nạp hệ điều hành.

Burst Mode (Chế độ Busrt): Một truyền từng khối lớn số liệu có tốc độ đặc biệt cao. Thí dụ, một đường cache 16 byte có thể truyền như một burst gồm bốn đơn vị số liệu, mỗi đơn vị là 4 byte.

Bus: Một số các đường dây dẫn song song dùng cho việc truyền các tín hiệu địa chỉ, số liệu và điều khiển.

Bus Slot: Khe cắm mở rộng, đầu tiếp điện hai hàng chân trên bản mạch chính của PC, dùng để cắm xen các bản mạch ghép nối. Nó gồm đủ các tiếp điểm cho các tín hiệu địa chỉ, số liệu và điều khiển cần thiết.

Byte: Một nhóm gồm 8 bit.

Cache: Bộ nhớ trung gian có tốc độ thâm nhập rất nhanh, nằm giữa CPU (có tốc độ nhanh) và bộ nhớ chính (tốc độ chậm hơn).

CAD (Computer-Aided Design): Chương trình thiết kế có sự trợ giúp của máy tính, dùng trong kỹ nghệ điện tử và cơ khí, kỹ nghệ kiến trúc và xây dựng.

CCITT (Comite' Consultatif Internationale de Télégraphique et Téléphonique): Ủy ban điện báo và điện thoại quốc tế. Một tổ chức trực thuộc

Liên hợp quốc đã xây dựng các tiêu chuẩn cho dịch vụ quốc tế.

CD-ROM (Compact Disk ROM): Bộ nhớ khối quang học, trong đó thông tin được viết vào đĩa compac CD.

Centronics: Tên một nhà sản xuất máy in Mỹ lần đầu tiên đã xây dựng một tiêu chuẩn cho việc nối máy in với cổng ghép nối song song. Ngày nay tất cả các máy in song song (máy in có cổng ghép nối song song) đều được nối qua cáp Centronic tới cổng ghép nối song song của PC.

CISC (Comple Instruction Set Computer): Máy tính có tập lệnh phức tạp.

CMOS (Complemetary Metal Oxide Semiconductor): Vật liệu bán dẫn có tiêu hao công suất rất thấp, cấu tạo gồm hai linh kiện loại NMOS và PMOS được mắc tổ hợp với nhau.

COM1, COM2, COM3, COM4: Tên của DOS đặt cho các ghép nối (giao diện) nối tiếp khác nhau trong PC.

CON (Console): Tên của DOS đặt cho bàn phím và màn hình. Xuất phát từ nghĩa là một “trạm làm việc” (workstation) dùng cho người sử dụng kiểm tra và giám sát máy tính.

Compiler: Chương trình dịch các lệnh được viết trong ngôn ngữ bậc cao (như C hoặc Pascal) thành một chuỗi các lệnh máy cho máy tính.

CPU (Central Processing Unit): Đơn vị xử lý trung tâm.

CRC (Cyclic Redundancy Check or Cylic Redundancy Code): Mã dư thừa vòng, cho phép phát hiện những sai số liệu rất hiệu quả.

CTS (Clear To Send): Tín hiệu Clear To Send. Thiết bị DCE phát ra tín hiệu này để báo cho thiết bị DTE có thể truyền số liệu tới đó.

Curie Point/Curie Temperature (T_c): Nhiệt độ mà ở đó thuộc tính từ của vật liệu sắt từ bị biến mất.

DAC (Digital to Analog Conveter): Bộ biến đổi tín hiệu số ra tương tự.

DIN (Deutsche Industrie Normenausschuß or Deutsche Industrienorn): Tiêu chuẩn công nghiệp Đức.

DIP (Dual Inline Package): Một tập hợp các chuyển mạch có hai vị trí.

DMA (Direct Memory Access): Thâm nhập bộ nhớ trực tiếp.

Domain: Đômen là một vùng cơ bản trong đó từ độ được coi là đồng đều

trong vật liệu sắt từ.

DOS (Disk Operating Sytem): Hệ điều hành đĩa

DRAM (Dynamic RAM): RAM động.

Driver: Các đơn vị phần mềm hay phần cứng dùng để điều khiển các thành phần khác. Thí dụ:

- Chương trình phần mềm điều khiển thiết bị bản mạch âm thanh.

- Mạch điện tử kích, là một bộ khuếch đại được dùng để chuyển đổi các tín hiệu công suất yếu thành các tín hiệu công suất lớn.

DRS: Tín hiệu Data Set Ready. Thiết bị DCE phát tín hiệu này để báo với thiết bị DTE rằng nó đã sẵn sàng.

DTE (Data Terminal Equipment): Thiết bị được đặt ở đầu đường dây dùng để phát hoặc truyền hoặc thu số liệu, thí dụ như PC, máy điện thoại, máy fax.v.v.

DTR: Tín hiệu Data Terminal Ready. Thiết bị DTE phát ra tín hiệu này để báo với DCE rằng nó đã sẵn sàng.

EEPROM (Electrically Erasable PROM): Bộ nhớ EPOM có thể xoá được bằng phương pháp điện.

EGA (Enhanced Graphics Adapter): Bản mạch ghép nối đồ hoạ IBM có độ phân giải và màu được tăng cường hơn so với bản mạch CGA. Card EGA ichuẩn có độ phân giải 640 x 400 điểm ảnh (pixel).

EIA (Electronic Industries Association): Hiệp hội công nghiệp điện tử Mỹ đã xây dựng các tiêu chuẩn về công nghiệp điện tử.

EISA (Extended ISA): Chuẩn ISA mở rộng.

EPOM (Erasable Programmable Read Only Memory - Bộ nhớ chỉ để đọc, lập trình được, xoá được): Một dạng tiến của bộ nhớ vĩnh cửu có thể xoá được và ghi lại nhiều lần.

ESC Instruction (Coprocesor): Tất cả các mã toán cho bộ đồng xử lý đều phải bắt đầu với chuỗi bit 11011 tương ứng với mã số 27; trong mã ASCII số này tương ứng với ký tự thoát ESC. do vậy các lệnh này thường được gọi là các lệnh ESC.

Ethernet: Mạng cục bộ (LAN) có tốc độ truyền cực đại là 10Mbit/giây qua cáp đồng trục.

Exception: Ngoại lệ, là một ngắt được phát ra bởi CPU khi xuất hiện một lỗi bên trong bộ xử lý.

Faraday Effect: Hiệu ứng Faraday, là một hiệu ứng quay mặt phẳng phân cực của sóng điện từ khi cho sóng đi truyền qua môi trường bị từ hoá.

FET (Field Effect Transistor): Transistor hiệu ứng trường.

FIFO (First In, First Out): Bộ nhớ vào trước-ra trước, bộ FIFO thường được sử dụng làm bộ đệm.

Flip-Flop: Còn được gọi là bộ đa hài hai trạng thái ổn định. Đó là một mạch điện tử có hai trạng thái ổn định. Có thể chuyển đến một trong hai trạng thái bằng một xung Trigger. Flip-Flop thường được sử dụng làm bộ đệm.

Floppy disk: Đĩa mềm.

FDD (Floppy Disk Drive): Ổ đĩa mềm.

FM (Frequency Modulation): Điều chế tần số.

Font (phông in): Một tập hợp ký tự với kích thước, kiểu dáng và khoảng cách riêng.

Gates (cổng): Các mạch tích hợp dùng để tạo ra các chức năng logic đơn giản trên dữ liệu nhị phân trong các hệ thống điện tử số.

GND (Ground-Đất): Một điểm so sánh chung về điện cho các tín hiệu dữ liệu.

GPB (General Purpose Interface Bus): Đường (ghép nối giao diện) dùng cho nhiều mục đích khác nhau. Một giao diện thông tin song song thiết kế cho các thiết bị mạng cũng còn được gọi là IEEE 488.

HD: - (Hard Disk), từ viết tắt của đĩa cứng.

- (High Density), từ viết tắt của mật độ cao.

HAD (Head Disk Assembly): là một phần của ổ đĩa cứng bao gồm các đĩa, các đầu từ và actuator. Thường HAD được đặt trong một hộp kín, không khí đi vào sẽ được lọc sạch tránh cho khỏi bị ô nhiễm.

HEX (Hexadecimal number): Từ viết tắt của số thập lục.

IC (Integrated Circuit): Mạch tích hợp là một mạch bao gồm một số phần tử được cấy trên một đế tinh thể bán dẫn đơn khối. DRAM và bộ vi xử lý thuộc về loại IC có độ tích hợp cao nhất.

IDE (Intelligent Drive Electronics): Điện tử điều khiển thông minh. Chuẩn dùng cho việc nối các ổ đĩa thông minh có một bộ điều khiển trong nó với bus AT.

IEEE (Institute of Electrical and Electronic Engineers): Tiêu chuẩn được xây dựng bởi tổ chức kỹ thuật và điện tử Mỹ.

Intel: Hãng Mỹ quan trọng trong sản xuất các linh kiện vi điện tử, thí dụ như các chip nhỏ và vi xử lý. Họ vi xử lý quan trọng nhất là 80x86. Hãng Intel được coi là người phát minh ra bộ vi xử lý.

I/O (Input/Output): Vào/Ra.

IRQ (Interrupt Request): Yêu cầu ngắt. Một đường hoặc một tín hiệu được kích hoạt bởi thiết bị ngoại vi để phát ra một ngắt cứng tới CPU.

ISA (Industrial Standard Architecture): Chuẩn Bus thay thế các đặc điểm của bus AT; nó định nghĩa cấu trúc bus, kiến trúc của CPU và các chip hỗ trợ cũng như tần số nhịp đồng hồ.

Joytick: Một cái cần với các phím bấm, thường được sử dụng trong các trò chơi máy tính.

Keyboard: Bàn phím máy tính.

LAN (Local Area Network): Mạng máy tính cục bộ.

Laser (Light Amplification by Stimulated Emission of Radiation) :

- Hiệu ứng quang lượng tử.

- Nguồn sáng lade.

LED (Light Emitting Diode - diốt phát quang): Một dụng cụ điện tử bằng chất bán dẫn, được thiết kế sao cho nó giải phóng các photon ánh sáng khi lớp tiếp giáp p-n của nó được phân cực thuận.

LCD (Liquid Crystal Display - Hiển thị bằng tinh thể lỏng): Một loại chỉ báo dùng các chữ tạo ra từ các lớp chất lỏng bị phân cực do điện áp. Ở trạng thái không có dòng điện, chất lỏng là trong suốt; ở trạng thái có dòng chạy qua chất lỏng là phản quang.

LF (Line Feed): Ký tự ASCII điều khiển có mã là Oah. LF dẫn tới một dòng tác xuống dòng trong máy in.

Local-bus: Một hệ bus nối giữa PC và bộ đệm, hoạt động với 32 bit và không bị hạn chế bởi giới hạn 8.33MHz của bus hệ thống.

LPT1, LPT2, LPT3, LPT4: Tên của Dos gán cho các ghép nối song song khác trong PC.

LSB (Least - Significant Bit or Least - Significant byte): Bit có ý nghĩa nhất hoặc là byte có ít ý nghĩa nhất.

LSI (Large Scale Integration): Mức độ tích hợp lớn (từ 10.000 cho tới 100.000 phần tử trên một đơn vị chip).

Mainframe: Loại máy tính lớn, rất mạnh có thể phục vụ nhiều người dùng (hơn 1000 người) và có thể chạy song song một vài nhiệm vụ.

Main Memory: Bộ nhớ chính.

MFM (Modified Frequency Modulation): Điều chế tần số biến đổi. Phương pháp mã hoá để ghi số liệu lên một vật mang từ với mật độ ghi gấp hai lần phương pháp FM.

Microcoding hoặc Micro - encoding: Quá trình mã hóa các lệnh máy của bộ xử lý thành một chuỗi các lệnh sơ cấp để đưa tới các đơn vị lệnh và thực hiện lệnh trong CPU. Các vi mã lệnh được lưu trữ trong ROM - vi mã của CPU đã được nhà sản xuất ghi trước.

Microprocessor: Mạch vi xử lý (CPU).

MIPS (Milion Instructions Per Second): Viết tắt của chữ "triệu lệnh trong một giây". MIPS chỉ thị số lệnh được CPU thực hiện trong một giây. Đôi khi được dùng như một con số đánh giá chất lượng của CPU.

Modem (Modulator/Demodulator): Viết tắt của bộ điều chế/giải điều chế. Đó là "một thiết bị điều chế tín hiệu mang bằng tín hiệu số liệu. Lúc đó, số liệu được truyền trên mạng số liệu hoặc mạng vô tuyến.

Monitor (màn hình): Thiết bị trong một hệ máy tính cho phép hiển thị ký tự và hình vẽ.

MOS (Metal Oxid Semiconductor): Chất bán dẫn oxít kim loại.

MOSFET (Metal Oxid Semiconductor Field Effect Transistor): Transistor trường có cực cửa cách điện bằng lớp bán dẫn oxít kim loại (Transistor trường MOS).

Motherboard hoặc Mainboard: Bản mạch mẹ hay bản mạch chính.

Moto (mô tơ): Một dụng cụ điện cơ được dùng để biến đổi năng lượng điện thành chuyển động cơ học.

Motorola: Một hãng quan trọng của Mỹ, sản xuất các linh kiện vi điện tử như các chip nhớ và bộ vi xử lý. Họ vi xử lý quan trọng nhất của Motorola là 6800. Hiện nay hãng này cũng quan tâm rất nhiều tới lĩnh vực viễn thông.

MS-DOS (Microsoft-DOS): Hệ điều hành DOS được phát triển bởi hãng Microsoft.

MSB (Most-Significant Bit or Most-Significant Byte): Bit hoặc byte có nhiều ý nghĩa nhất.

MSI (Medium Scale Intergration): Mức độ tích hợp trung bình (từ 100 đến 10.000 phần tử trên một đơn chip).

MSW (Machine Status Word): Từ trạng thái máy.

MTBF (Mean Time Between Failures - thời gian trung bình giữa các lần sai hỏng): Một số đo độ tin cậy của một thiết bị được hiển thị bằng thời gian hoặc bằng lượng sử dụng.

Multimedia PC: Một máy tính PC có các phần mở rộng khác nhau nhằm cung cấp, thu nhận và xử lý các thông tin trong dạng số liệu, hình ảnh và âm thanh.

Multimeter (Đồng hồ vạn năng): Một dụng cụ kiểm tra được dùng để đo các thông số của mạch điện như là điện áp, dòng điện và điện trở.

Multiplexer: Thiết bị truyền số liệu của một vài kênh lối vào tới một số ít hơn các kênh ra theo một cách rất nhanh mà thôi.

Multitasking Operating System: Hệ điều hành đa nhiệm, có thể quản lý đồng thời một vài nhiệm vụ trên một máy tính. kích hoạt chúng trong một thời gian ngắn và ngắt chúng. Thí dụ như hệ điều hành OS/2, UNIX.

NEC: Nhà sản xuất các thiết bị điện và điện tử của Nhật Bản.

Nibble: Một nhóm bốn bit (nửa byte).

NMI: (Non-Maskable Interrupt): Ngắt không thể che. Là một ngắt cứng yêu cầu tới CPU, không thể bị che.

NMOS (N-channel MOS): Công nghệ chế tạo Transistor MOS, ở đó kênh dẫn được tạo bởi các điện tử mang điện tích âm.

Offset: Địa chỉ ở bên trong một đoạn nhớ, tức là số byte tính từ địa chỉ bắt đầu của đoạn.

Operating System: Hệ điều hành, phần mềm gắn gũi với phần cứng nhất.

Nó điều khiển và giám sát các hoạt động của máy tính, xác lập ghép nối giữa chương trình ứng dụng với phần cứng và các file hệ thống. Hệ điều hành quản lý các nhiệm vụ khác nhau.

OS/2 (Operating System/2): Hệ điều hành đa nhiệm dùng cho máy tính cá nhân tương thích với IBM.

P5: Tên viết tắt của i586/Pentium.

Parity: Tính chẵn lẻ, một bit dư được thêm vào từ dữ liệu nối tiếp dùng để kiểm tra lỗi trong thông tin.

PC (Personal Computer): Máy tính cá nhân.

PIT (Programmable Interval Time): Chip hỗ trợ định thời có thể chương trình hoá.

PLA (Programmable Logic Array): Dãy logic có thể chương trình hoá. Một mạch tích hợp cao với các cửa logic có thể chương trình hoá được bởi nhà máy hoặc người sử dụng.

PMOS (P-channel MOS): Công nghệ chế tạo Transistor MOS ở đó kênh dẫn được tạo bởi các lỗ trống mang điện tích dương.

Polarization: Sự phân cực. Nếu điện trường hoặc từ trường của sóng điện từ được dao động chỉ theo một hướng thì sóng đó được phân cực tuyến tính. Hướng của từ trường được gọi là hướng phân cực.

Polarization Filter: Bộ lọc phân cực, thiết bị lọc ghép tách một phần của một hướng phân cực nào đó trong sóng điện từ, chỉ có phần mà hướng phân cực của nó trùng với hướng phân cực của bộ lọc sẽ được truyền qua.

Port: Cổng, cổng: Địa chỉ trong không gian vào/ra của 80 x 86. Thường các thanh ghi trong các thiết bị ngoại vi được thâm nhập qua các cổng.

POST (Power-On Self Test): Chương trình trong ROM cho phép phát hiện và kiểm tra tất cả các linh kiện được cài đặt trong quá trình bật máy tính.

PPI (Programmable Peripheral Interface): Chip hỗ trợ ghép nối ngoại vi có thể chương trình hoá.

Prefetch Queue: Vùng nhớ tạm thời nhỏ ở trong CPU lưu trữ các lệnh tiếp theo trong khi bộ vi xử lý đang chạy các lệnh hiện tại.

PRN: Tên DOS đặt cho máy in song song thứ nhất, PRN đồng nghĩa với LPT1.

Process Computer: Máy tính nhỏ thường không có trong monitor và bàn phím dùng để điều khiển các máy như động cơ ô tô, tay máy hoặc các bộ điều khiển phản ứng hoá học v.v.

Program: Một nhóm các lệnh được chuyển tới CPU để xử lý số liệu hoặc điều khiển máy.

Protected Mode: Chế độ bảo vệ, một chế độ hoạt động tiến kế từ 80286, trong đó việc thâm nhập của một nhiệm vụ tới các đoạn mã và dữ liệu và không gian địa chỉ vào/ra được tự động kiểm tra bởi phần cứng của bộ xử lý.

RAM (Random Access Memory): Bộ nhớ truy cập ngẫu nhiên, bộ nhớ tạm thời được dùng để nhớ thông tin số, trong số liệu có thể được đọc hoặc viết một cách trực tiếp và một cách ngẫu nhiên.

Real Mode: Chế độ thực, là chế độ hoạt động của 80x86, trong đó địa chỉ nhớ vật lý bằng giá trị của đoạn nhân với 16 và cộng với offset. Không có sự kiểm tra các đoạn mã, số liệu và không gian địa chỉ vào/ra ở đây.

Real-Time Clock: Chíp thường xuyên cập nhật thời gian và dữ liệu cho máy tính mà không cần sự can thiệp của CPU.

Register: Thanh ghi, có hai loại:

- Là các bộ nhớ bên trong CPU mà nội dung của nó có thể được nạp hoặc được thay đổi bởi các lệnh hoặc chính CPU.

- Là các linh kiện hoặc bộ nhớ trung gian của các thiết bị ngoại vi mà giá trị của chúng sẽ ấn định một hoạt động xác định nào đó của thiết bị (với trường hợp thanh ghi điều khiển) hoặc chỉ thị trạng thái của thiết bị (thanh ghi trạng thái). Các thanh ghi này được thâm nhập qua các cổng (không gian vào/ra) hoặc qua không gian địa chỉ nhớ bình thường.

Resistance (điện trở): Số đo khả năng của một linh kiện hạn chế dòng điện, được đo bằng ôm, kilôôm và mégaôm.

RGB (Red Green Blue): Đỏ - Xanh lá cây - Xanh dương.

RISC (Reduced Instruction Set Computer): Máy vi tính có tập lệnh rút gọn.

ROM (Read Only Memory): Bộ nhớ chỉ để đọc. Một dụng cụ nhớ vĩnh cửu, được dùng để thông tin số.

RTS: Tín hiệu Request To Send. Thiết bị DTE phát tín hiệu này yêu cầu DCE chuyển số liệu. Nếu DCE muốn truyền số liệu thì sẽ đáp lại bằng tín hiệu

CTS (Clear to send).

Scan Code: Mã quét bàn phím.

Scanner: Máy quét, là một thiết bị vào có một hàng các sensor quét qua một văn bản gốc (thí dụ như hình ảnh hoặc bản chữ) để nhận được các bit số tương ứng và truyền các bit đó vào PC.

Stepping motor: Mô tơ bước, quay đi một góc nhất định ứng với một xung điện đưa vào nó.

SCSI (Small Computer System Interface): Chuẩn ghép nối “hệ máy tính nhỏ” được thiết kế cho truyền dữ liệu lên tới 7Mbyte/giây trong chế độ đồng bộ.

SDU (Serial Data Unit): Đơn vị số liệu nối tiếp, lượng số liệu nhỏ nhất được phát bởi ghép nối nối tiếp hoặc UART. Nó gồm 1 bit start, các bit số liệu, có thể có 1 bit chẵn lẻ và 1 (hoặc 1,5 hoặc 2) bit stop.

Segment: Đoạn nhớ là một vùng nhớ được mô tả bởi thanh ghi đoạn và bộ mô tả đoạn. Bên trong segment, ô nhớ được định địa chỉ bởi giá trị offset.

Selector: Bộ chọn đoạn.

Serial Interface: Ghép nối (giao diện) nối tiếp.

Server: Máy tính trung tâm trong mạng máy tính quản lý các dữ liệu chung của mạng và cung cấp chúng cho các máy trạm (workstation) của mạng.

SIMM (Singlein-line Memory Module): SIMM RAM.

Slot hoặc Bus slot: Khe cắm mở rộng.

SRAM (Static RAM): RAM tĩnh.

Strobe: Tín hiệu lệnh cho một thiết bị như DRAM hoặc cổng chốt (latch gate) đọc tín hiệu khác.

Terminal: Thiết bị đầu cuối.

TIGA (Texas Instruments Graphic Architecture): Loại bản mạch ghép nối đồ hoạ của hãng Texas có bộ vi xử lý đồ hoạ riêng trên nó.

Transistor: Dụng cụ điện tử có ba chân ra mà tín hiệu ra của nó tỷ lệ với tín hiệu vào. Transitor có thể làm việc như một mạch khuếch đại hoặc một mạch khoá.

Triggering: Quá trình khởi phát hoặc dừng một vi xử lý bởi một tín hiệu bên ngoài.

TTL: Họ các phân tử logic Transistor - Transistor Logic.

VGA (Video Graphic Adapter hoặc Video Graphic Array): Bản mạch ghép nối đồ họa được làm đầu tiên bởi IBM có tín hiệu ra màn hình là loại analog, do vậy nó có khả năng hiện đồng thời 256 màu từ bảng 262 144 ($= 2^{18}$) màu.

Virtual Mode: Chế độ ảo, một chế độ hoạt động tiền từ 80286 trở đi. Trong đó sự thâm nhập của một nhiệm vụ vào các đoạn mã và số liệu cũng như không gian vào/ra được tự động kiểm tra bởi phần cứng CPU. Nhưng ở đây việc phát địa chỉ với các đoạn nhớ và offset được làm như cùng một cách ở chế độ thực có thể chạy trong một môi trường bảo vệ.

WAN (Wide Area Network): Mạng máy tính diện rộng, khoảng cách điển hình giữa các trạm trong mạng này cỡ lớn hơn 100km.

XT: Viết tắt của Extended Technology.

TÀI LIỆU THAM KHẢO

1. *Cấu trúc máy tính PC*, Phó Đức Toàn, Nxb Đại học Sư phạm, 2004.
2. *Cấu trúc máy vi tính và thiết bị ngoại vi*, Nguyễn Nam Trung, Nxb Khoa học Kỹ thuật, 2000.
3. *Kỹ thuật ghép nối máy vi tính*, Nguyễn Mạnh Giang, Nxb Giáo dục, 1997.
4. *Kỹ thuật vi xử lý*, Văn Thế Minh, Nxb Giáo dục, 1997.
5. *Nguyên lý phần cứng và kỹ thuật ghép nối máy vi tính*, Trần Quang Vinh, Nxb Giáo dục, 2003.

MỤC LỤC

<i>Lời giới thiệu</i>	3
<i>Lời nói đầu</i>	5
<i>Bài mở đầu</i>	7
Chương 1. GHÉP NỐI CÁC THÀNH PHẦN TRÊN BẢN MẠCH CHÍNH	9
I. Ghép nối qua tuyến FSB (front side bus)	9
II. Ghép nối thông qua tuyến BSB (back side bus)	10
III. Ghép nối với thiết bị ngoại vi (TBNV)	11
Chương 2. CÁC PHƯƠNG PHÁP GHÉP NỐI THIẾT BỊ NGOẠI VI VỚI MÁY TÍNH	28
I. Ngắt và chip điều khiển ngắt PIC-8259A (Programmeble Interrupt Controller)	28
II. Truy cập bộ nhớ trực tiếp DMA và chip hỗ trợ DMA 8237	35
III. Vào ra dữ liệu bằng cách thăm dò	44
Chương 3. GHÉP NỐI SONG SONG VÀ MÁY IN	49
I. Các cổng song song và nối tiếp trong máy vi tính	49
II. Cổng song song ghép nối với máy in	49
Chương 4. GHÉP NỐI NỐI TIẾP	57
I. Ghép nối nối tiếp	57
II. Modem	75
III. Bàn phím	82
IV. Chuột	84
Chương 5. GHÉP NỐI VỚI THIẾT BỊ NHỚ NGOÀI	87
I. Đĩa từ	87
II. Đĩa quang	99
III. Ghép nối USB (Universal Serial Bus)	104
Chương 6. GHÉP NỐI MÀN HÌNH	107
I. Monitor và bản mạch ghép nối màn hình	107
II. Thăm nhập màn hình qua DOS và BIOS	113
<i>Câu hỏi và bài tập</i>	116
<i>Phụ lục</i>	118
<i>Tài liệu tham khảo</i>	130

NHÀ XUẤT BẢN HÀ NỘI
4 - TỐNG DUY TÂN, QUẬN HOÀN KIẾM, HÀ NỘI
Điện thoại: (04)8.257063; 8.252916 - Fax: (04)9.289143

GIÁO TRÌNH
GIAO DIỆN GHÉP NỐI NGOẠI VI
NHÀ XUẤT BẢN HÀ NỘI - 2007

Chịu trách nhiệm xuất bản:

NGUYỄN KHẮC OÁNH

Biên tập:

HOÀNG CHÂU MINH

Bìa:

TRẦN QUANG

Kỹ thuật vi tính:

HOÀNG LAN HƯƠNG

Sửa bản in:

CHÂU MINH - CHÍ CƯỜNG

In 650 cuốn, khổ 17x24cm tại Công ty cổ phần in KHK. Quyết định xuất bản số: 160 - 2007/CXB/408GT - 27/HN. Số 313/CXB cấp ngày 2/3/2007. In xong và nộp lưu chiểu quý III/2007.

BỘ GIÁO TRÌNH XUẤT BẢN NĂM 2007
KHOẢNG TRƯỜNG TRUNG HỌC KINH TẾ KỸ THUẬT TIN HỌC

1. QUẢN LÝ DỰ ÁN ĐẦU TƯ
2. CORELDRAW
3. GIAO DIỆN VÀ GHÉP NỐI NGOẠI VI
4. TẦM LÍ HỌC TRONG CÔNG TÁC VĂN PHÒNG
5. JAVA
6. THIẾT KẾ WEB NÂNG CAO VỚI ASP (PHẦN II)
7. MACRO MEDIA FLASH
8. 3D STUDIO MAX 6 (PHẦN I-II)
9. MICROSOFT VISUAL BASIC



Giá: 18.000đ