

# Nghiên cứu xây dựng bộ điều khiển PID cho hệ phi tuyến bồn nước đơn sử dụng công cụ Xilinx System Generator với Matlab & Simulink để cấu hình cho vi mạch FPGA

■ PGS. TS. LƯU KIM THÀNH; TS. ĐÀO QUANG KHANH; THS. ĐẶNG ĐÌNH PHÚC  
Trường Đại học Hàng hải Việt Nam

**TÓM TẮT:** Bài báo đề xuất một phương pháp thiết kế bộ điều khiển PID cho đối tượng phi tuyến bồn đơn sử dụng công nghệ vi mạch lập trình số FPGA. Vi mạch lập trình FPGA sử dụng là XC6SLX9 cấu hình trong kit SPARTAN-6 của XILINX, lập trình cho kit sử dụng công cụ Matlab - Simulink. Việc khai thác kit này để xây dựng bộ điều khiển PID áp dụng cho đối tượng bậc 2, nhằm giúp các kỹ sư khai thác công nghệ phần cứng hiện đại áp dụng vào các kỹ thuật điều khiển và tự động hóa trong công nghiệp. Kết quả nghiên cứu đã xây dựng thành công bộ điều khiển PID bằng vi mạch lập trình số FPGA để điều khiển đối tượng bậc 2. Ngoài ra, kết quả cũng cho thấy khả năng áp dụng vi mạch lập trình số để xây dựng các bộ điều khiển dạng khác như FLC, LQR, MPC cho các đối tượng điều khiển khác nhau trong công nghiệp.

**TỪ KHÓA:** FPGA, PID, Xilinx System Generator, Matlab&Simulink...

**ABSTRACT:** This paper, a method of designing a PID controller for a single tank nonlinear object is proposed using FPGA digital programmable circuit technology. The FPGA programming chip used is XC6SLX9 configured in the SPARTAN-6 kit of XILINX, programming the kit using Matlab - Simulink tools. Exploiting this kit to build PID controller applies to the second level object, in order to help engineers exploit modern hardware technology to apply in control and automation techniques in industry. The research results have successfully built a PID controller with an FPGA digital programmable chip to control the second order object. In addition, the results also show the possibility of applying a digital programming chip to build the other controller types such as FLC, LQR, MPC... for different control objects in industry.

**KEYWORDS:** FPGA, PID, Xilinx System Generator, Matlab&Simulink...

## 1. ĐẶT VẤN ĐỀ

Thiết kế, tổng hợp các bộ điều khiển là những nhiệm vụ quan trọng của các kỹ sư ngành kỹ thuật điều khiển và tự động hóa. Trong đó, bộ điều khiển PID là bộ điều khiển phổ biến trong công nghiệp, nó thường được tích hợp sẵn trong các thiết bị điều khiển như PLC, bộ điều khiển nhiệt độ, bộ điều khiển truyền động Servo Driver... Trong các nghiên cứu, các bộ điều khiển PID thường được thiết kế và tổng hợp bằng các phần cứng có vi điều khiển, DSP, PLC... Việc thiết kế và tổng hợp bộ PID bằng thiết bị lập trình số FPGA là một hướng nghiên cứu mới, áp dụng công nghệ phần cứng hiện đại, có độ chính xác và ổn định cao. Ngoài ra, việc kết hợp FPGA với công cụ lập trình bằng Matlab - Simulink làm cho việc tổng hợp hệ thống điều khiển có sử dụng PID trở lên dễ dàng và nhanh chóng. Vì vậy, nhóm tác giả đề xuất nghiên cứu tổng hợp bộ điều khiển PID cho hệ phi tuyến bồn nước đơn sử dụng công nghệ lập trình số FPGA - Matlab & Simulink.

## 2. NỘI DUNG

### 2.1. Hệ phi tuyến bồn đơn có tiết diện ngang thay đổi theo chiều cao

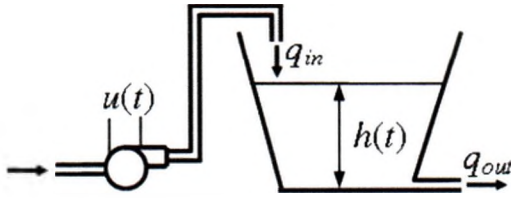
2.1.1. Mô hình toán của hệ bồn nước đơn có tiết diện ngang thay đổi theo chiều cao

Xét hệ bồn nước có tiết diện ngang thay đổi theo độ cao [3] như Hình 2.1 và có phương trình phi tuyến:

$$\dot{h}(t) = \frac{1}{A(h)} \left( ku(t) - aC_D \sqrt{2gh(t)} \right) \quad (1)$$

$$A(h) = \frac{A_{\max} - A_{\min}}{h_{\max}} h + A_{\min} \quad (2)$$

Trong đó:  $u(t)$  - Điện áp điều khiển máy bơm ( $0 < u(t) < 12V$ );  $h(t)$  - Độ cao mực chất lỏng trong bồn [cm];  $A(h)$  - Tiết diện ngang bồn chứa [cm<sup>2</sup>];  $h_{\max}$  - Độ cao cực đại của bồn chứa ( $h_{\max} = 50$  cm),  $A_{\max}$  : tiết diện ngang cực đại ( $A_{\max} = 200$  cm<sup>2</sup>),  $A_{\min}$  : tiết diện ngang cực tiểu ( $A_{\min} = 100$  cm<sup>2</sup>),  $k$  : hệ số tỉ lệ với công suất máy bơm ( $k = 300$  cm<sup>3</sup>/s);  $a$  - Tiết diện van xả ( $a = 1$  cm<sup>2</sup>);  $g$  - Gia tốc trọng trường (981 cm/s<sup>2</sup>);  $C_D$  - Hệ số van xả ( $C_D = 0,6$ ) [3].

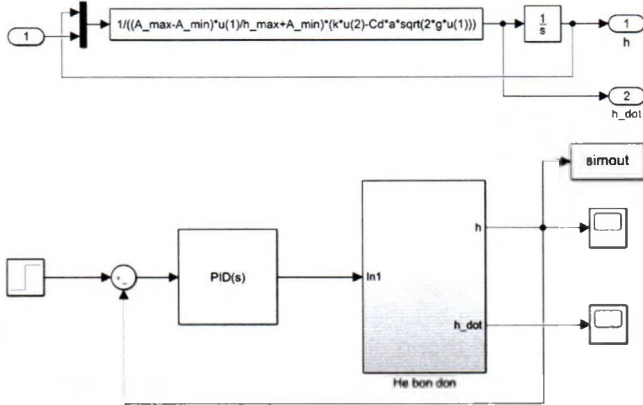


Hình 2.1: Hệ thống bồn nước đơn có tiết diện ngang thay đổi theo chiều cao

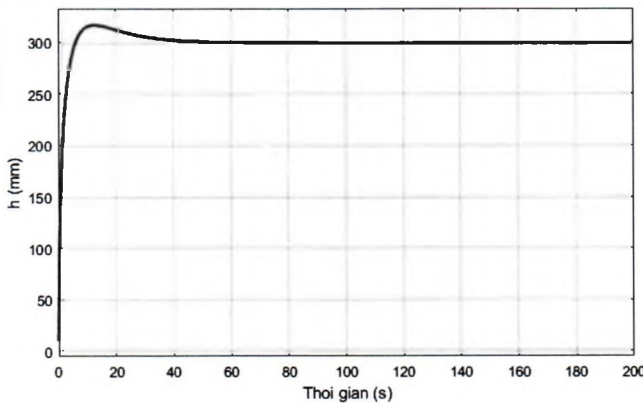
2.1.2. Xây dựng mô phỏng trên Simulink

Trên cơ sở mô hình toán (1), (2), nhóm tác giả xây dựng mô phỏng hệ thống trong môi trường Simulink với các thông số của hệ thống được khai báo trong cửa sổ của phần mềm Matlab như sau:  $h\_init = 10$ ;  $h\_max = 50$ ;  $A\_max = 200$ ;  $A\_min = 100$ ;  $a = 1$ ;  $k = 300$ ;  $Cd = 0,6$ ;  $g = 981$ .

Sơ đồ mô phỏng hệ thống bằng Simulink được thể hiện trong Hình 2.2, kết quả mô phỏng điều khiển bằng bộ PID khi giá trị đặt mức nước là 300 mm được thể hiện trong Hình 2.3.



Hình 2.2: Mô phỏng hệ PID - bồn nước đơn tiết diện ngang thay đổi theo chiều cao



Hình 2.3: Kết quả mô phỏng điều khiển mức nước cho hệ phi tuyến bồn đơn tiết có diện ngang thay đổi

2.2. Xây dựng bộ điều khiển PID số bằng vi mạch lập trình số FPGA

2.2.1. Bộ điều khiển PID số

Bộ điều khiển số không thể lấy mẫu liên tục theo thời gian, nó cần được rời rạc ở một vài mức [1,2]. Khi cho hệ số lấy mẫu ngắn bên trong thời gian vi phân có thể đạt được xấp xỉ một sai phân có giới hạn và tích phân qua việc tính tổng. Chúng ta sẽ quan tâm mỗi dạng ở một thời điểm và sai số được tính ở mỗi khoảng lấy mẫu:

$$e(n) = x(n) - y(n) \tag{3}$$

Bộ PID rời rạc đọc sai số, tính toán và xuất ngõ ra điều khiển theo một khoảng thời gian xác định (không liên tục) - thời gian lấy mẫu T. Thời gian lấy mẫu cần nhỏ hơn đơn vị thời gian của hệ thống. Bộ PID rời rạc đọc sai số, tính toán và xuất ngõ ra điều khiển theo một khoảng thời gian xác định (không liên tục) - thời gian lấy mẫu T. Thời gian lấy mẫu cần nhỏ hơn đơn vị thời gian của hệ thống. Không giống các thuật toán điều khiển đơn giản khác, bộ điều khiển PID có khả năng xuất tín hiệu ngõ ra dựa trên giá trị trước đó của sai số cũng như tốc độ thay đổi sai số. Điều này giúp cho quá trình điều khiển chính xác và ổn định hơn [1,2].

Hàm truyền của PID tương tự:

$$\frac{u}{e}(s) = H(s) = K_p \left( 1 + \frac{1}{T_i s} + T_D s \right) \tag{4}$$

Hàm chuyển đổi:

$$u(t) = K_p \left( e(t) + \frac{1}{T_i} \int_0^t e(\sigma) d(\sigma) + T_D \frac{de(t)}{dt} \right) \tag{5}$$

Tính gần đúng theo công thức:

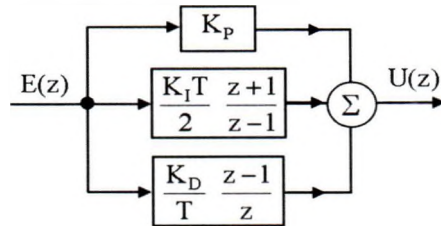
$$\int_0^t e(\sigma) d(\sigma) \approx T \sum_{k=0}^n e(k); \frac{de(t)}{dt} \approx \frac{e(n) - e(n-1)}{T}; t = nT \tag{6}$$

n là bước rời rạc tại thời điểm t

Ta thu được:

$$u(n) = K_p e(n) + K_i \sum_{k=0}^n e(k) + K_D (e(n) - e(n-1)) \tag{7}$$

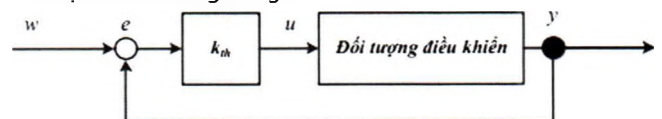
với:  $K_i = \frac{K_p T}{T_i}; K_D = \frac{K_p T_D}{T}$



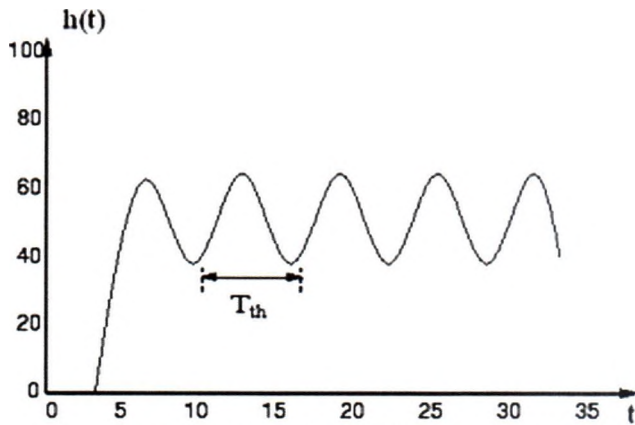
Hình 2.4: Cấu trúc bộ điều khiển PID rời rạc

Có nhiều phương pháp để xác định các thông số của bộ điều khiển PID, trong bài báo này sử dụng phương pháp Ziegler-Nichols thứ hai: Phương pháp này áp dụng cho đối tượng có khâu tích phân lý tưởng như mực chất lỏng của bồn chứa, vị trí hệ truyền động dùng động cơ... Phương pháp được thực hiện như sau:

Thay bộ điều khiển PID trong hệ kín bằng bộ khuếch đại tới hạn  $K_{th}$  như trong Hình 2.5. Tăng hệ số khuếch đại tới giá trị tới hạn để hệ kín ở biên giới ổn định, tức là hàm đầu ra có dạng dao động điều hòa (Hình 2.6), từ đó xác định được chu kỳ  $T_{th}$  của dao động, các hệ số trong bộ PID được xác định như trong Bảng 2.1.



Hình 2.5: Cấu trúc bộ điều khiển PID rời rạc



Hình 2.6: Đáp ứng nấc của hệ kín khi  $k = k_{th}$

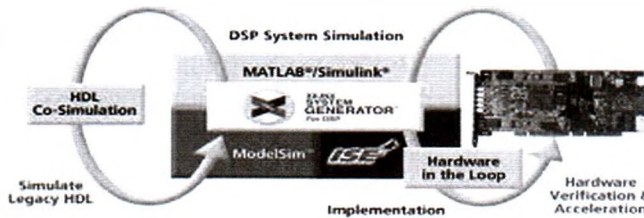
Bảng 2.1. Các tham số PID theo phương pháp Ziegler-Nichols thứ hai

Bộ điều khiển	$K_p$	$T_i$	$T_d$
P	$0,5k_{th}$	-	-
PI	$0,4k_{th}$	$0,85T_{th}$	-
PID	$0,6k_{th}$	$0,5T_{th}$	$0,125T_{th}$

2.2.2. Xây dựng bộ điều khiển PID số bằng Xilinx System Generator và Matlab - Simulink

Xilinx System Generator (XSG) là công cụ phát triển hệ thống cho FPGA, cho phép thiết kế hệ thống ở dạng các khối và hỗ trợ mô phỏng, tạo mã lệnh để nạp vào FPGA hoặc kết hợp vào những ứng dụng lớn hơn. Hình 2.7 mô tả quy trình chung cho việc thiết kế trên XSG [4].

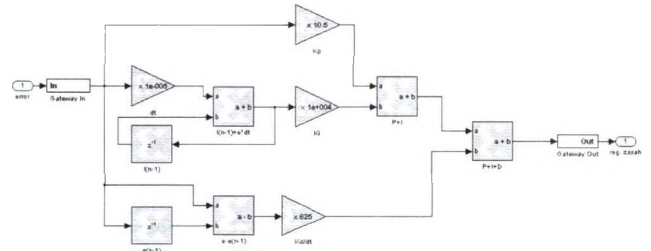
Phần mềm XSG được xây dựng như một Blockset của Simulink trong Matlab. Do đó, XSG thừa hưởng tất cả các ưu điểm của Simulink trong việc xây dựng hệ thống và mô phỏng. XSG còn sử dụng thư viện của Logic Core để xây dựng các block của mình. Trong thư viện của XSG có tất cả các khối thực hiện các chức năng từ cơ bản như cộng, trừ, nhân, các khối logic... cho đến những thiết kế phức tạp hơn như các DSP, bộ lọc số, UART..., các bộ nhớ tích hợp: Single Port, DualPort Ram, FIFOs, các thanh ghi... [4,5].



Hình 2.7: Mô tả quy trình thiết kế trên Xilinx System Generator

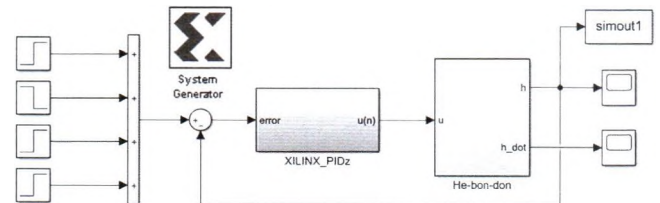
Hình 2.8 cho thấy bộ điều khiển PID được tích hợp trong hộp công cụ Xilinx System Generator. Các khối màu vàng IN và OUT tạo ra sự kết nối giữa các khối Simulink và khối System Generator. Các khối màu xanh là khối đại diện cho bộ điều khiển PID, được tạo theo phương trình [5,9,10]:

$$u(n) = K_p e + K_I (I_{n-1} + edt) + K_D \frac{e - e_{n-1}}{dt} \quad (8)$$



Hình 2.8: Cấu trúc bộ điều khiển PID rời rạc được xây dựng bằng Xilinx System Generator

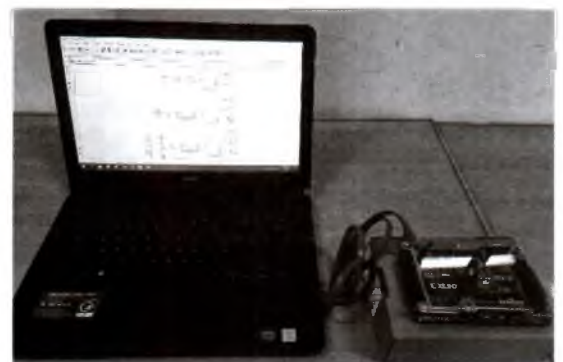
Hình 2.9 cho thấy mô hình hệ thống điều khiển bốn nước đơn trong Matlab Simulink. Khối Xilinx PID đại diện cho bộ điều khiển PID đã được cấu hình trong hệ thống từ Hình 2.8. Bộ System Generator là khối quan trọng cho việc thiết lập các khối thực hiện của Xilinx System Generator [5,9,10].



Hình 2.9: Cấu trúc hệ thống điều khiển được xây dựng trong Matlab - Simulink

2.3. Kết quả và thảo luận

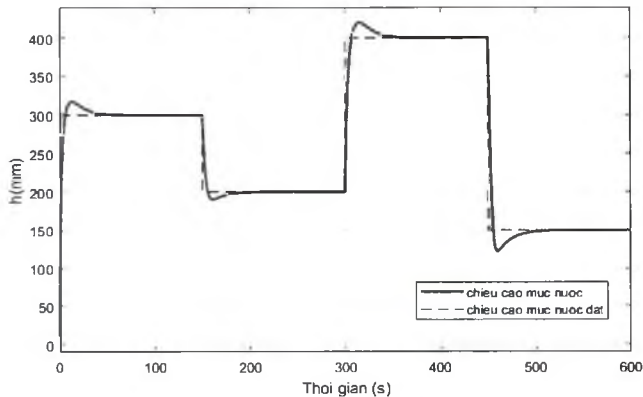
Trên cơ sở nghiên cứu thuật toán PID số cho đối tượng là bốn nước đơn tiết diện ngang thay đổi theo chiều cao và xây dựng hệ thống điều khiển đó bằng công cụ Xilinx System Generator sử dụng trong môi trường Matlab & Simulink, nhóm tác giả đã thực nghiệm hệ thống điều khiển trên máy tính PC với phần cứng là kit SPARTAN-6 của XILINX như trong Hình 2.10.



Hình 2.10: Mô hình thực nghiệm hệ thống bằng phần cứng là kit SPARTAN-6 của XILINX



Sau khi kết nối kit SPARTAN-6 với máy tính PC với phần mềm Matlab & Simulink - Xilinx System Generator qua cổng USB, nhóm tác giả đã hoàn thành hệ thống thí nghiệm hệ thống như trong Hình 2.10. Khi hệ thống hoạt động ta thu được đặc tính đầu ra như trong Hình 2.11.



Hình 2.11: Đặc tính đầu ra là mức nước trong bốn đơn được điều khiển bằng bộ PID số thông qua kit SPARTAN-6 của XILINX

**Nhận xét:** Từ hệ thống thí nghiệm như Hình 2.10 với những giá trị thay đổi chiều cao mực nước của bốn bằng các nút key1-(tăng), key2-(giảm), key 3-(nhập giá trị đặt) trên kit SPARTAN-6. Kết quả từ đặc tính đầu ra (Hình 2.11) là mức nước cho thấy, từ các giá trị đặt mức nước khác nhau (300,200,400,150) nhập trực tiếp trên kit SPARTAN-6, khi đó hệ thống hoạt động bám theo chính xác các giá trị mức nước đặt, hệ thống hoạt động ổn định, chính xác theo thời gian thực.

### 3. KẾT LUẬN

Bộ điều khiển PID số được sử dụng phổ biến trong công nghiệp mang tính ứng dụng cao trong thực tế. Bộ điều khiển PID số có thể được thực hiện bằng các vi điều khiển, DSP hoặc PLC... Trong bài báo này, hệ thống điều khiển PID số - bồn nước đơn tiết diện ngang thay đổi theo chiều cao được thực hiện thông qua hệ thống vi mạch lập trình số FPGA (vi mạch XC6SLX9) cụ thể là kit SPARTAN-6 của Xilinx với công cụ Xilinx System Generator - Matlab & Simulink đã bổ sung một phương án mới trong thiết kế bộ điều khiển PID để điều khiển các đối tượng công nghiệp.

Kết quả hoạt động của hệ thống cho thấy hệ thống làm việc ổn định, chính xác, việc thao tác thí nghiệm dễ dàng, phù hợp với giảng viên, kỹ sư trong giảng dạy và tích hợp hệ thống trong thực tế. Tuy nhiên, hạn chế của bài báo là chỉ dừng ở việc thí nghiệm bộ PID số bằng kit FPGA điều khiển đối tượng ảo trên máy tính. Trong tương lai, nhóm tác giả sẽ tiếp tục nghiên cứu thiết kế bộ PID số bằng vi mạch FPGA để điều khiển đối tượng thực trong công nghiệp. Nghiên cứu này được tài trợ bởi Trường Đại học Hàng hải Việt Nam trong Đề tài mã số DT20-21.40.

### Tài liệu tham khảo

- [1]. Trần Anh Dũng (2015), *Điều khiển hiện đại lý thuyết và ứng dụng*, NXB. GTVT.
- [2]. Nguyễn Doãn Phước (2009), *Lý thuyết điều khiển nâng cao*, NXB. Khoa học - Kỹ thuật, Hà Nội.

[3]. Huỳnh Thái Hoàng (2008), *Lý thuyết điều khiển nâng cao*, NXB. Đại học Quốc gia TP. Hồ Chí Minh.

[4]. Inc.Xilinx (2015), *Spartan-6 FPGA Data Sheet*.

[5]. Inc.Xilinx (2013), *Floating-Point PID Controller Design with Vivado HLS and System Generator for DSP*.

[6]. Vikas Gupta, Kavita Khare, R. P. Singh (2010), *Efficient Design and Fpga Implementation of Digital Controller Using Xilinx SysGen*, International Journal of Electronics Engineering.

[7]. Yuen Fong Chan, M. Moallem and Wei Wang (2005), *Design and Implementation of Modular FPGA-based PID Controllers*, Natural Sciences and Engineering Research Council (NSERC) of Canada.

[9]. <https://www.xilinx.com/>.

[10]. <https://www.mathworks.com/>.

**Ngày nhận bài: 19/5/2021**

**Ngày chấp nhận đăng: 04/6/2021**

**Người phản biện: PGS. TS. Trần Anh Dũng  
PGS. TS. Đinh Anh Tuấn**